

МИНИСТЕРСТВО ОБРАЗОВАНИЯ И НАУКИ  
РОССИЙСКОЙ ФЕДЕРАЦИИ

Федеральное государственное  
бюджетное образовательное учреждение  
высшего профессионального образования  
«КАЗАНСКИЙ ГОСУДАРСТВЕННЫЙ  
ЭНЕРГЕТИЧЕСКИЙ УНИВЕРСИТЕТ»

Л.Г. КУЛАГИНА, Г.Р. ЕНИКЕЕВА

ФИЗИЧЕСКИЕ ОСНОВЫ  
ЭЛЕКТРОНИКИ

Учебное пособие

Казань 2015

УДК 621.38  
ББК 32.859  
К 90

**Кулагина Л.Г., Еникеева Г.Р.**

К90        Физические основы электроники: учебное пособие /  
Л.Г. Кулагина, Г.Р. Еникеева. – Казань: Казан. гос. энерг. ун-т,  
2015. – 148 с.

Рассмотрены физические основы, принципы действия и характеристики полупроводниковых приборов, усилителей, импульсных устройств и генераторов гармонических колебаний. Дана элементная база последовательностных и комбинационных схем и ее применение в различного рода устройствах.

Пособие предназначено для студентов всех форм обучения направления 13.03.02 «Электроэнергетика и электротехника», профилей «Электрический транспорт», «Электрооборудование и электрохозяйство предприятий, организаций и учреждений».

УДК 621.38  
ББК 32.859

© Кулагина Л.Г., Еникеева Г.Р., 2015

© Казанский государственный энергетический университет, 2015

## ВВЕДЕНИЕ

Целью настоящего учебного пособия является ознакомление студентов с основами аналоговой и цифровой электроники, основными принципами работы и возможностей применения электронных устройств на полупроводниковых приборах.

В данном учебном пособии изложены основные разделы программы курса «Физические основы электроники», рассмотрены принципы функционирования и практической реализации электронных устройств различного назначения. В процессе изучения курса студенты приобретают знание современной аналоговой элементной базы и принципов построения и функционирования цифровых устройств; навыки определения параметров аналоговых и импульсных устройств; владение современной элементной базой цифровой электроники.

Электроника – отрасль науки и техники, изучающая физические явления в полупроводниковых приборах; электрические характеристики и параметры полупроводниковых приборов; свойства устройств и систем, основанных на применении полупроводниковых приборов.

Первое из этих направлений составляет физические основы электроники, второе и третье – техническую электронику.

Аналоговые электронные устройства предназначены для приема, преобразования и передачи сигналов, которые изменяются по закону непрерывной (аналоговой) функции. Аналоговые устройства отличаются простотой, быстродействием, но имеют низкую помехоустойчивость и нестабильность параметров при воздействии внешних факторов.

Дискретные электронные устройства предназначены для приема, преобразования и передачи электрических сигналов, представленных в дискретной форме. Такие устройства отличаются высокой помехоустойчивостью, небольшой потребляемой мощностью. Дискретные электронные устройства подразделяются на импульсные и цифровые.

Импульсные электронные устройства формируют импульсную последовательность сигналов.

В цифровых электронных устройствах происходит кодирование сигнала, т.е. преобразование его в определенную последовательность однотипных импульсов.

В ряде электронных устройств имеет место аналоговая и цифровая информация. Такие устройства относятся к комбинированным электронным устройствам.

# 1. ЭЛЕКТРИЧЕСКИЕ СВОЙСТВА ПОЛУПРОВОДНИКОВ

## 1.1. Основные положения теории электропроводности

В электронике обычно используют кристаллические полупроводники: кремний, германий, индий, фосфор, некоторые сплавы, ряд минералов. Полупроводники по величине электропроводности занимают промежуточное положение между металлами и диэлектриками. Характерным свойством полупроводников является изменение электропроводности под действием внешних факторов: температуры, освещения, облучения, электрического и магнитного полей, а также от содержания в них примесей.

Известно, что одиночный атом имеет дискретный спектр разрешенных уровней, причем на каждом энергетическом уровне, согласно принципу Паули, может находиться не более двух электронов, отличающихся спиновым квантовым числом. В кристалле (из-за взаимодействия атомов) каждый уровень изолированного атома расщепляется на множество близко расположенных подуровней, образующих энергетическую зону (рис. 1.1).

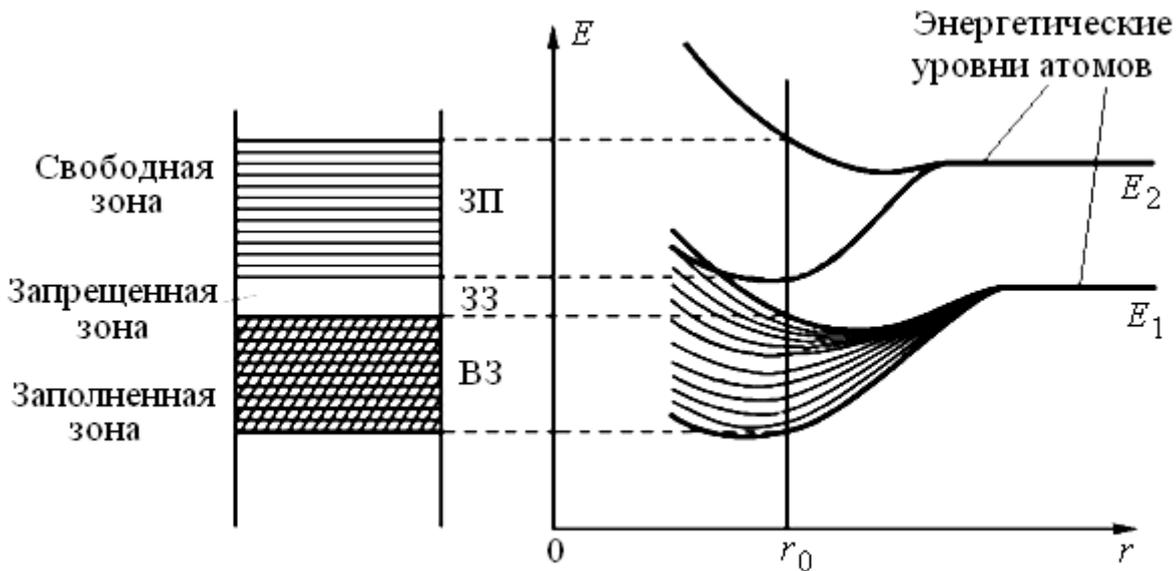


Рис. 1.1. Образование энергетических зон при объединении атомов в кристаллическую решетку;  $r_0$  – расстояние между атомами твердого тела

Совокупность уровней, на каждом из которых могут находиться электроны, называется **разрешенной зоной**, а энергетические зоны, разделенные интервалами энергий  $\Delta E$  и не принимающие электроны, –

запрещенными зонами (ЗЗ). Верхняя разрешенная зона называется **зоной проводимости** (ЗП), а расположенная под ней – **валентной зоной** (ВЗ). Степень заполнения валентной зоны электронами зависит от химической природы атомов, из которых состоит кристалл.

Электропроводность того или иного твердого вещества определяется шириной запрещенной зоны. На рис. 1.2 представлены зонные диаграммы для металлов (*а*), полупроводников (*б*) и диэлектриков (*в*).

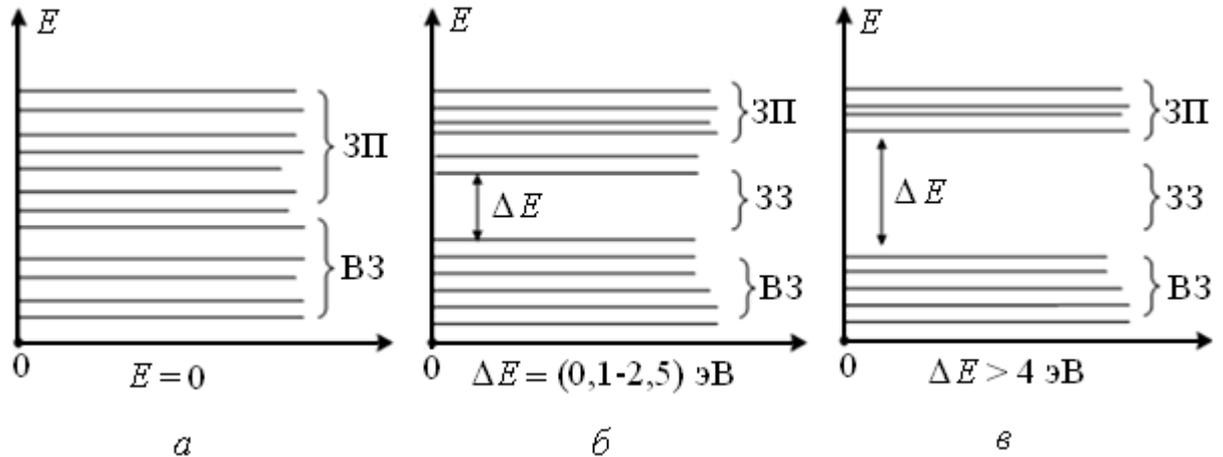


Рис. 1.2. Зонные энергетические диаграммы: *а* – проводник; *б* – полупроводник; *в* – диэлектрик

В проводнике ( $\Delta E = 0$ ) зона проводимости и валентная зона примыкают друг к другу (иногда могут перекрывать друг друга). При обычных температурах электроны легко переходят из одной зоны в другую (рис. 1.2, *а*). С точки зрения зонной теории твердого тела полупроводниками являются кристаллические вещества (рис. 1.2, *б*), у которых при 0 К валентная зона полностью заполнена электронами, а ширина запрещенной зоны невелика ( $\Delta E = 0,1-2,5$  эВ). Заполнение зоны проводимости может начаться, если электроны валентной зоны получат дополнительную энергию, достаточную для преодоления потенциального барьера, равного ширине запрещенной зоны  $\Delta E$ . Ширина запрещенной зоны для диэлектриков превышает 4 эВ (рис. 1.2, *в*).

**Собственные полупроводники.** К *собственным* относятся химически чистые полупроводники (их обозначают буквой *i*), в состав которых входят атомы (или молекулы) только одного вида и отсутствуют посторонние включения. В таких полупроводниках наблюдают только *собственную проводимость*.

В собственных полупроводниках имеются носители тока обоих знаков. Рассмотрим природу этих носителей на примере полупроводника из германия. Все атомы германия нейтральны и связаны друг с другом ковалентными (парными) связями. При увеличении температуры растет энергия колебательного движения атомов кристаллической решетки и увеличивается вероятность разрыва ковалентных связей атомов, приводящего к образованию **свободных электронов**, энергия которых соответствует уровням зоны проводимости. Отсутствие одного электрона в ковалентной связи двух соседних атомов, или «вакансия», эквивалентно образованию единичного положительного заряда, называемого **дыркой** (рис. 1.3, *a*).

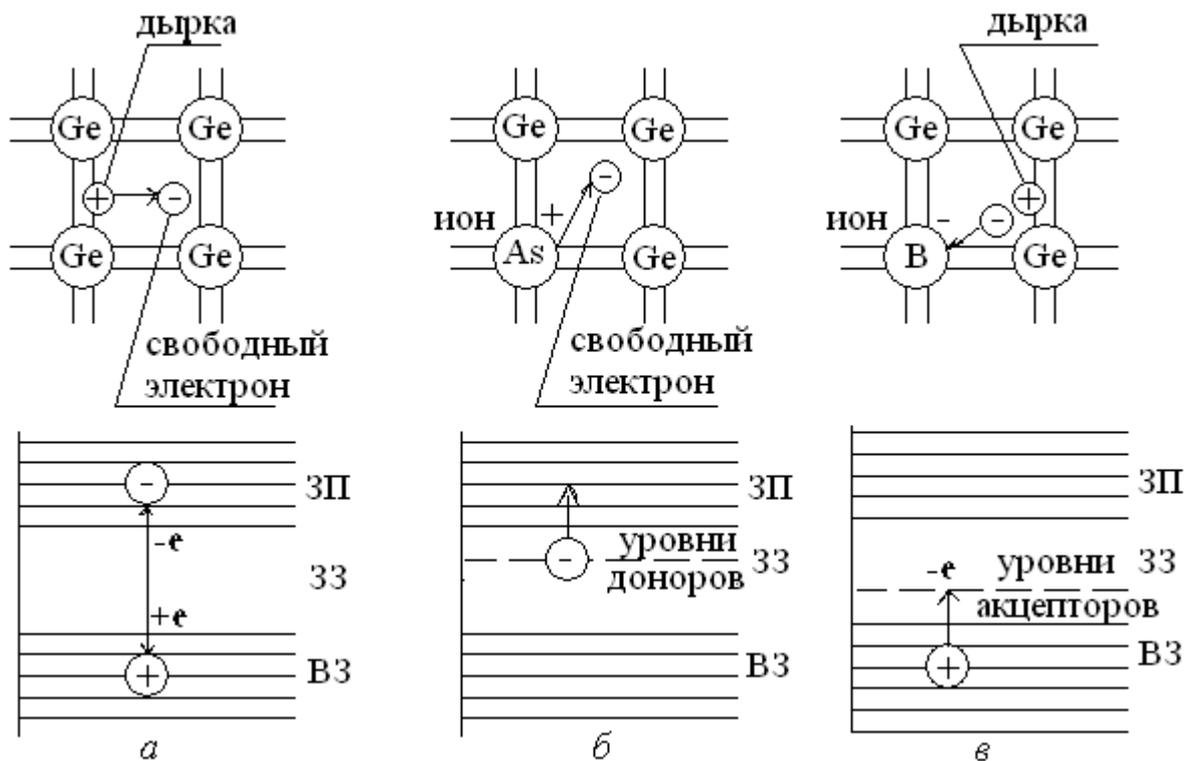


Рис. 1.3. Образование свободных носителей заряда в германии:  
*a* – в чистом, *б* – электронном, *в* – дырочном

Дырка перемещается по кристаллу, поскольку электрон соседнего атома быстро занимает место ушедшего. *Электроны и дырки являются носителями зарядов противоположного знака в собственных полупроводниках.*

Процесс образования свободного электрона и дырки называется **генерацией**. Процесс взаимного исчезновения электрона и дырки называется **рекомбинацией**. В результате рекомбинации электрон и дырка

перестают существовать. Рекомбинацию в соответствии с зонной теорией можно рассматривать как переход электронов из зоны проводимости на свободные места в валентную зону.

Таким образом, *в собственных полупроводниках наблюдаются два механизма проводимости – электронный и дырочный.*

**Примесная проводимость.** Чтобы превратить собственный полупроводник в примесный, необходимо ввести в его кристаллическую решетку некоторое количество химической добавки (легировать). Введение примеси искажает поле решетки, что приводит к возникновению в запрещенной зоне примесного уровня и к значительному изменению характера электропроводности. Проводимость полупроводников, обусловленная примесями, называется примесной проводимостью.

**Полупроводники *n*-типа.** Предположим, что в кристаллической решетке часть атомов германия (Ge) замещена атомами пятивалентного мышьяка (As) (см. рис. 1.3, б). Для образования ковалентной связи с соседними атомами германия атом мышьяка расходует четыре валентных электрона, пятый электрон в образовании связи не участвует. При сообщении этому «лишнему» электрону энергии  $\approx 0,01$  эВ он может оторваться от атома мышьяка и свободно перемещаться в решетке германия, превращаясь в электрон проводимости. В результате атом примеси, отдав электрон, становится неподвижным связанным положительным ионом. Число электронов становится больше числа дырок. Такой тип проводимости называется **электронным**, а полупроводник – *n*-типа. Примесь, снабжающая кристалл избыточными электронами, называется **донорной**.

**В полупроводнике *n*-типа электроны являются основными носителями заряда, а дырки – неосновными носителями**, так как концентрация дырок во много меньше концентрации электронов.

**Полупроводники *p*-типа.** Если в кристалле четырехвалентного элемента часть атомов замещена атомами трехвалентного элемента (например, бор, алюминий), то для образования четырех ковалентных связей у примесного атома не хватает одного электрона (рис. 1.3, в). Этот электрон может быть получен от атома основного элемента полупроводника за счет разрыва ковалентной связи. При этом образуется устойчивый отрицательный ион и дырка. Каждый атом примеси отбирает (присваивает) электрон у близлежащего атома собственного полупроводника. Данная примесь называется **акцепторной**. Тип проводимости называется **дырочным**, а полупроводник – *p*-типа. **В полупроводнике *p*-типа дырки являются основными носителями заряда, а электроны – неосновными.**

В целом полупроводник остается электронейтральным, поскольку избыточный заряд подвижных носителей компенсируется зарядом противоположного знака неподвижных ионов примеси.

Из энергетических диаграмм (рис. 1.3, б и в) видно, что уровни доноров расположены в запрещенной зоне вблизи дна зоны проводимости, а уровни акцепторов вблизи потолка валентной зоны. Отрыв лишнего электрона от донора или добавление недостающего электрона к акцептору требуют затраты меньшей энергии ионизации, чем для собственных электронов и дырок.

Примесная проводимость полупроводников обусловлена в основном носителями одного знака: электронами – в случае донорной примеси, дырками – в случае акцепторной.

## 1.2. Электрическая проводимость полупроводников

Если в полупроводнике создать электрическое поле напряженностью  $E$ , то хаотическое движение носителей заряда упорядочится: электроны будут двигаться навстречу линиям напряженности поля, а дырки – по направлению линий напряженности поля.

В полупроводнике возможны два механизма движения зарядов (создания тока): дрейф и диффузия. **Дрейф** – это движение носителей заряда под влиянием электрического поля. Дрейфовый ток – направленное движение носителей зарядов. **Диффузия** – это движение носителей под действием градиента концентрации. Диффузионный ток возникает из-за неравномерной концентрации носителей заряда.

Суммарная плотность тока, протекающего через полупроводник состоит из дрейфовых и диффузионных составляющих плотности тока электронов ( $n$ ) и дырок ( $p$ ):

$$j = j_{др} + j_{диф}, \text{ или } j = j_{n,др} + j_{n,диф} + j_{p,др} + j_{p,диф}, \quad (1.1)$$

где индексы «др» и «диф» указывают на дрейф и диффузию.

Плотность диффузионного тока:

$$j_{диф} = j_{n,диф} + j_{p,диф} = enV_{n,диф} + epV_{p,диф},$$

где  $e$  – заряд электрона;  $n$  и  $p$  – концентрации электронов и дырок соответственно.

Скорость перемещения электронов и дырок за счет диффузии пропорциональна коэффициенту диффузии  $D$  и градиенту концентрации ( $\frac{dn}{dx}$  – для электронов и  $\frac{dp}{dx}$  – дырок):  $V_{n \text{ диф}} = + \frac{D_n}{n} \cdot \frac{dn}{dx}$  – для электронов,  $V_{p \text{ диф}} = - \frac{D_p}{p} \cdot \frac{dp}{dx}$  – для дырок. Знак «минус» говорит о протекании тока в противоположном направлении.

Плотность дрейфового тока пропорциональна напряженности электрического поля  $E$  и подвижности носителей заряда:

$$j_{\text{др}} = j_{n \text{ др}} + j_{p \text{ др}} = enV_{n \text{ др}} + epV_{p \text{ др}} = en\mu_n E + ep\mu_p E, \quad (1.2)$$

где  $V_{n \text{ др}}$  и  $V_{p \text{ др}}$  – дрейфовая скорость электронов и дырок,  $\mu_n$  и  $\mu_p$  – подвижность электронов и дырок соответственно.

Средняя плотность электрического тока, проходящего через полупроводник за счет движения электронов и дырок под действием дрейфа и диффузии, вычисляется по формуле:

$$j = e\mu_n n E + eD_n \cdot \frac{dn}{dx} + e\mu_p p E - eD_p \cdot \frac{dp}{dx}. \quad (1.3)$$

Обычно в однородном полупроводнике диффузионный ток во много раз меньше дрейфового тока и им можно пренебречь. Поэтому выражение (1.3) при приложении к полупроводнику электрического поля  $E$  преобразуется в выражение (1.2).

Сравнивая выражение (1.2) с выражением для закона Ома в дифференциальной форме:

$$j = \sigma E, \quad (1.4)$$

где  $\sigma$  – удельная электрическая проводимость, найдем выражение для удельной электрической проводимости полупроводников:

$$\sigma = e \cdot (n\mu_n + p\mu_p). \quad (1.5)$$

Поскольку для электронного полупроводника  $n_n \gg n_p$ , то  $\sigma_n = en\mu_n$ . Для электронной проводимости  $\sigma_n$  основными носителями являются электроны, а неосновными носителями – дырки. Для дырочного

полупроводника  $p_p \gg p_n$  и  $\sigma_p = e\mu_p p$ . Таким образом, основными носителями являются дырки, а неосновными носителями – электроны.

### 1.3. Образование и свойства электронно-дырочного перехода

**Электрический переход** в полупроводнике – это граничный слой между двумя областями полупроводника, физические характеристики которых существенно отличаются. **Электронно-дырочный** или ***p-n***-переход возникает на границе между двумя областями полупроводника с разным типом проводимости; **электронно – электронный** ( $n^+ - n$ ) и **дырочно – дырочный** ( $p^+ - p$ ) переходы - возникают между областями полупроводника с различной удельной проводимостью. Знаком «+» обозначена область, где концентрация свободных носителей заряда выше.

Работа многих полупроводниковых приборов (диодов, транзисторов, тиристоров) основана на явлениях, возникающих в электронно-дырочном переходе. В симметричных переходах  $N_a = N_d$ , в несимметричных –  $N_a \neq N_d$ .

**Образование *p-n*-перехода.** Рассмотрим несимметричный *p-n*-переход, в котором концентрации доноров  $N_d$  и акцепторов  $N_a$  изменяются скачком на границе раздела (рис. 1.4, а). Равновесная концентрация дырок в *p*-области значительно превышает их концентрацию в *n*-области ( $p_{p0} > p_{n0}$ ). Аналогично для электронов выполняется условие  $n_{n0} > n_{p0}$ . Неравномерное распределение концентраций одноименных носителей зарядов в кристалле (рис. 1.4, б) приводит к возникновению диффузии основных носителей через границу раздела (электроны из *n*-слоя переходят в *p*-слой, а дырки из *p*-слоя переходят в *n*-слой). Такое движение зарядов создает диффузионный ток электронов и дырок. Из-за процессов рекомбинации и ухода основных носителей заряда вблизи границы раздела возникает **запирающий слой** (с низким содержанием подвижных носителей заряда и с высоким электрическим сопротивлением). Вследствие уменьшения концентраций подвижных носителей заряда в запирающем слое нарушается электронейтральность и возникает объемный заряд ионов донорных и акцепторных примесей. Между областями с различными типами электропроводности возникает собственное электрическое поле напряженностью  $E_{p-n}$ , созданное двумя слоями объемных зарядов. Этому полю соответствует **контактная разность потенциалов**  $\varphi_k$  между *n*- и *p*-областями. За пределами области объемного заряда полупроводниковые области *n*- и *p*-типа остаются электрически нейтральными.

Образовавшееся электрическое поле  $p$ - $n$ -перехода ( $E_{p-n}$ ) препятствует дальнейшей диффузии основных носителей заряда. В  $p$ - $n$ -переходе возникает **потенциальный барьер**, препятствующий диффузионному переходу носителей. Высота потенциального барьера в равновесном состоянии равна контактной разности потенциалов  $\varphi_k$ :

$$\varphi_k = \varphi_T \cdot \ln(n_n \cdot p_p / n_i^2) = \frac{k \cdot T}{q} \cdot \ln\left(\frac{N_D \cdot N_A}{n_i^2}\right). \quad (1.6)$$

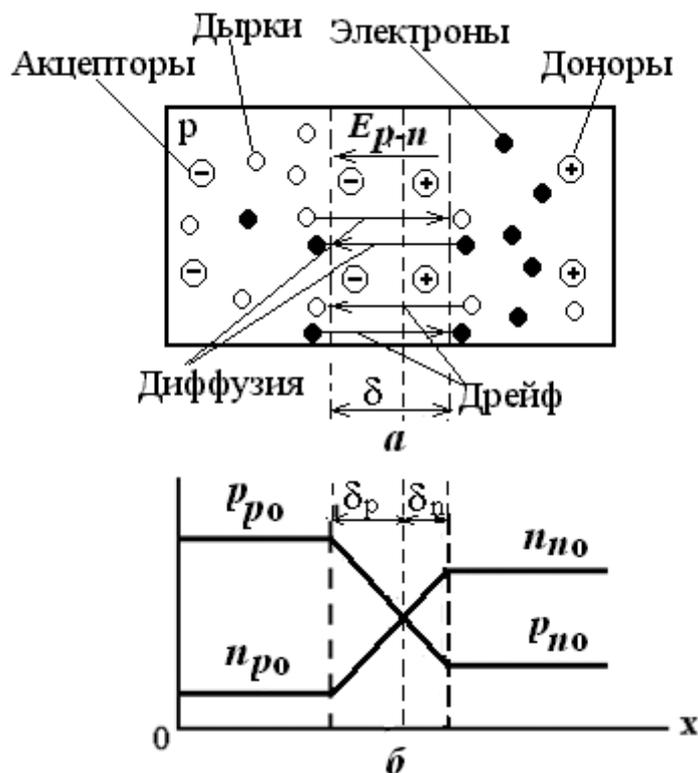


Рис. 1.4. Образование  $p$ - $n$ -перехода и распределение концентраций свободных носителей заряда вдоль несимметричного перехода

В электрическом поле  $p$ - $n$ -перехода возникает дрейф неосновных носителей заряда (дырок из  $n$ - в  $p$ -область и электронов из  $p$ - в  $n$ -область).

Таким образом, *собственное электрическое поле является тормозящим для основных носителей заряда и ускоряющим для неосновных*. Электроны  $p$ -области и дырки  $n$ -области попадают в пределы диффузионного электрического поля, увлекаются им и перебрасываются в противоположные области, образуя ток дрейфа, или ток проводимости. В результате создается динамический равновесный процесс, при котором:

$$j_{\text{диф}} + j_{\text{др}} = 0. \quad (1.7)$$

Приконтактную область, где имеется собственное электрическое поле, называют ***p-n-переходом***.

Концентрация неподвижных примесных ионов определяет и ширину запирающего слоя, обозначаемую  $\delta = \delta_p + \delta_n$ . Увеличение концентрации примесных атомов сужает запирающий слой, и наоборот. Это часто используется для придания полупроводниковым приборам требуемых свойств.

**Прямое смещение *p-n-перехода*.** Если приложить к *p-n-переходу* внешнее электрическое поле, направленное противоположно полю запирающего слоя, то напряженность электрического поля убывает и возобновляется процесс диффузии основных носителей заряда. Толщина запирающего слоя, сопротивление перехода и потенциальный барьер уменьшаются. В результате снижения потенциального барьера большее количество основных носителей зарядов получает возможность переходить в соседнюю область, что сопровождается ростом тока диффузии.

Ток дрейфа при этом не изменится, поскольку он зависит от количества неосновных носителей, появляющихся на границах *p-n-перехода*. Это количество зависит только от концентрации примесей в полупроводнике и температуры. Увеличение диффузионной составляющей тока через *p-n-переход* при неизменной дрейфовой составляющей приводит к нарушению термодинамического равновесия. Через переход будет проходить результирующий ток, определяемый диффузионной составляющей,  $j_{\text{диф}} \gg j_{\text{др}}$ . Возникающий ток называют **прямым**, а *p-n-переход* – **открытым**.

Диффузионный процесс введения основных носителей заряда в область, где они становятся неосновными, называется **инжекцией**, а прямой ток – диффузионным током или током инжекции.

**Обратное смещение *p-n-перехода*.** Если к *p-n-переходу* приложить внешнее электрическое поле, совпадающее с собственным полем перехода  $E_{p-n}$ , то это вызовет увеличение поля запирающего слоя, ширина *p-n-перехода* возрастет. Возрастание потенциального барьера уменьшает диффузионные токи основных носителей. Процесс диффузии прекратится, а через *p-n-переход* будет протекать дрейфовый ток (ток неосновных носителей заряда). Через переход будет проходить результирующий ток, определяемый в основном током дрейфа неосновных носителей. Такой ток называют **обратным**, а переход – **закрытым**.

Процесс захватывания электрическим полем *p-n-перехода* неосновных носителей заряда и переноса их при обратном напряжении

через  $p$ - $n$ -переход в область с противоположным типом электропроводности называют **экстракцией**. Обратный ток мал по величине, так как концентрация неосновных носителей заряда мала. Таким образом,  $p$ - $n$ -переход обладает **односторонней проводимостью**, т.е. выпрямляющими (вентильными) свойствами.

#### 1.4. Вольт-амперная характеристика $p$ - $n$ -перехода

Вольт-амперная характеристика (ВАХ) – это зависимость тока через  $p$ - $n$ -переход от напряжения  $i = f(u)$ . Уравнение теоретической ВАХ имеет вид:

$$I = I_0 \left( e^{U / \varphi_T} - 1 \right), \quad (1.8)$$

где  $U$  – напряжение на  $p$ - $n$ -переходе;  $I_0$  – обратный (тепловой) ток насыщения,  $T$  – температура в градусах Кельвина,  $\varphi_T = \frac{kT}{e}$  – *тепловой потенциал* ( $k$  – постоянная Больцмана). В это уравнение напряжение  $U$  подставляется со знаком «плюс» при включении  $p$ - $n$ -перехода в прямом направлении и со знаком «минус» при обратном включении.

Теоретическая вольт-амперная характеристика  $p$ - $n$ -перехода, построенная на основании уравнения (1.8), приведена на рис. 1.5, штриховкой показана идеальная кривая, сплошной линией – реальная. При увеличении обратного напряжения ток через  $p$ - $n$ -переход стремится к предельному значению  $I_0$ , которого достигает при обратном напряжении примерно 0,1.–0,2 В. При достижении некоторого значения обратного напряжения начинается пробой  $p$ - $n$ -перехода. **Пробой**  $p$ - $n$ -перехода – резкое уменьшение обратного сопротивления, сопровождающееся возрастанием обратного тока при увеличении приложенного напряжения. На ВАХ – это участок со слабой зависимостью напряжения от протекающего тока.

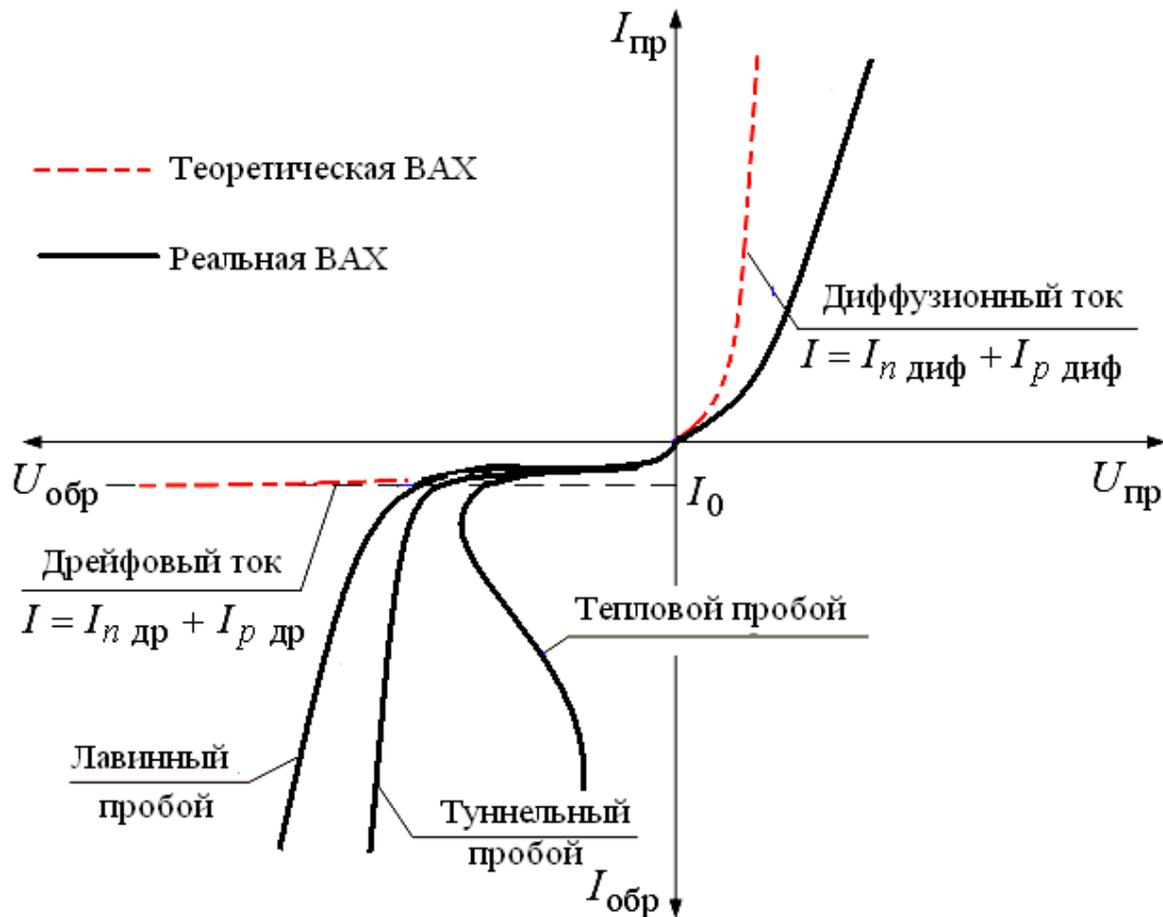


Рис. 1.5. Вольт-амперная характеристика  $p$ - $n$ -перехода

Различают два основных вида пробоя электронно-дырочного перехода: электрический и тепловой. В обоих случаях резкий рост тока связан с увеличением числа носителей заряда в переходе. Электрический пробой бывает двух видов – лавинный и туннельный. Лавинный и туннельный пробои являются обратимыми, тепловой – необратим.

**Лавинный пробой** характерен для широких  $p$ - $n$ -переходов. Образуется между слабо легированными слоями с большим удельным сопротивлением. Движение электронов в  $p$ - $n$ -переходе с высокой напряженностью поля сопровождается *ударной ионизацией* атомов основного материала, в результате чего образуются электронно-дырочные пары. Новые носители также могут набрать скорость (энергию), достаточную для ионизации – развивается лавинообразный процесс увеличения обратного тока.

**Туннельный пробой** происходит в сильнолегированных полупроводниках с «узким»  $p$ - $n$ -переходом. В его основе лежит *туннельный эффект*: эффект проникновения электрона через потенциальный барьер без изменения своей энергии.

**Тепловым** называется пробой  $p$ - $n$ -перехода, обусловленный ростом количества носителей заряда при повышении температуры, характеризующийся разрушением кристалла. Тепловой переход возникает вследствие разогрева  $p$ - $n$ -перехода собственным обратным током.

### 1.5. Электрическая емкость $p$ - $n$ -перехода

Наряду с электропроводностью  $p$ - $n$ -переход обладает емкостью. Емкостные свойства связаны с наличием по обе стороны от границы электрических зарядов, созданных ионами примеси, а также подвижными носителями, находящимися вблизи границы. Емкость  $p$ - $n$ -перехода подразделяется на две составляющие: барьерную и диффузионную:

$$C_{p-n} = \tilde{N}_{\text{акт}} + \tilde{N}_{\text{диф}} = \begin{cases} C_{\text{бар}}, & U < 0 - \text{обратносмещенный переход} \\ C_{\text{диф}}, & U > 0 - \text{прямосмещенный переход} \end{cases}$$

Для обратносмещенного  $p$ - $n$ -перехода основную роль играет барьерная емкость, а для прямосмещенного – диффузионная емкость.

**Барьерная емкость** отражает перераспределение носителей в  $p$ - $n$ -переходе, эта емкость обусловлена нескомпенсированным объемным зарядом, сосредоточенным по обе стороны от границы перехода.

Зависимость барьерной емкости от приложенного напряжения:

$$C_{\text{бар}} = \frac{C_0}{\sqrt{1 + \frac{U}{\Phi_K}}}, \quad (1.9)$$

где  $\Phi_K$  – контактная разность потенциалов;  $C_0$  – емкость при  $U = 0$  В.

**Диффузионная емкость** характеризуется накоплением неосновных носителей зарядов вблизи  $p$ - $n$ -перехода при протекании прямого диффузионного тока (тока инжекции) и отражает процесс изменения концентрации подвижных носителей заряда, накопленных в областях.

### Контрольные вопросы

1. Что такое разрешенные и запрещенные зоны?
2. Что такое диффузия и дрейф носителей заряда?
3. Объясните механизм примесной проводимости полупроводников  $n$ - и  $p$ -типа. Как примеси влияют на характеристики полупроводника?

4. Что такое электронно-дырочный переход? Объясните образование и принцип действия  $p$ - $n$ -перехода полупроводников.

5. От чего зависит контактная разность потенциалов в  $p$ - $n$ -переходе?

6. Как влияет на величину потенциального барьера прямое и обратное напряжение на  $p$ - $n$ -переходе? Какие процессы происходят в  $p$ - $n$ -переходе при прямом и обратном смещениях?

7. Чем обусловлены: лавинный, туннельный, тепловой пробой  $p$ - $n$ -перехода?

8. Что такое барьерная емкость  $p$ - $n$ -перехода?

9. Объясните зависимость ширины запирающего слоя  $p$ - $n$ -перехода от полярности приложенного напряжения.

10. Каким уравнением описывается ВАХ  $p$ - $n$ -перехода?

## 2. ПОЛУПРОВОДНИКОВЫЕ ПРИБОРЫ

### 2.1. Полупроводниковые диоды

**Полупроводниковым диодом** называют полупроводниковый прибор с одним  $p$ - $n$ -переходом и двумя электродами (*анод* –  $p$ -область и *катод* –  $n$ -область полупроводника), в котором используются свойства перехода.

По функциональному назначению диоды делятся на: выпрямительные, импульсные, туннельные, стабилитроны, светодиоды и т.д.

**Выпрямительный диод** (вентиль) – полупроводниковый прибор, в котором используется *односторонняя проводимость*  $p$ - $n$ -перехода; предназначен для выпрямления низкочастотного переменного тока. В условном графическом обозначении (рис. 2.1, *а*) полупроводникового диода треугольник является анодом, черточка – катодом. Прямой ток диода имеет большую величину уже при незначительном прямом напряжении, а обратный ток диода ничтожно мал даже при достаточно большой величине обратного напряжения (рис. 2.1, *б*).

Выпрямительный диод выполняется на основе несимметричного  $p$ - $n$ -перехода ( $p_p \gg n_n$ ). ВАХ идеального диода аналитически описывается уравнением 1.8. ВАХ реального диода отличается от теоретической характеристики, так как внешнее напряжение не полностью падает на  $p$ -переходе, а распределяется между ним и слоем базы. Ток, протекая через  $r_{\bar{б}}$ , создает падение напряжения:  $U_{r_{\bar{б}}} = I \cdot r_{\bar{б}}$ . С учетом этого уравнение реальной ВАХ принимает вид:

$$I = I_0 \left( e^{\frac{(U - r_{\delta} I)}{\Phi_T}} - 1 \right). \quad (2.1)$$

Влияние объемного сопротивления базы на прямую ветвь ВАХ реального  $p-n$ -перехода проявляется в виде смещения прямой ветви в сторону больших значений прямых напряжений (рис. 2.1, б).

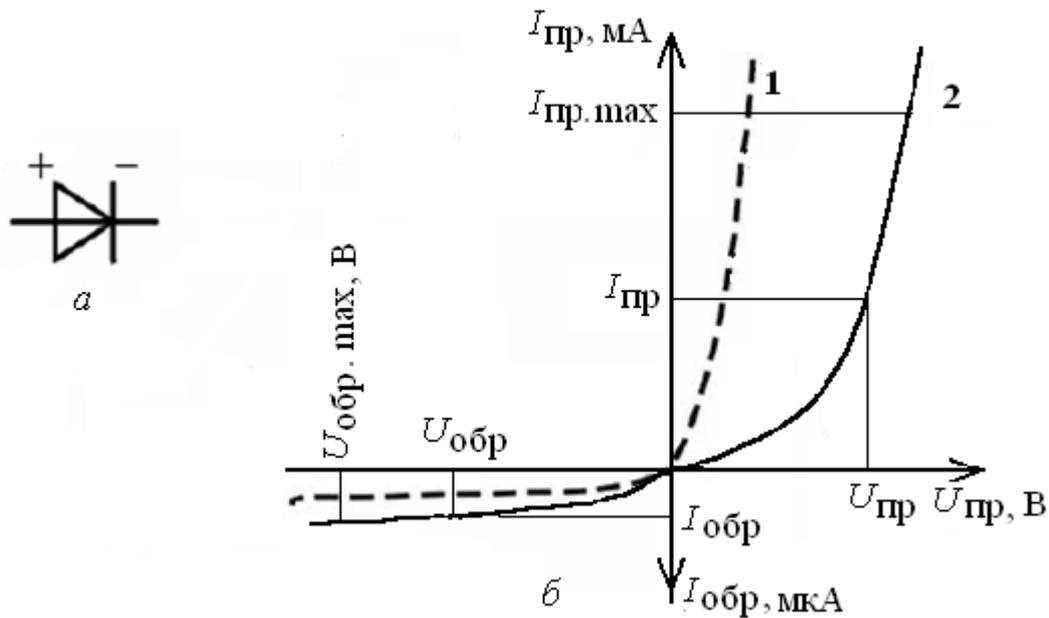


Рис. 2.1. а – условное графическое обозначение выпрямительного диода; б – ВАХ диода: 1 – идеальная характеристика, 2 – реальная

Основные параметры выпрямительных диодов: максимальный прямой ток  $I_{\text{пр max}}$ ; максимально допустимое постоянное обратное напряжение диода  $U_{\text{обр max}}$ ; обратный ток  $I_{\text{обр}}$  при заданном обратном напряжении; рабочий диапазон температур.

**Статическое сопротивление диода** (прямое и обратное сопротивления диода постоянному току) выражается следующими соотношениями:

$$R_{\dot{i}\delta} = \frac{U_{\dot{i}\delta}}{I_{\dot{i}\delta}}, \quad R_{\hat{i}\delta} = \frac{U_{\hat{i}\delta}}{I_{\hat{i}\delta}}, \quad (2.2)$$

где  $I_{\text{пр}}$  – величина прямого тока диода;  $U_{\text{пр}}$  – падение напряжения на диоде при протекании тока  $I_{\text{пр}}$ ;  $I_{\text{обр}}$  – обратный ток диода;  $U_{\text{обр}}$  – обратное напряжение.

**Динамическое (дифференциальное) сопротивление** (сопротивление по переменному току) определяется как отношение приращения напряжения на диоде к вызвавшему его малому приращению тока:

$$r_{\text{диф}} = \frac{\Delta U_{\text{пр}}}{\Delta I_{\text{пр}}}; r_{\text{диф обр}} = \frac{\Delta U_{\text{обр}}}{\Delta I_{\text{обр}}}, \quad (2.3)$$

где  $\Delta I_{\text{пр}}$  – приращение прямого тока диода;  $\Delta U_{\text{пр}}$  – приращение падения напряжения на диоде при изменении его прямого тока на  $\Delta I_{\text{пр}}$ ;  $\Delta I_{\text{обр}}$  – приращение обратного тока;  $\Delta U_{\text{обр}}$  – приращение обратного напряжения.

**Стабилитрон** – полупроводниковый диод, предназначенный для стабилизации постоянного напряжения. Принцип действия стабилитрона основан на эффекте электрического пробоя  $p$ - $n$ -перехода. ВАХ стабилитрона при обратном смещении за счёт электрического пробоя имеет участок малой зависимости напряжения от тока, протекающего через него (рис. 2.2, б).

Стабилитрон характеризуется следующими параметрами:  $U_{\text{ст}}$  – напряжение стабилизации, падение напряжения на стабилитроне при протекании заданного тока стабилизации;  $I_{\text{ст}}$  – ток стабилизации, значение постоянного тока, протекающего через стабилитрон в режиме стабилизации.

**Дифференциальное (динамическое) сопротивление стабилитрона**  $r_{\text{диф}}$  характеризует его способность стабилизировать напряжение при изменении проходящего тока:

$$r_{\text{диф}} = \frac{\Delta U_{\text{ст}}}{\Delta I_{\text{ст}}} = \frac{\Delta U_{\text{ст}}}{I_{\text{ст max}} - I_{\text{ст min}}}. \quad (2.4)$$

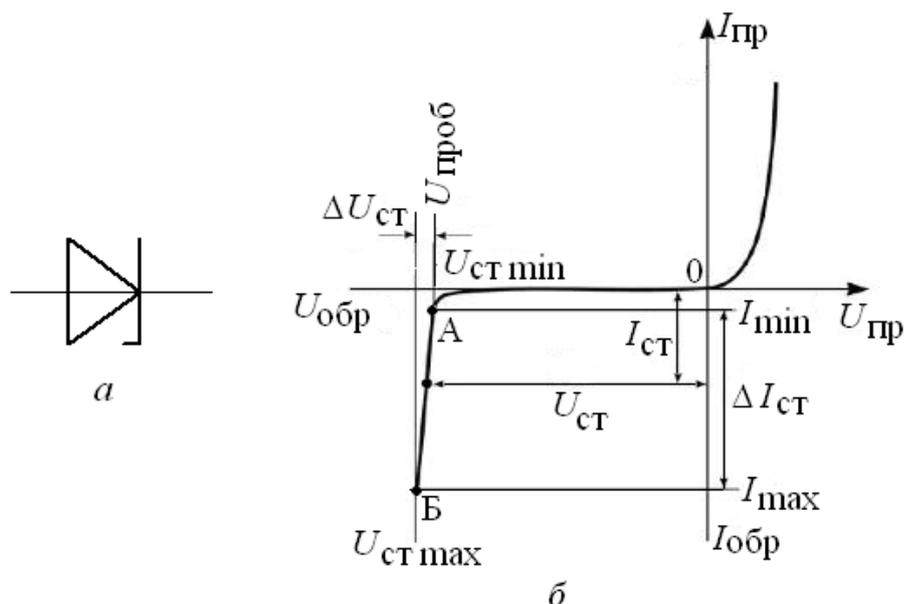


Рис. 2.2. Стабилитрон: *a* – обозначение; *б* – ВАХ

**Коэффициент стабилизации** ( $K_{ст}$ ) – отношение относительного изменения напряжения на входе стабилизатора ( $\Delta U_{вх}/U_{вх}$ ) к относительному изменению напряжения на его выходе ( $\Delta U_{вых}/U_{вых}$ ).

**Температурный коэффициент напряжения** стабилизации (ТКН) характеризует температурные изменения напряжения стабилизации и численно равен относительному изменению напряжения стабилизации при изменении температуры на  $1\text{ }^{\circ}\text{C}$ .

$$\text{ТКН} = \frac{\Delta U_{ст}}{U_{ст} \Delta T} \cdot 100 \%, \quad \Delta T = T_2 - T_1. \quad (2.5)$$

Предельные параметры стабилитронов: минимально допустимый ток стабилизации  $I_{ст\ min}$  и максимально допустимый ток стабилизации  $I_{ст\ max}$ .

**Стабисторы** – это полупроводниковые диоды, предназначенные для стабилизации малых напряжений и работающие при прямом смещении. В отличие от стабилитронов, в стабисторах используется слабая зависимость напряжения от тока при прямом смещении *p-n*-перехода.

**Варикап** – это полупроводниковый диод, емкость которого зависит от величины обратного напряжения (рис. 2.3).

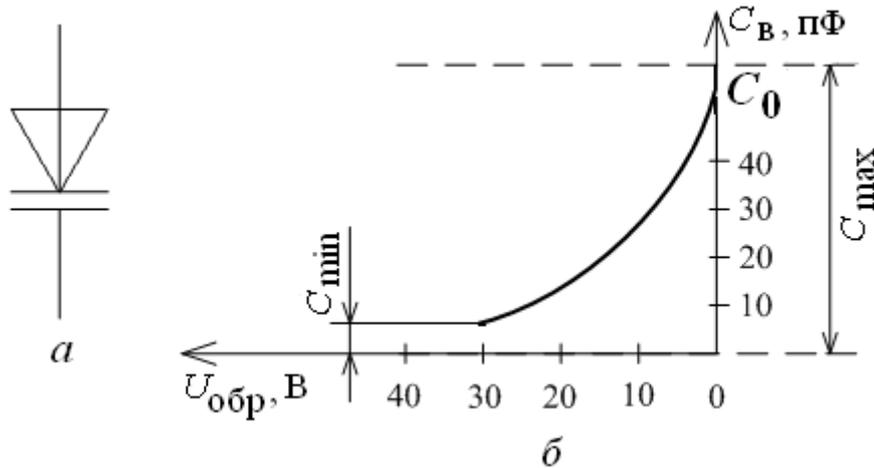


Рис. 2.3. Варикап: *a* – обозначение (*a*);  
*б* – вольт-фарадная характеристика (ВФХ)

ВФХ зависимость варикапа имеет нелинейный характер, а рабочий участок ограничен значениями  $C_{\max}$  и  $C_{\min}$ . Основные параметры варикапа: общая емкость варикапа  $C_V$ ; коэффициент перекрытия по емкости  $K_{\Pi} = C_{V \max} / C_{V \min}$ ; добротность варикапа  $Q = X_C / r_{\Pi}$ , где  $X_C$  – реактивное сопротивление варикапа;  $r_{\Pi}$  – сопротивление активных потерь.

Варикапы обычно используют для электронной перестройки резонансной частоты колебательных контуров

**Туннельным диодом** называют полупроводниковый диод, изготовленный на основе  $p^+ - n^+$  перехода с сильнолегированными областями, в котором туннельный эффект приводит к появлению на ВАХ участка с *отрицательным дифференциальным сопротивлением* (рис. 2.5, *a* участок *AB*).

Основные параметры туннельного диода: пиковый ток  $I_{\Pi}$ ; ток впадины  $I_B$ ; отношение токов  $I_{\Pi} / I_B$ ; напряжение пика  $U_{\Pi}$ ; напряжение впадины  $U_B$ ; отрицательное дифференциальное сопротивление на участке

$$AB \quad r_{\text{диф}} = \frac{\Delta U}{\Delta I} < 0.$$

**Обращенные диоды** являются разновидностью туннельных диодов. В них концентрация примесей несколько меньше, чем в туннельных. За счет этого у них отсутствует участок с отрицательным сопротивлением (рис. 2.4, *a*). На прямой ветви имеется практически горизонтальный участок с малым прямым током, в то время как ток обратной ветви, начиная с малых напряжений, за счет туннельного пробоя, резко возрастает. В этих диодах для малых переменных сигналов прямую ветвь

можно считать не проводящей ток, а обратную – проводящей. Отсюда и название этих диодов.

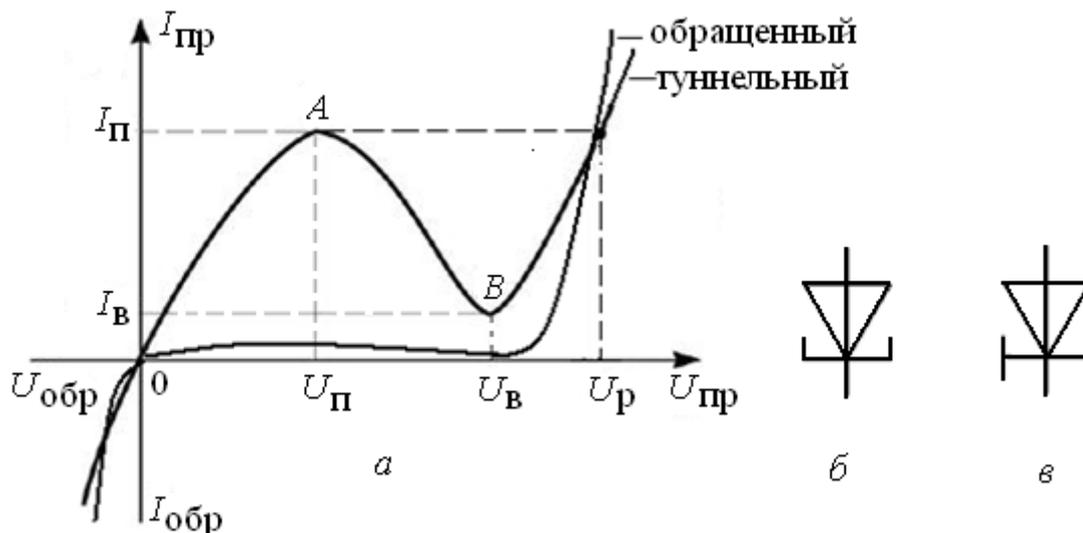


Рис. 2.4. ВАХ туннельного и обращенного диодов (а): обозначения туннельного (б) и обращенного (в) диодов

Обращенные диоды обладают выпрямительными свойствами при малых прямых напряжениях, где обычные диоды не работают как вентили.

## 2.2. Биполярные транзисторы

**Транзистор** – полупроводниковый трехэлектродный прибор, предназначенный для усиления, генерации электрических сигналов. По структуре и принципу действия различают **биполярные транзисторы** (БТ), в которых ток переносится носителями заряда обоих типов – основными и неосновными, и **полевые** (униполярные) **транзисторы** (ПТ), в которых ток переносится только одним типом носителя, основным для данного полупроводника.

Структуры и условные обозначения БТ показаны на рис. 2.5. Средний слой транзистора, слабо легированный носителями, называют базой (Б), один из крайних слоев, сильно легированный носителями, называют эмиттером (Э), другой – коллектором (К). Между эмиттером и базой возникает эмиттерный переход (ЭП), а между коллектором и базой – коллекторный переход (КП).

Два  $p-n$ -перехода образуются в результате чередования областей с разным типом электропроводности. Различают БТ  $n-p-n$ - и  $p-n-p$ -типов. Физические процессы, протекающие в  $n-p-n$ - и  $p-n-p$ -транзисторах,

аналогичны. Отличие состоит в том, что при одинаковых рабочих режимах напряжение на одноименных электродах имеют противоположную полярность (рис. 2.5).

Рассмотрим принцип действия БТ. На рис. 2.6 показано движение носителей заряда для транзистора  $n-p-n$ -типа. Внешнее напряжение к КП прикладывается в обратном направлении. При этом сопротивление КП очень велико, поскольку проводимость осуществляется только за счет неосновных носителей заряда. Работа БТ основана на изменении сопротивления обратно смещенного КП за счет инжекции носителей заряда из области эмиттера. ЭП смещен в прямом направлении, поэтому основные носители заряда из области эмиттера легко преодолевают  $p-n$ -переход и попадают в область базы.

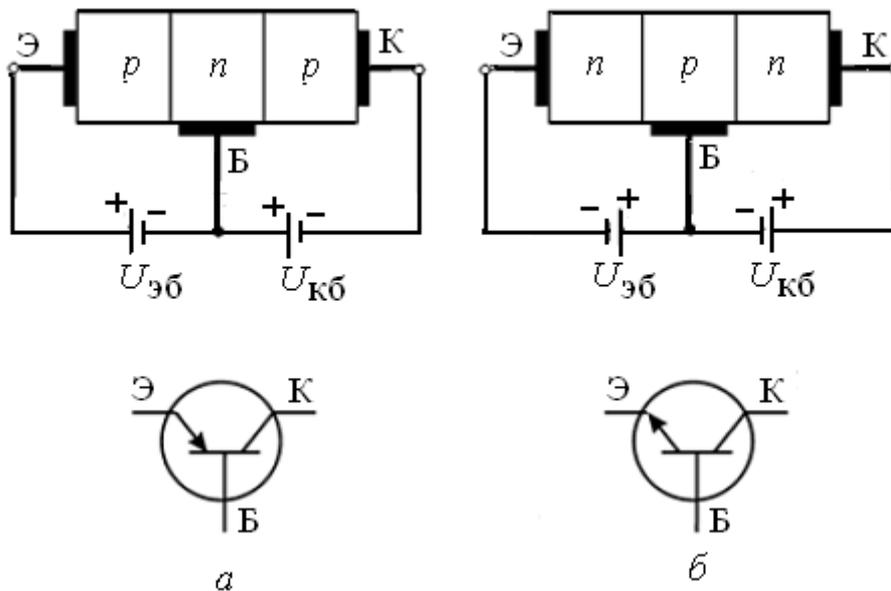


Рис. 2.5. Структуры и обозначения биполярных транзисторов:

*а* –  $p-n-p$ -типа; *б* –  $n-p-n$ -типа

Основные носители эмиттера становятся неосновными для области базы и легко преодолевают коллекторный переход, резко уменьшая его сопротивление (инжекция). Основные носители эмиттера становятся неосновными для области базы и легко преодолевают КП, резко уменьшая его сопротивление (экстракция). В результате коллекторный ток за счет инжекций носителей из эмиттера может возрасти на 4–5 порядков.

Возникает эмиттерный ток  $I_э$ , который создается в основном потоком электронов. При этом обратным током дырок из области базы в эмиттер можно пренебречь вследствие малой концентрации дырок в базе.

Электроны через ЭП попадают в область базы. В базе часть электронов рекомбинируют с дырками, образуя ток базы  $I_{\bar{б}}$ . Большая часть электронов за счет диффузии и дрейфа достигает коллектора. Для них КП открыт, и создается коллекторный ток  $I_{\bar{к}}$ .

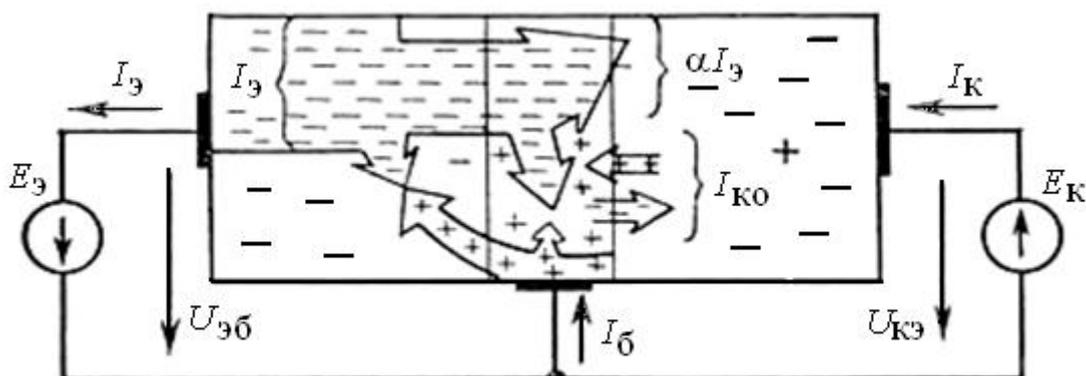


Рис. 2.6. Движение носителей заряда в транзисторе *n-p-n*-типа

Таким образом коллекторный ток состоит из двух составляющих:  $I_{к0}$  при  $I_{\bar{э}} = 0$  и  $I_{\bar{к}} = \alpha I_{\bar{э}}$ , где  $\alpha = dI_{\bar{к}}/dI_{\bar{э}}$  – коэффициент передачи эмиттерного тока при постоянном напряжении «коллектор – база»:

$$I_{\bar{к}} = I_{к0} + \alpha I_{\bar{э}}. \quad (2.6)$$

В свою очередь, как следует из рис. (2.6)

$$I_{\bar{э}} = I_{\bar{б}} + I_{\bar{к}}. \quad (2.7)$$

Соответственно можно записать связь между коллекторным и базовым токами:

$$I_{\bar{к}} = \beta I_{\bar{б}}, \quad (2.8)$$

где  $\beta$  – коэффициент передачи базового тока,

$$\beta = \frac{I_{\bar{к}}}{I_{\bar{б}}} = \frac{\alpha}{1 - \alpha}. \quad (2.9)$$

Основные свойства транзистора определяются процессами, происходящими в базе.

Каждый из переходов может быть включен в прямом или обратном направлении, поэтому режим работы транзистора будет зависеть от способа его включения. Различают четыре режима работы транзистора:

**активный режим** – напряжение на ЭП прямое, а на КП – обратное. Такой режим используется при работе транзистора в усилителях или генераторах;

**режим отсечки** – на обоих переходах обратные напряжения (транзистор заперт). Через транзистор протекает малый тепловой ток коллекторного перехода  $I_K = I_{K0}$ . Такой режим используется в электронных ключах на транзисторах и соответствует разомкнутому состоянию ключа;

**режим насыщения** – на обоих переходах прямые напряжения (транзистор открыт). Через транзистор протекает максимальный ток, ограниченный сопротивлением коллекторной цепи – это ток коллектора насыщения  $I_{K \text{ нас}} = E_K/R_K$ . Такой режим используется в электронных ключах на транзисторах и соответствует замкнутому состоянию ключа;

**инверсный режим** – напряжение на эмиттерном переходе обратное, а на коллекторном – прямое. Инверсное включение применяют в схемах двунаправленных переключателей, использующих симметричные транзисторы, в которых обе крайние области имеют одинаковые свойства.

### 2.2.1. Схемы включения биполярного транзистора

В зависимости от того, какой из электродов транзистора является общим для входной и выходной цепей, различают три схемы включения транзисторов: схема с *общим эмиттером* (ОЭ), *общей базой* (ОБ) и *общим коллектором* (ОК). При любой схеме включения транзистора (в активном режиме) полярность включения источников питания должна быть выбрана так, чтобы ЭП был включен в прямом направлении, а КП – в обратном (рис. 2.7).

**Схема с общей базой.** Для схемы включения с ОБ входными параметрами являются  $I_э$ ,  $U_{эб}$ ; выходными –  $I_K$ ,  $U_{кб}$ . Коэффициент усиления по переменному току для схемы с ОБ определяется по формуле:

$$K_{i_{об}} = \frac{I_{mк}}{I_{mэ}} = \alpha \Big|_{I_{к0}=\text{const}},$$

где  $\alpha$  – коэффициент усиления по току для схемы с ОБ. Обычно  $\alpha \approx 0,95-0,998$ .

Таким образом, **схема с ОБ не обладает усилением по току.**

Коэффициент усиления по напряжению для схемы с ОБ

$$K_{u_{iá}} = \frac{U_{m\hat{e}á}}{U_{m\acute{y}á}}$$

принимает достаточно большие значения (десятки – сотни).

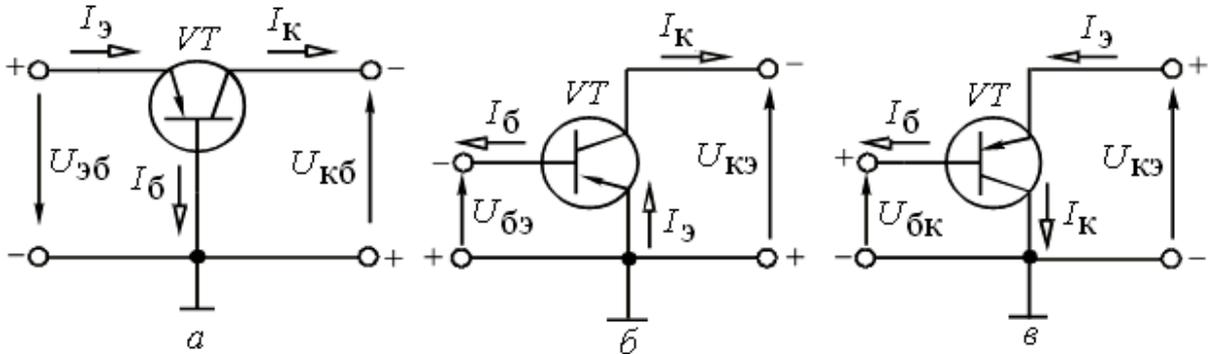


Рис. 2.7. Схемы включения биполярного транзистора *p-n-p*-типа:  
*a* – ОБ; *б* – ОЭ; *в* – ОК

Коэффициент усиления по мощности определяется по формуле:

$$K_{P_{об}} = \frac{P_{ВЫХ}}{P_{ВХ}} = \frac{0,5 \cdot I_{mВЫХ} \cdot U_{mВЫХ}}{0,5 \cdot I_{mВХ} \cdot U_{mВХ}} = \frac{I_{mк} \cdot U_{mкэ}}{I_{mб} \cdot U_{mбэ}} = K_{i_{об}} \cdot K_{u_{об}} \quad (2.10)$$

Из выражения (2.10) видно, что схема с ОБ обладает усилением по мощности. **Схема с ОБ усиливает напряжение, мощность, но не усиливает ток.**

*В схеме с ОБ фазовый сдвиг между входным и выходным напряжениями отсутствует.*

**Схема с общим эмиттером.** Схема с ОЭ является наиболее распространенной, так как дает наибольшее усиление по мощности.

Входными параметрами являются  $I_б$  и  $U_{бэ}$ , выходными –  $I_к$  и  $U_{кэ}$ .

Коэффициент усиления по току для схемы с ОЭ:

$$K_{i_{оэ}} = \frac{\partial I_{mк}}{\partial I_{mб}} = \frac{\alpha}{1 - \alpha} = \beta_{I_{к0}=\text{const}}$$

Так как для транзисторов  $\alpha = 0,9 - 0,99$ , то коэффициент  $\beta = 9 - 99$ . Это является важнейшим преимуществом включения транзистора по схеме ОЭ: **схема с ОЭ обладает значительным усилением по току.**

Коэффициент усиления по напряжению для схемы с ОЭ  $K_{u_{оэ}} = \frac{U_{ткэ}}{U_{тбэ}}$  приблизительно такой же, как для схемы с ОБ.

Коэффициент усиления по мощности получается очень большим:

$$K_{P_{оэ}} = K_{i_{оэ}} \cdot K_{u_{оэ}}.$$

**Схема с ОЭ усиливает и ток, и напряжение, и мощность. Выходное переменное напряжение инвертируется относительно входного.**

**Схема с общим коллектором.** Для схемы с ОК входными параметрами являются  $I_{б}, U_{бк}$ ; выходными –  $I_{э}, U_{эк}$ .

Коэффициент усиления по току для схемы с ОК определяется по формуле:

$$K_{i_{ок}} = \frac{\partial I_{э}}{\partial I_{б}} = \frac{1}{1 - \alpha} = \beta + 1 = \gamma \gg 1, \quad (2.11)$$

где  $\gamma$  – коэффициент передачи по току для схемы с ОК. Из выражения (2.11) видно, что схема с ОК обладает почти таким же усилением по току, что и схема с ОЭ.

Напряжение на открытом  $p$ - $n$ -переходе база–эмиттер мало. Поэтому  $U_{вх} = U_{бэ} + U_{вых} \approx U_{вых}$ , или  $U_{бк} = U_{бэ} + U_{эк} \approx U_{эк}$ . Таким образом, **усиления по напряжению в схеме с ОК нет.** Коэффициент усиления по напряжению схемы с ОК приближается к единице, но всегда меньше ее:

$$K_{u_{ок}} = \frac{U_{твых}}{U_{твх}} = \frac{U_{ткэ}}{(U_{тбэ} + U_{ткэ})} \approx 1.$$

Коэффициент усиления по мощности схемы с ОК равен

$$K_{P_{ок}} = K_{i_{ок}} \cdot K_{u_{ок}}.$$

**Схема с ОК усиливает ток и мощность, но не дает усиления по напряжению.**

В схеме ОК фазовый сдвиг между входным и выходным напряжением отсутствует. Поскольку коэффициент усиления по

напряжению близок к единице, выходное напряжение по фазе и амплитуде совпадает со входным, т.е. повторяет его. Поэтому такая схема называется **эмиттерным повторителем** (эмиттерным – потому, что выходное напряжение снимается с эмиттера относительно общего провода).

Достоинством схемы с ОК является ее большое входное и малое выходное сопротивления. В связи с этим данная схема широко применяется на практике в качестве согласующего устройства.

**Статические характеристики биполярных транзисторов** – это графические зависимости напряжения и тока входной цепи (входные ВАХ) и выходной цепи (выходные ВАХ). Вид характеристик зависит от способа включения транзистора.

На рис. 2.8 приведены графики семейств *входных*  $I_{\text{ВХ}} = f(U_{\text{ВХ}}) \Big|_{U_{\text{ВЫХ}} = \text{const}}$  и *выходных*  $I_{\text{ВЫХ}} = f(U_{\text{ВЫХ}}) \Big|_{I_{\text{ВХ}} = \text{const}}$  статических ВАХ транзистора, имеющего *p-n-p*-структуру, для включения с ОЭ.

Входной характеристикой транзистора, включенного по схеме ОЭ, является зависимость  $I_{\text{б}} = f(U_{\text{бэ}})$  при  $U_{\text{кэ}} = \text{const}$  (рис. 2.8, а). Выходные характеристики по виду близки к прямой ветви ВАХ *p-n*-перехода (диода). Входная характеристика при  $U_{\text{кэ}} = 0$  соответствует режиму насыщения. Вторая характеристика на рис. 2.8, а ( $U_{\text{кэ}} < 0$ ) относится к нормальному активному режиму.

Выходной характеристикой является зависимость  $I_{\text{к}} = f(U_{\text{кэ}})$  при  $I_{\text{б}} = \text{const}$  (рис. 2.8, б).

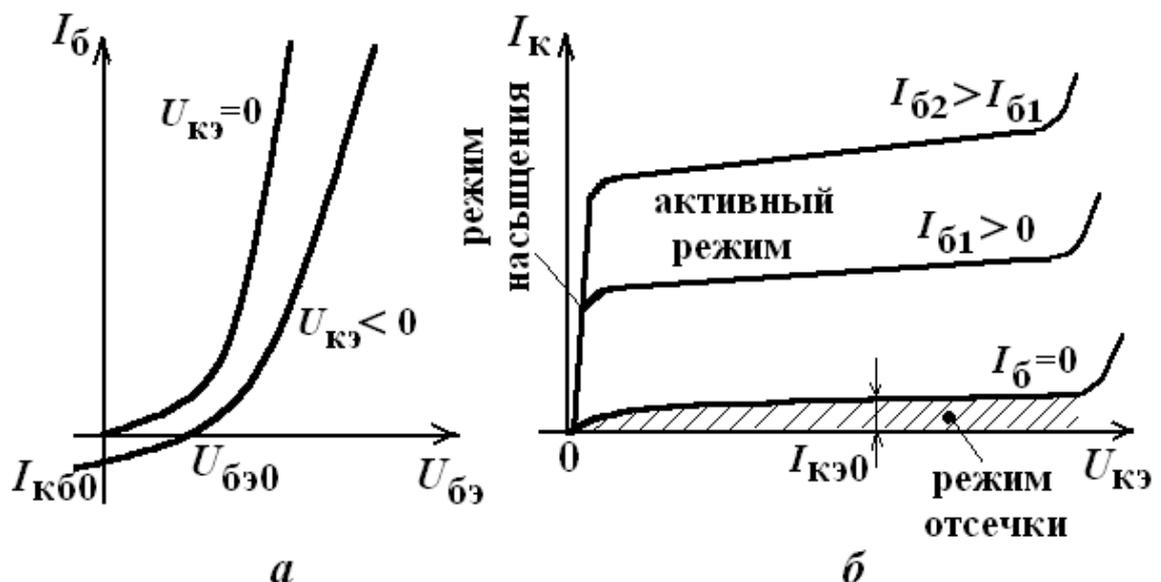


Рис. 2.8. Статические характеристики биполярного транзистора, включенного по схеме ОЭ: а – входная, б – выходная

Крутые начальные участки характеристик относятся к режиму насыщения, а участки с малым наклоном – к нормальному активному режиму. В режиме насыщения характеристики сливаются в одну линию, т.е. ток коллектора не зависит от тока базы. Выходная характеристика с параметром  $I_{\beta} = 0$  принята за границу между активным режимом и режимом отсечки.

### 2.2.2. $h$ -параметры биполярных транзисторов

Электрическое состояние транзистора характеризуют четыре величины: входной и выходной токи, входное и выходное напряжения. Пусть на входе четырехполюсника действуют величины  $U_1, I_1$ , на выходе –  $U_2, I_2$ . Две из этих величин можно считать независимыми, а две другие выразить через них. В зависимости от того, что будет взято в качестве функций и что в качестве аргументов, будут иметь место различные системы параметров. Можно построить три системы формальных параметров транзистора как четырехполюсника. Это системы  $z$ -,  $y$ - и  $h$ -параметров.

Для расчёта и анализа устройств с биполярными транзисторами удобнее пользоваться системой  $h$ -параметров.

В системе  $h$ -параметров из практических соображений в качестве независимых параметров задаются входной ток и выходное напряжение:

$$\begin{aligned} I_{\text{ВЫХ}} &= F_1(I_{\text{ВХ}}, U_{\text{ВЫХ}}); \\ U_{\text{ВХ}} &= F_2(I_{\text{ВХ}}, U_{\text{ВЫХ}}). \end{aligned}$$

Рассмотрим  $h$ -параметры транзистора, включенного по схеме с ОЭ. Тогда электрическое состояние транзистора будет характеризоваться четырьмя величинами:  $I_{\beta}, U_{\beta\text{Э}}, I_{\text{К}}, U_{\text{КЭ}}$ . В качестве независимых выбираем величины  $I_{\beta}$  и  $U_{\text{КЭ}}$ :

$$\begin{aligned} U_{\beta\text{Э}} &= F_1(I_{\beta}, U_{\text{КЭ}}); \\ I_{\text{К}} &= F_2(I_{\beta}, U_{\text{КЭ}}). \end{aligned} \tag{2.12}$$

В усилительных устройствах входными сигналами являются приращения входных напряжений и токов. В пределах линейной части характеристик для приращения  $\Delta U_{\beta\text{Э}}$  и  $\Delta I_{\text{К}}$  справедливы равенства:

$$\begin{aligned}\Delta U_{\text{эб}} &= \left( \frac{d}{dI_{\text{б}}} F_1 \right) \cdot \Delta I_{\text{б}} + \left( \frac{d}{dU_{\text{кэ}}} F_1 \right) \cdot \Delta U_{\text{кэ}}, \\ \Delta I_{\text{к}} &= \left( \frac{d}{dI_{\text{б}}} F_2 \right) \cdot \Delta I_{\text{б}} + \left( \frac{d}{dU_{\text{кэ}}} F_2 \right) \cdot \Delta U_{\text{кэ}},\end{aligned}\quad (2.13)$$

или

$$\begin{aligned}\Delta U_{\text{бэ}} &= h_{11\text{э}} \cdot \Delta I_{\text{б}} + h_{12\text{э}} \cdot \Delta U_{\text{кэ}}, \\ \Delta I_{\text{к}} &= h_{21\text{э}} \cdot \Delta I_{\text{б}} + h_{22\text{э}} \cdot \Delta U_{\text{кэ}},\end{aligned}\quad (2.14)$$

где  $h_{ji}$  ( $i = 1, 2; j = 1, 2$ ) – соответствующие частные производные, которые определяются по входной и выходной характеристикам транзистора (рис. 2.8), включенного по схеме с ОЭ:

$$h_{11\text{э}} = \left. \frac{\Delta U_{\text{бэ}}}{\Delta I_{\text{б}}} \right|_{U_{\text{кэ}}}, \quad h_{12\text{э}} = \left. \frac{\Delta U_{\text{бэ}}}{\Delta U_{\text{кэ}}} \right|_{I_{\text{б}}}, \quad h_{21\text{э}} = \left. \frac{\Delta I_{\text{к}}}{\Delta I_{\text{б}}} \right|_{U_{\text{кэ}}}, \quad h_{22\text{э}} = \left. \frac{\Delta I_{\text{к}}}{\Delta U_{\text{кэ}}} \right|_{I_{\text{б}}}. \quad (2.15)$$

Параметр  $h_{11\text{э}}$  имеет размерность сопротивления, он представляет собой входное сопротивление биполярного транзистора; параметр  $h_{12\text{э}}$  – безразмерный коэффициент внутренней обратной связи по напряжению. Его значения лежат в пределах 0,002–0,0002, в большинстве практических расчетов им можно пренебречь. Параметр  $h_{21\text{э}}$  – безразмерный коэффициент передачи тока, характеризующий усилительные (по току) свойства транзистора при постоянном напряжении на коллекторе; параметр  $h_{22\text{э}}$  имеет размерность проводимости и характеризует выходную проводимость транзистора при постоянном токе базы.

Все  $h$ -параметры можно определить по статическим характеристикам. Параметры  $h_{11\text{э}}$  и  $h_{12\text{э}}$  определяют по входным характеристикам, а параметры  $h_{21\text{э}}$  и  $h_{22\text{э}}$  – по выходным характеристикам.

**Предельно допустимые параметры транзистора** – это параметры, которые не должны быть превышены при любых условиях эксплуатации и при которых обеспечивается заданная надежность.

Транзистор, как и любой другой электронный прибор, характеризуется рядом эксплуатационных параметров, предельные значения которых указывают на возможности практического применения того или иного транзистора.

К числу таких параметров относятся: *максимально допустимая мощность  $P_{к\ max}$ , рассеиваемая коллектором* (на рис. 2.9 – гипербола допустимой мощности), *максимально допустимый ток коллектора*.

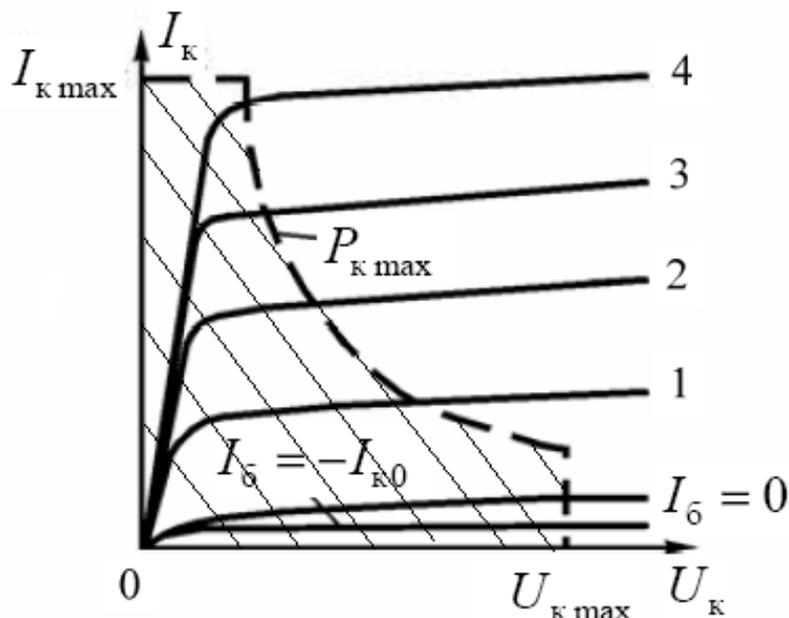


Рис. 2.9. Области допустимых режимов работы транзистора

Транзистор может выйти из строя при превышении тока коллектора свыше определенных пределов ( $I_{к\ max}$ ). *Максимально допустимое напряжение между коллектором и эмиттером ( $U_{кэ\ max}$ ).*

Заштрихованная область, выделенная этими тремя ограничительными линиями (рис. 2.9) является рабочей областью характеристик транзистора.

### 2.3. Полевые транзисторы

**Полевым транзистором (ПТ)** называют полупроводниковый прибор, предназначенный для усиления мощности электромагнитных колебаний. В ПТ ток канала управляется электрическим полем, возникающим при приложении напряжения между затвором и истоком.

**Каналом** называют центральную область транзистора. Электрод, из которого в канал входят основные носители заряда, называют **истоком (И)**, а электрод, через который основные носители уходят из канала – **стоком (С)**. Электрод, служащий для регулирования поперечного сечения канала, называют **затвором (З)**.

Так как в ПТ ток определяется движением носителей только одного знака, раньше их называли *униполярными* транзисторами.

Существует 2 типа полевых транзисторов: ПТ с управляющим *p-n*-переходом и ПТ с изолированным затвором. Последние подразделяются на транзисторы со встроенным (собственным) каналом и с индуцированным (инверсным) каналом. На рис. 2.10 показаны классификация и условные графические обозначения полевых транзисторов с *p*-каналом и *n*-каналом.

**Полевой транзистор с управляющим *p-n*-переходом** – транзистор, у которого затвор электрически отделен от канала закрытым *p-n*-переходом.

Структурная схема и схема включения полевого транзистора с *n*-каналом и управляющим *p-n*-переходом показаны на рис. 2.11. В транзисторе с *n*-каналом основными носителями заряда в канале являются электроны, которые движутся вдоль канала от истока с низким потенциалом к стоку с более высоким потенциалом, образуя ток стока  $I_C$ .

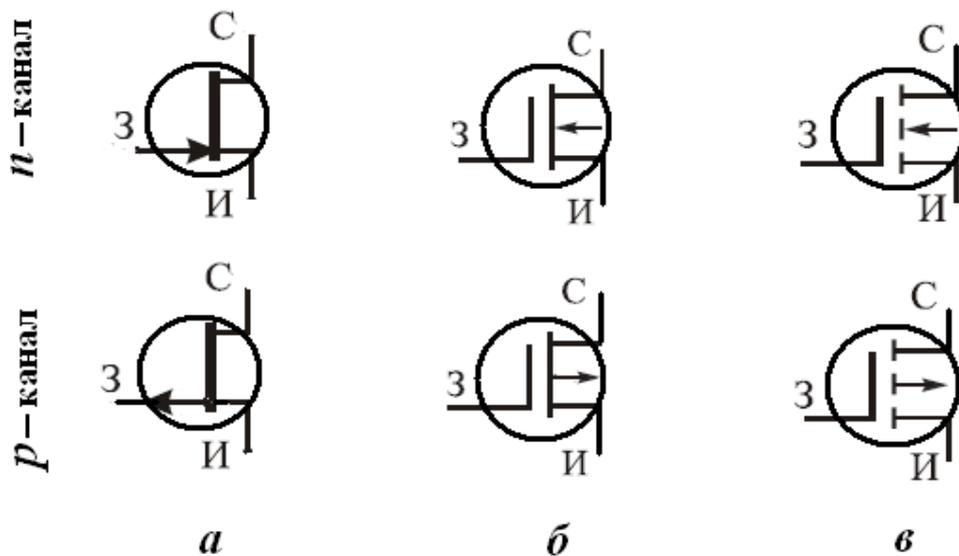


Рис. 2.10. Обозначения ПТ: *а* – с управляющим *p-n*-переходом; *б* – с изолированным затвором и встроенным каналом; *в* – с изолированным затвором и индуцированным каналом

Между затвором и истоком приложено напряжение, запирающее *p-n*-переход, образованный *n*-областью канала и *p*-областью затвора.

Таким образом, в полевом транзисторе с *n*-каналом следующие полярности приложенных напряжений:  $U_{СИ} > 0$ ,  $U_{ЗИ} < 0$ . В транзисторе с *p*-каналом основными носителями заряда являются дырки, которые

движутся в направлении снижения потенциала, поэтому полярности приложенных напряжений должны быть:  $U_{си} < 0$ ,  $U_{зи} > 0$ .

Рассмотрим работу ПТ с  $n$ -каналом (транзисторы с  $p$ -каналом работают аналогично).

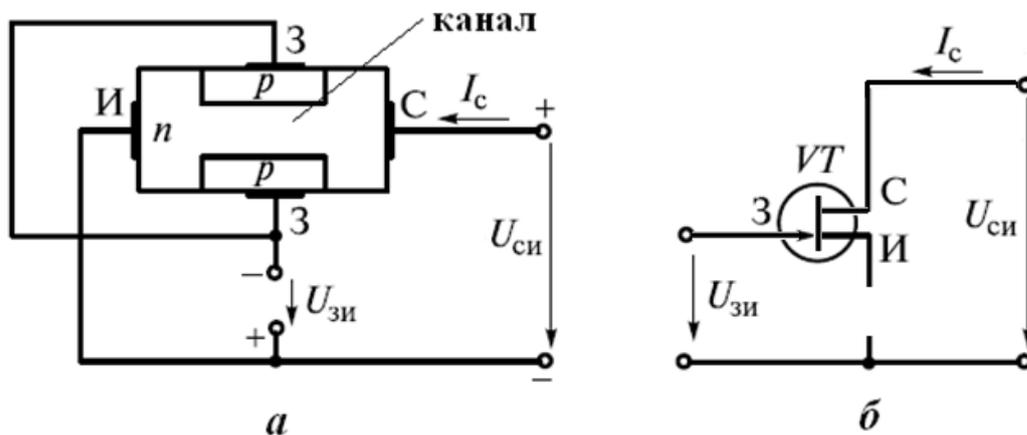


Рис. 2.11. ПТ с управляющим  $p$ - $n$ -переходом (с  $n$ -каналом):  $a$  – структурная схема;  $б$  – и схема включения

На рис. 2.12 показано, как происходит изменение поперечного сечения канала при подаче напряжения на электроды транзистора.

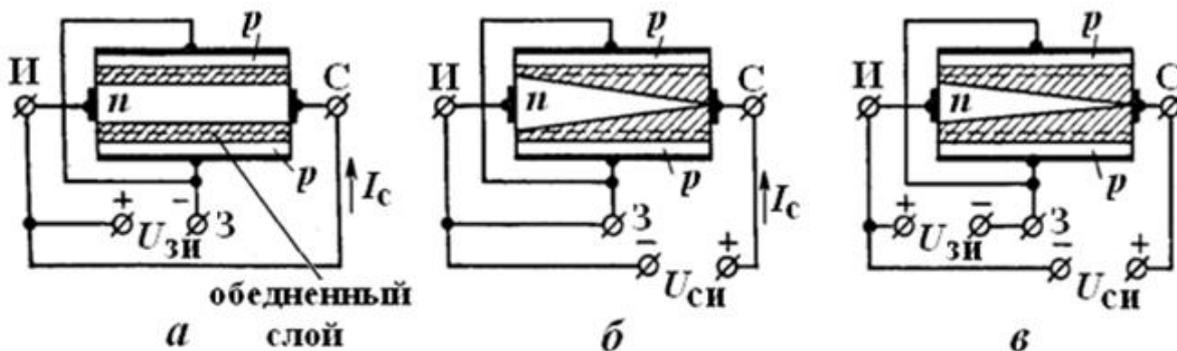


Рис. 2.12. Поведение ПТ с управляющим  $p$ - $n$ -переходом и каналом  $n$ -типа при подключении внешних напряжений:  
 $a$  –  $U_{зи} < 0$ ,  $U_{си} = 0$ ;  $б$  –  $U_{зи} = 0$ ,  $U_{си} > 0$ ;  $в$  –  $U_{зи} < 0$ ,  $U_{си} > 0$

При подаче запирающего напряжения на  $p$ - $n$ -переход между затвором и каналом (рис. 2.12,  $a$ ) на границах канала возникает равномерный слой, обедненный носителями заряда и обладающий высоким удельным сопротивлением. Это приводит к уменьшению проводящей ширины канала.

Напряжение, приложенное между стоком и истоком (рис. 2.12, б), приводит к появлению неравномерного обедненного слоя, так как разность потенциалов между затвором и каналом увеличивается в направлении от истока к стоку и наименьшее сечение канала расположено вблизи стока. Если одновременно подать напряжения  $U_{си} > 0$  и  $U_{зи} < 0$  (рис. 2.12, в), то толщина обедненного слоя, а следовательно, и сечение канала будут определяться действием этих двух напряжений. При этом минимальное сечение канала определяется их суммой. Когда суммарное напряжение достигает напряжения заперения  $U_{си} + |U_{зи}| = U_{зап}$ , обедненные области смыкаются и сопротивление канала резко возрастает.

Зависимости тока стока от напряжения  $I_c = f(U_{си})$  при постоянном напряжении на затворе  $U_{зи}$  определяют **выходные**, или **стоковые**, характеристики ПТ (рис. 2.13, а). На начальном участке характеристик  $U_{си} + |U_{зи}| < U_{зап}$  ток стока  $I_c$  возрастает с увеличением  $U_{си}$ .

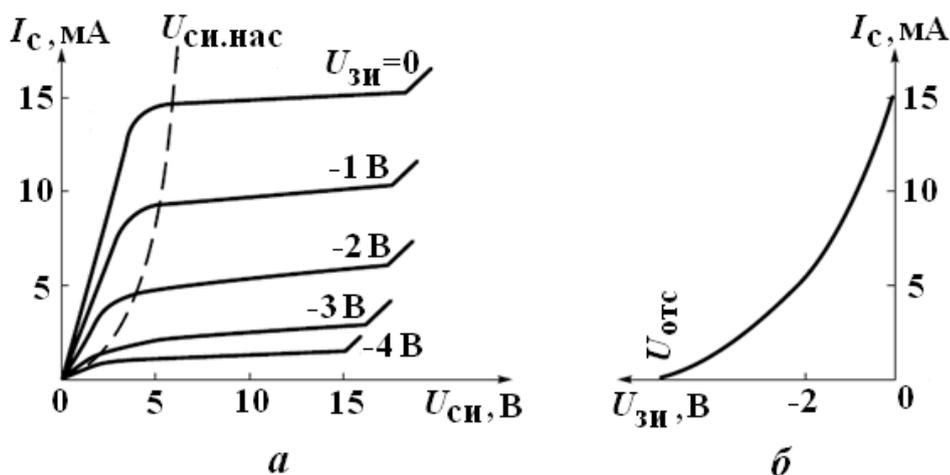


Рис.2.13. ВАХ полевого транзистора: а – выходные; б – передаточная

При повышении напряжения сток - исток до значения  $U_{си} = U_{зап} - |U_{зи}|$  происходит перекрытие канала и дальнейший рост тока  $I_c$  прекращается (участок насыщения). Отрицательное напряжение  $U_{зи}$  между затвором и истоком смещает момент перекрытия канала в сторону меньших значений напряжения  $U_{си}$  и тока стока  $I_c$ . Участок насыщения является рабочей областью выходных характеристик полевого транзистора.

По выходным характеристикам может быть построена **передаточная** (стокзатворная) характеристика  $I_c = f(U_{зи})$  при  $U_{си} = \text{const}$ , рис. 2.13, б. На участке насыщения она практически не зависит от напряжения  $U_{си}$ .

Анализ стокзатворных ВАХ ПТ показывает, что ПТ с управляющим  $p$ - $n$ -переходом работает строго при одной полярности напряжения на затворе. Таким образом, ПТ с управляющим  $p$ - $n$ -переходом *работает только в режиме обеднения канала*. Напряжение на затворе, при котором перекрывается токопроводящий канал, называется *напряжением отсечки*  $U_{отс}$ .

**Полевой транзистор с изолированным затвором** – ПТ, затвор которого электрически отделен от канала слоем диэлектрика. Поэтому такие ПТ называют МДП – (металл – диэлектрик – полупроводник) или МОП – (металл–оксид–полупроводник) транзисторами.

Принцип действия МДП-транзисторов основан на эффекте изменения проводимости приповерхностного слоя полупроводника на границе с диэлектриком под воздействием поперечного электрического поля.

**МДП транзистор со встроенным каналом** отличается от транзистора с индуцированным каналом тем, что может работать как при положительном, так и при отрицательном напряжении на затворе. Устройство МДП-транзистора со встроенным  $n$ -каналом показано на рис. 2.14, *а*.

Основанием этого транзистора служит кремниевая пластинка  $p$ -типа. В ней созданы две области с повышенной проводимостью  $n^+$ . Эти области являются истоком и стоком. Между истоком и стоком имеется тонкий приповерхностный канал  $n$ -типа. Ширина канала меньше его длины на несколько порядков. Канал и все электроды в приповерхностном слое изолированы друг от друга слоем диэлектрика (на рис. 2.14 показан штриховкой). Кристалл МДП-транзистора обычно соединен с истоком, и его потенциал принимается за нулевой так же, как и потенциал истока.

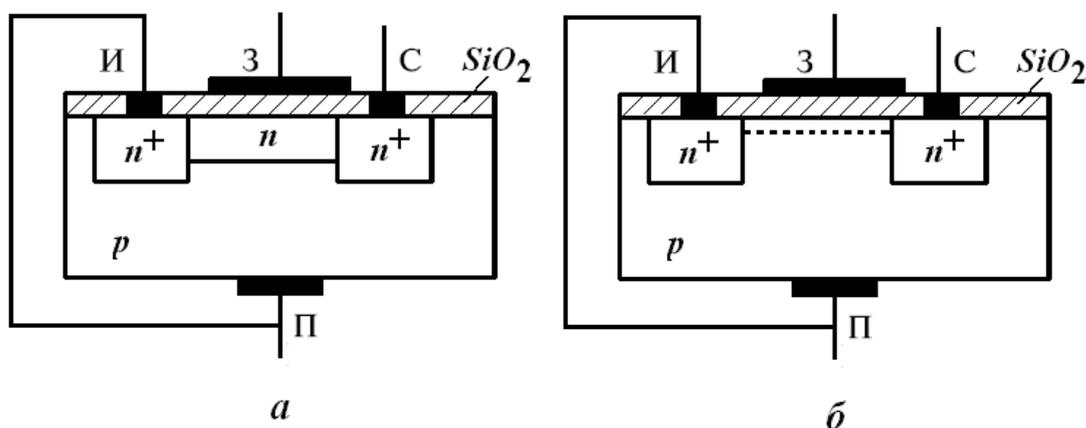


Рис. 2.14. МДП транзисторы: *а* – с собственным каналом и *б* – индуцированным каналом

Если при нулевом напряжении затвора приложить между стоком и истоком напряжение  $U_{си}$ , то через канал потечет ток, представляющий собой поток электронов. Через кристалл ток не пойдет, так как один из  $p-n$ -переходов находится под обратным напряжением. При подаче на затвор отрицательного напряжения относительно истока (а следовательно, относительно кристалла)  $U_{зи} < 0$ , в канале создается поперечное электрическое поле, под влиянием которого электроны проводимости выталкиваются из канала в области истока и стока, а также в кристалл. Канал обедняется электронами, сопротивление его увеличивается, и ток стока уменьшается. Такой режим транзистора называется **режимом обеднения**.

Если на затвор подать положительное напряжение  $U_{зи} > 0$ , то проводимость канала увеличивается, и ток стока возрастает. Такой режим называется **режимом обогащения**.

Выходные характеристики  $I_c = f(U_{си})$  при  $U_{зи} = \text{const}$  и характеристики прямой передачи  $I_c = f(U_{зи})$  при  $U_{си} = \text{const}$  для МДП-транзистора со встроенным каналом показаны на рис. 2.15, а и 2.15, б соответственно.

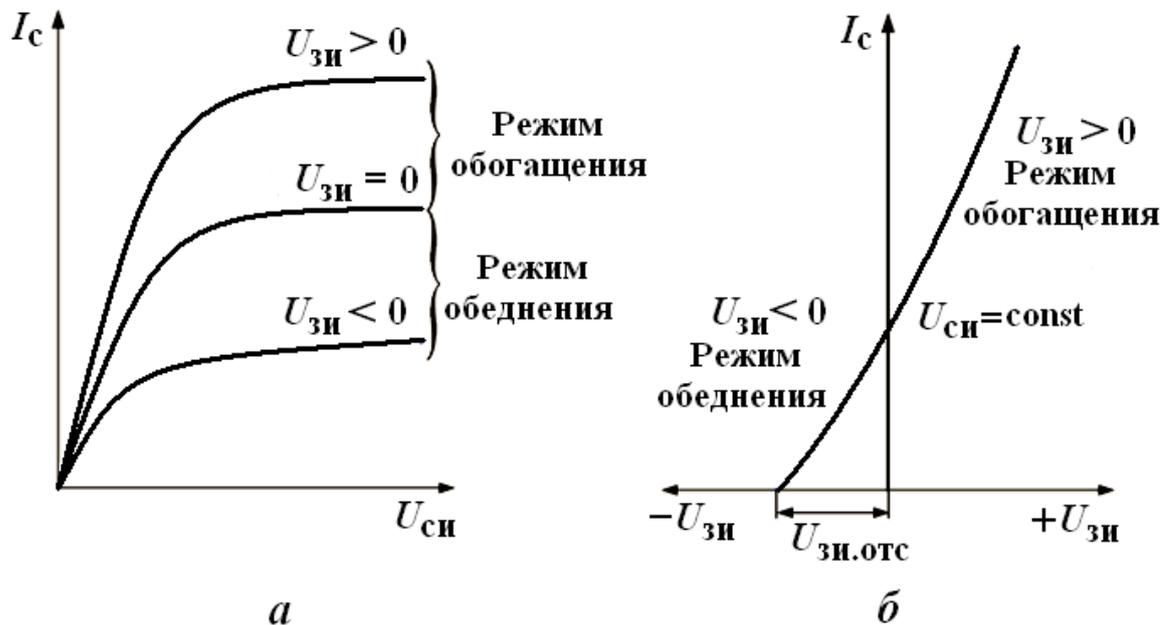


Рис. 2.15. ВАХ МДП транзистора со встроенным каналом:  
а – выходная; б – передаточная

*Рассмотренный транзистор может работать как в режиме обеднения, так и режиме обогащения токопроводящего канала.*

**МДП-транзистор с индуцированным каналом** отличается от предыдущего тем, что у него нет встроенного канала между областями

истока и стока. При отсутствии напряжения на затворе ток между истоком и стоком не потечет при любой полярности напряжения, так как один из  $p$ - $n$ -переходов будет заперт (рис. 2.14, б).

Канал возникает только при подаче на затвор напряжения определенной полярности. При отсутствии этого напряжения канала нет, между стоком и истоком  $n^+$ -типа расположен только кристалл  $p$ -типа. В этом состоянии транзистор закрыт. Если подать на затвор положительное напряжение  $U_{зи} > 0$ , то под влияние электрического поля затвора электроны проводимости будут перемещаться из областей истока и стока, и из  $p$ -области кристалла по направлению к затвору. При определенном пороговом напряжении затвора  $U_{зи\ пор}$  в приповерхностном слое концентрация электронов настолько увеличивается, что превышает концентрацию дырок  $p$ -полупроводника. Это состояние называют **инверсией типа электропроводности**. Таким образом, образуется тонкий канал  $n$ -типа и транзистор начинает проводить ток. Чем больше положительное напряжение затвора, тем больше проводимость канала и ток стока  $I_c$ . Таким образом, изменяя напряжение на затворе, можно управлять током стока транзистора. Такой *транзистор может работать только в режиме обогащения*.

Вид выходных характеристик и передаточной характеристики показан на рис. 2.16.

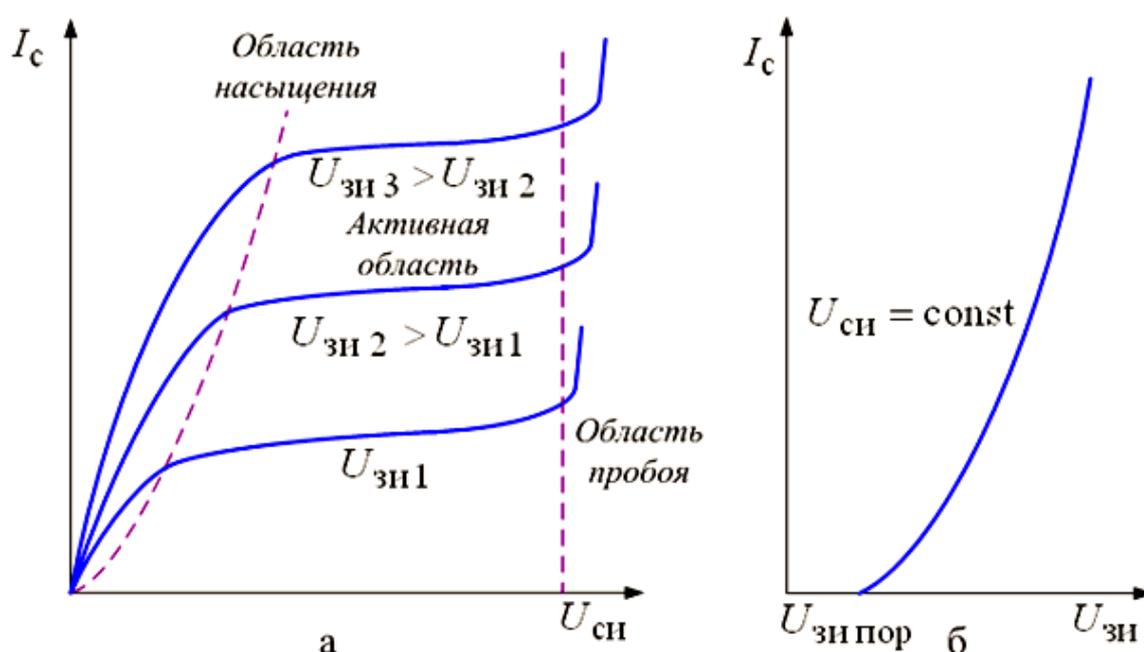


Рис. 2.16. Статические характеристики МДП-транзистора с индуцированным каналом  $n$ -типа:  $a$  – выходная;  $б$  – передаточная

Вид ВАХ этого типа транзистора отличается от предыдущих тем, что ток возникает при положительных напряжениях  $U_{зи} > U_{зи\text{ пор}}$ , где  $U_{зи\text{ пор}}$  – напряжение отпирания транзистора.

**Статическими параметрами МДП-транзисторов** являются:

1. Крутизна характеристики передачи, определяющая усилительные свойства транзистора:

$$S = \frac{dI_c}{dU_3}, \text{ при } U_{си} = \text{const.}$$

2. Дифференциальное сопротивление  $R_d$  (сопротивление переменному току):

$$R_d = \frac{dU_c}{dI_c}, \text{ при } U_{зи} = \text{const.}$$

Предельно допустимые параметры: максимально допустимые напряжения  $U_{си\text{ max}}$  и  $U_{зи\text{ max}}$ ; максимально допустимая мощность стока  $P_{с\text{ max}}$ ; максимально допустимый ток стока  $I_{с\text{ max}}$ .

В зависимости от того, какой из электродов полевого транзистора является общим для входной и выходной цепей, различают три схемы включения: *с общим истоком* (ОИ); *с общим стоком* (ОС); *с общим затвором* (ОЗ).

## 2.4. Тиристоры

**Тиристор** – полупроводниковый прибор с тремя (или более) *p-n*-переходами, ВАХ тиристора имеет участок с отрицательным дифференциальным сопротивлением. Тиристоры имеют два устойчивых состояния: открытое – с большой проводимостью прибора, и закрытое – с малой проводимостью прибора. Они применяются в качестве электронных ключей, управляемых переключателей. По числу внешних электродов тиристоры делятся на динисторы и тринисторы.

**Динистор** – диодный тиристор с двумя выводами (анод и катод). **Тринистор** – триодный тиристор, имеющий дополнительный третий управляющий электрод (УЭ). На рис. 2.17 показаны обозначения различных тиристоров.

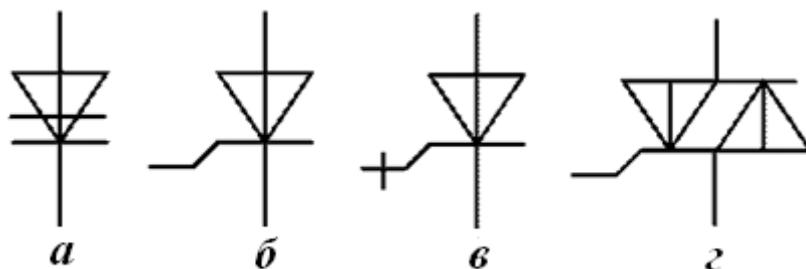


Рис. 2.17. Условные обозначения тиристорov:  
*a* – диодистор; *б* – тиристор; *в* – запираемый тиристор; *г* – симистор

Симметричные тиристоры – **симисторы** – представляют собой встречно-последовательное соединение тиристорov. Они способны пропускать ток как в прямом, так и в обратном направлениях.

Как диодный, так и триодный тиристоры имеют четырехслойную структуру с тремя *p-n*-переходами  $\Pi_1$ ,  $\Pi_2$ ,  $\Pi_3$  (рис. 2.18, *a*).

Питающее напряжение подается на тиристор таким образом, что переходы  $\Pi_1$  и  $\Pi_3$  оказываются открытыми, а переход  $\Pi_2$  – закрытым. Сопротивления открытых переходов незначительны, поэтому почти все питающее напряжение  $U_{\text{пр}}$  приложено к закрытому переходу  $\Pi_2$ , имеющему высокое сопротивление. Следовательно, ток тиристора мал.

При повышении напряжения  $U_{\text{пр}}$  (что достигается увеличением ЭДС источника питания  $E$ ) ток тиристора увеличивается незначительно, пока напряжение  $U_{\text{пр}}$  не приблизится к некоторому критическому значению, равному напряжению включения  $U_{\text{вкл}}$  (рис. 2.18, *б*).

После этого происходит лавинообразное увеличение количества носителей заряда за счет лавинного умножения носителей заряда в *p-n*-переходе  $\Pi_2$  движущимися электронами и дырками. С увеличением количества носителей заряда ток в переходе быстро нарастает, так как электроны из слоя  $n_2$  и дырки из слоя  $p_1$  устремляются в слои  $p_2$  и  $n_1$  и насыщают их неосновными носителями заряда.

Напряжение на резисторе  $R$  возрастает, напряжение на тиристоре падает. После пробоя напряжение на тиристоре снижается. При дальнейшем увеличении ЭДС источника  $E$  или уменьшении сопротивления резистора  $R$  ток в приборе нарастает в соответствии с вертикальным участком вольт-амперной характеристики. Такой пробой не вызывает разрушения перехода  $\Pi_2$ . При уменьшении тока восстанавливается высокое сопротивление перехода (нисходящая ветвь на рис. 2.18, *б*).

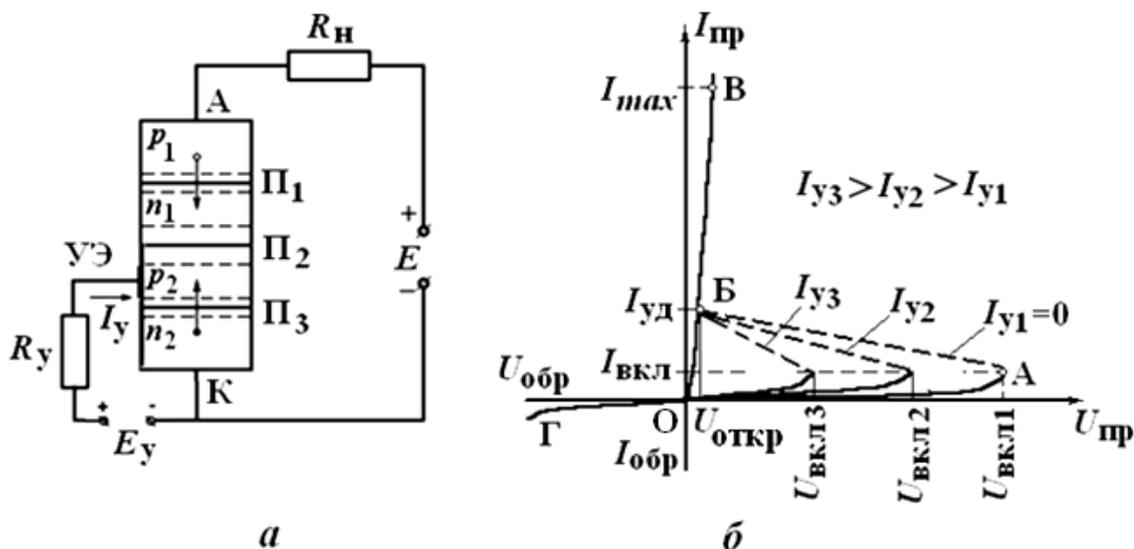


Рис. 2.18. Тиристор: *a* – структура; *б* – ВАХ

Напряжение  $U_{\text{вкл}}$ , при котором начинается лавинообразное нарастание тока, может быть снижено введением неосновных носителей через управляющий электрод (УЭ) в любой из слоев, прилегающих к переходу  $\Pi_2$ . Эти добавочные носители заряда увеличивают число актов ионизации в переходе, в связи с чем напряжение включения  $U_{\text{вкл}}$  уменьшается.

Добавочные носители заряда в триодном тиристоре, представленном на рис. 2.18, *a*, вводятся в слой  $p_2$  вспомогательной цепью, питаемой от независимого источника напряжения. ВАХ тиристора при токе  $I_y = 0$  представляет собой характеристику динистора. При подаче управляющего тока и его последующем увеличении ( $I_{y1} < I_{y2} < I_{y3}$ ) участки ОА и АБ характеристики укорачиваются, а напряжение переключения снижается ( $U_{\text{вкл}1} > U_{\text{вкл}2} > U_{\text{вкл}3}$ ), рис. 2.18, *б*.

Важным параметром триодного тиристора является *отпирющий ток управления*  $I_{y \text{ вкл}}$  – ток управляющего электрода, который обеспечивает переключение тиристора в открытое состояние.

Из рис. 2.18, *б* видно, что при подаче на тиристор обратного напряжения в нем возникает небольшой ток, так как в этом случае закрыты переходы  $\Pi_1$  и  $\Pi_3$ . Во избежание пробоя тиристора в обратном направлении (который выводит тиристор из строя из-за теплового пробоя перехода) необходимо, чтобы обратное напряжение было меньше  $U_{\text{обр max}}$ .

## Контрольные вопросы

1. Дайте определение и назовите характеристики типов диодов: выпрямительных, силовых, импульсных; стабилитронов.
2. Каковы основные характеристики, параметры и назначение туннельного диода? Каковы основные характеристики, параметры и назначение варикапа?
3. В чем отличие биполярных транзисторов от полевых транзисторов? Каков принцип работы биполярного транзистора?
4. Каковы схемы включения БТ? Что такое область активного усиления, насыщения, отсечки? Укажите преимущества и недостатки схем по усилительным свойствам, частотным характеристикам.
5. Назовите  $h$ -параметры транзистора и объясните их физический смысл.
6. Каковы устройство и принцип действия полевого транзистора с управляющим переходом?
7. Каковы устройство и принцип действия полевого транзистора с изолированным затвором и встроенным каналом? Каковы устройство и принцип действия полевого транзистора с индуцированным каналом?
8. Чем отличается БТИЗ от других типов транзисторов?
9. Объясните принцип работы и ВАХ тиристора без тока управления (динистора). Объясните принцип работы и ВАХ тиристора с током управления (тринистора).

## 3. УСИЛИТЕЛИ ЭЛЕКТРИЧЕСКИХ СИГНАЛОВ

**Усилитель** – это устройство, предназначенное для усиления входного электрического сигнала по напряжению, току или мощности за счет преобразования энергии источника питания в энергию выходного сигнала.

Усилитель преобразует энергию источника питания в энергию выходного сигнала по закону, определяемому входным управляющим воздействием. Это возможно с помощью управляемого нелинейного элемента (БТ или ПТ). Транзистор выполняет роль управляемого сопротивления, включенного в цепь нагрузки и источника питания.

Усилитель содержит три основных элемента (рис. 3.1): источник питания, нагрузку и регулируемое сопротивление (транзистор). Величина регулируемого сопротивления изменяется с помощью электрического сигнала – входного напряжения или тока.

По типу усиливаемой величины усилители делятся на усилители напряжения, тока и мощности. В общем случае любой электронный усилитель является усилителем мощности входного сигнала.



Рис. 3.1. Блок-схема усилителя

По виду усиливаемого сигнала различают усилители гармонических колебаний и усилители импульсных сигналов. По диапазону усиливаемых частот усилители подразделяются на усилители постоянного тока (УПТ), операционные усилители (ОУ) и усилители переменного тока. УПТ усиливает входной сигнал в диапазоне от 0 до некоторой верхней частоты  $\omega_B$ . Усилители переменного тока усиливают сигнал в диапазоне полосы пропускания от нижней до верхней частоты ( $\omega_H - \omega_B$ ). Они в свою очередь, делятся на усилители низкой частоты (УНЧ), усилители высокой частоты (УВЧ), избирательные (резонансные).

По способу связи между каскадами, а также источником сигнала и нагрузки различают усилители с: резистивно-емкостной (RC-); трансформаторной; непосредственной (гальванической) связями между каскадами.

У **инвертирующих** усилителей выходной сигнал сдвинут по фазе на  $180^\circ$  относительно входного (сигналы противофазны); у **неинвертирующих** усилителей сигналы на входе и выходе совпадают по фазе (синфазны).

### 3.1. Основные параметры и характеристики усилителя

**Коэффициент усиления.** Основными параметрами усилителя являются коэффициенты усиления по: напряжению  $K_U = U_{\text{ВЫХ}} / U_{\text{ВХ}}$ , току

$K_I = I_{\text{ВЫХ}}/I_{\text{ВХ}}$  и мощности  $K_P = \frac{P_{\text{ВЫХ}}}{P_{\text{ВХ}}} = \frac{U_{\text{ВЫХ}} I_{\text{ВЫХ}}}{U_{\text{ВХ}} I_{\text{ВХ}}} = K_U K_I$ , где  $I_{\text{ВХ}}$ ,  $I_{\text{ВЫХ}}$ ,

$U_{\text{ВХ}}$ ,  $U_{\text{ВЫХ}}$ ,  $P_{\text{ВХ}}$ ,  $P_{\text{ВЫХ}}$  – действующие значения токов напряжений и мощностей на входах и выходах усилителя. Мощность сигнала на выходе любого усилителя больше мощности входного сигнала.

Одиночный усилительный каскад имеет невысокий коэффициент усиления. Для получения больших коэффициентов усиления применяют многокаскадные усилители, в которых каскады соединяют последовательно. Общий коэффициент усиления многокаскадного усилителя равен произведению коэффициентов усиления отдельных каскадов:

$$K_u = K_{u1} \cdot K_{u2} \cdots K_{un},$$

где  $K_{un}$  – коэффициент усиления  $n$ -каскада.

С увеличением числа каскадов коэффициент усиления возрастает, а полоса пропускания многокаскадного усиления уменьшается.

**Амплитудно-частотная характеристика (АЧХ)** – это зависимость модуля коэффициента усиления от частоты гармонического сигнала,  $K(\omega)$ , см. рис. 3.2. По АЧХ можно определить полосу усиливаемых частот. Её принято считать ограниченной частотами, на которых коэффициент усиления усилителя уменьшается в  $\sqrt{2}$  раз от своего максимального значения. Если бы в усилителе не было искажений, то АЧХ представляла бы прямую линию, параллельную оси абсцисс, т.е. одинаково усиливались бы сигналы с частотой от 0 до  $\infty$ . Причиной частотных искажений является присутствие в схеме усилителя реактивных элементов: конденсаторов, катушек индуктивности,  $p$ - $n$ -переходов полупроводников и т.п.

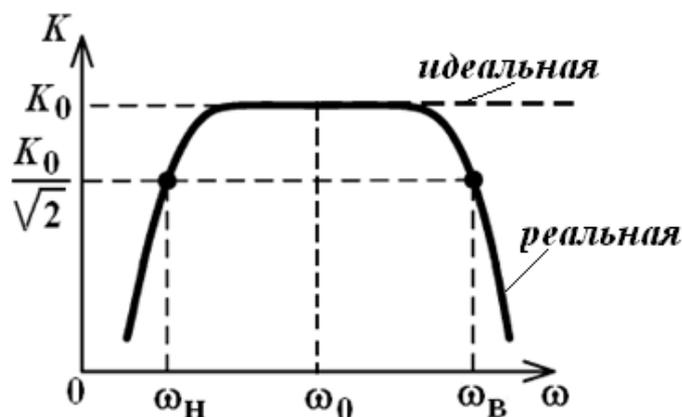


Рис. 3.2. АЧХ усилителя

Избирательные (резонансные) усилители предназначены для усиления электрических сигналов в узкой полосе частот (рис. 3.3, *a*). АЧХ УПТ охватывает область от нулевых частот ( $\omega_H = 0$ ) до некоторой граничной частоты  $\omega_B$  (рис. 3.3 *б*).

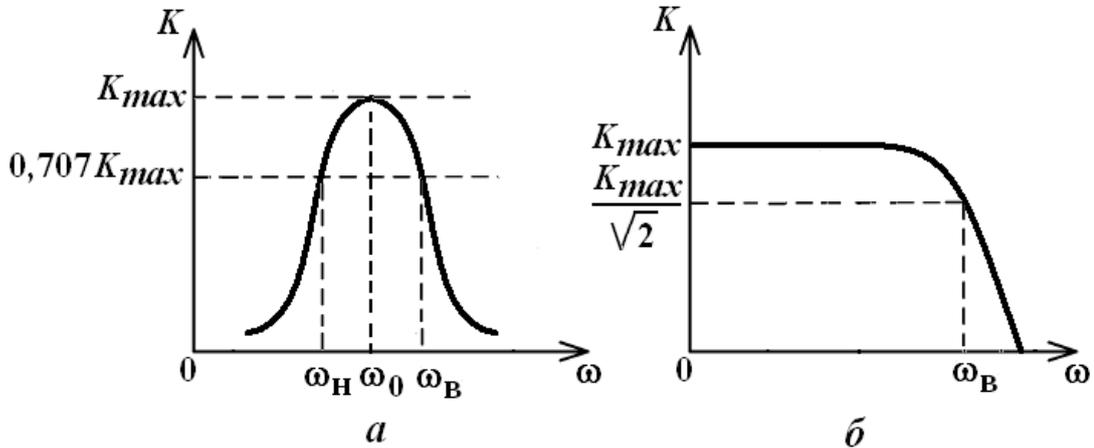


Рис. 3.3. АЧХ: *a* – резонансного усилителя; *б* – УПТ и ОУ ( $\omega_B, \omega_H$  – верхняя и нижняя граничные частоты рабочего диапазона частот;  $\Delta\omega = \omega_B - \omega_H$  – диапазон рабочих частот (полоса пропускания))

**Фазочастотная характеристика (ФЧХ)** описывает зависимость угла сдвига фаз, вносимого усилителем, от частоты гармонического сигнала,  $\varphi(\omega)$ , рис. 3.4. ФЧХ усилителя без фазовых искажений – это прямая линия, проходящая через начало координат (пунктирная линия на рис. 3.4, *a*).

Фазовые искажения возникают из-за непостоянства фазового сдвига для различных гармонических составляющих.

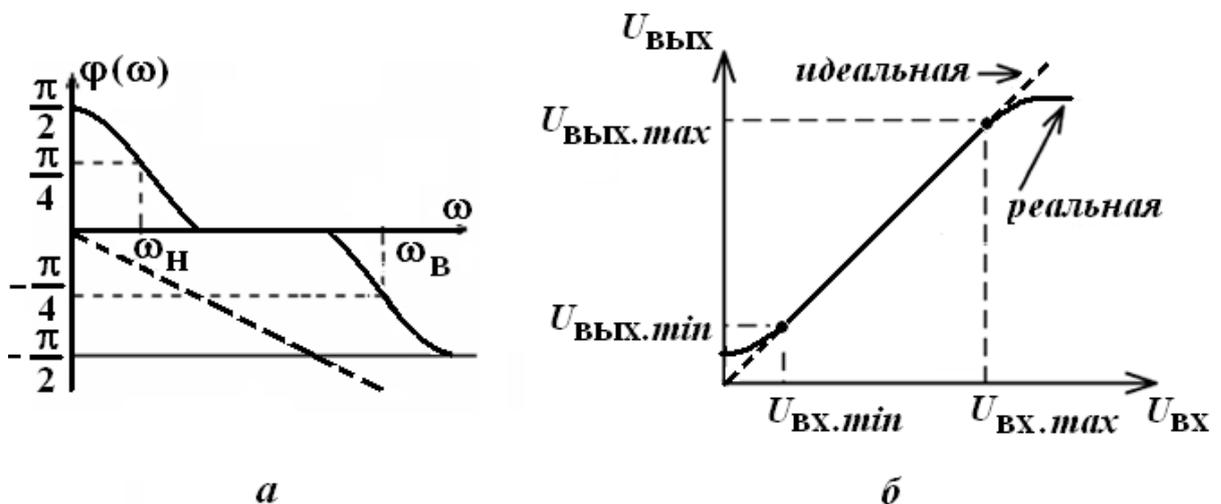


Рис. 3.4. Характеристики усилителя: *a* – ФЧХ; *б* – амплитудная

**Амплитудная (передаточная) характеристика** – это зависимость амплитуды выходного сигнала от амплитуды входного (рис. 3.4, б). В идеальном случае эта характеристика должна быть прямолинейной. При малых и больших значениях входного напряжения характеристика отклоняется от прямолинейной.

**Искажения сигналов в усилителе** – это отклонение формы сигнала на выходе по сравнению с формой сигнала на входе усилителя. Различают линейные и нелинейные искажения. *Линейные искажения* возникают за счёт зависимости частотной характеристики коэффициента усиления от частоты. *Нелинейные искажения* – это изменение формы сигнала, обусловленное нелинейностью характеристик его элементов и, прежде всего, нелинейностью ВАХ усилительных элементов и диодов.

**Диапазон усиливаемых частот, или полоса пропускания усилителя**, – это область частот, в которой коэффициент усиления изменяется не больше, чем это допустимо по техническим условиям.

### 3.2. Принцип построения усилительных каскадов

Усилительный каскад – это схема, содержащая один усилительный элемент. Обычно усилители состоят из нескольких каскадов, осуществляющих последовательное усиление сигнала. Схемы усилительных каскадов характеризуются большим разнообразием, но принцип построения главных цепей усилительных каскадов один и тот же.

На рис. 3.5 показана структурная схема усилительного каскада. **Основные элементы усилительного каскада:** управляемый элемент УЭ (БТ или ПТ), резистор  $R$  и источник питания  $E$ . Эти элементы образуют выходную цепь каскада. Усиливаемым сигналом является  $U_{вх}$ . Выходной сигнал  $U_{вых}$  снимается с выхода УЭ или с резистора  $R$ . *Процесс усиления основывается на преобразовании энергии источника постоянного напряжения  $E$  в энергию переменного напряжения в выходной цепи за счёт изменения сопротивления УЭ по закону, задаваемому входным сигналом.* Усиленный сигнал имеет большую мощность по сравнению с входным сигналом.

За счёт изменения сопротивления УЭ изменяется ток, протекающий от источника питания с напряжением  $E_{п}$  в цепи резистора  $R$  и УЭ. В результате будут меняться падение напряжения на резисторе, а следовательно, и выходное напряжение  $U_{вых}$ .

Так как для питания используется источник постоянного напряжения  $E$ , ток  $i$  в выходной цепи каскада является однонаправленным. При этом

переменный ток (напряжение) выходной цепи (пропорциональные току и напряжению входного сигнала) следует рассматривать как переменные составляющие суммарного тока (напряжения), накладывающиеся на их постоянные составляющие  $I_{\Pi}$  ( $U_{\Pi}$ ).

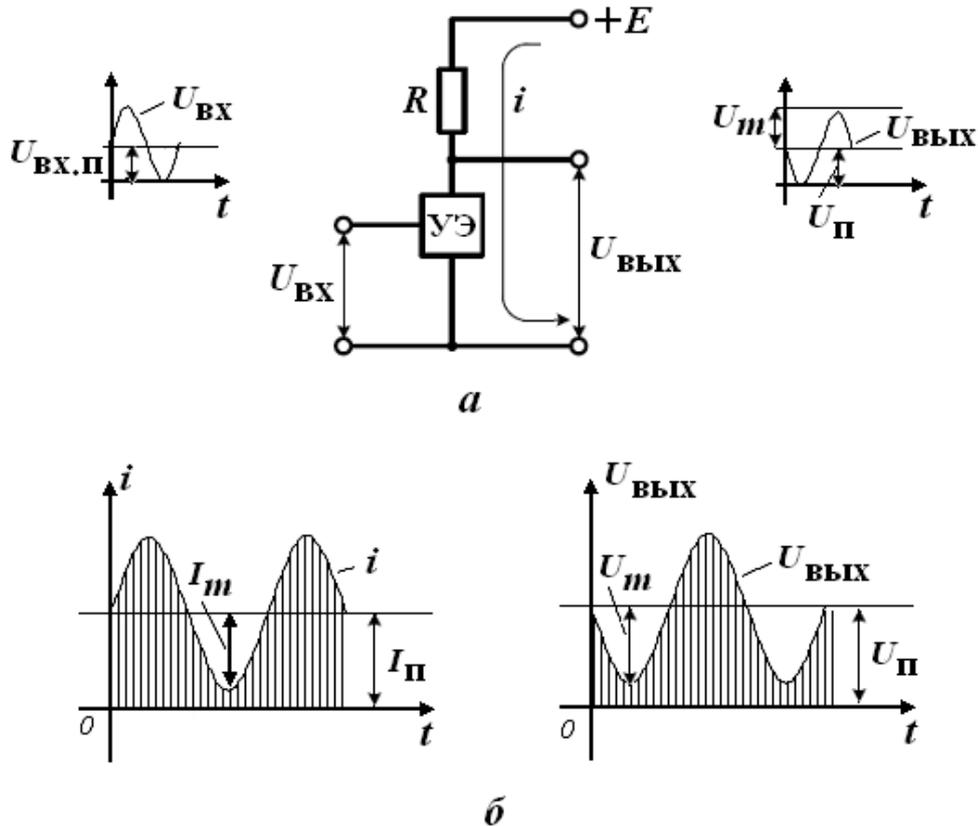


Рис. 3.5. Усилительный каскад:

*a* – принцип построения; *б* – временные диаграммы

Связь между постоянными и переменными составляющими должна быть такой, чтобы амплитудные значения переменных составляющих не превышали постоянных составляющих, т. е.  $I_{\Pi} > I_m$  и  $U_{\Pi} > U_m$ .

Если эти условия не будут выполняться, ток  $i$  в выходной цепи на отдельных интервалах будет равен нулю, что приведет к искажению формы выходного сигнала. При отсутствии входного постоянного напряжения невозможно усилить переменный (двухполярный) сигнал. Таким образом, для обеспечения работы усилительного каскада при переменном входном сигнале в его выходной цепи должны быть созданы постоянные составляющие тока  $I_{\Pi}$  и напряжения  $U_{\Pi}$ . Задачу решают путем подачи во входную цепь каскада помимо усиливаемого сигнала

соответствующего постоянного напряжения  $U_{\text{вх п}}$  (или задания соответствующего постоянного входного тока  $I_{\text{вх п}}$ ).

Постоянные составляющие тока и напряжения определяют **режим покоя** усилительного каскада. Параметры режима покоя по входной цепи ( $I_{\text{вх п}}$ ,  $U_{\text{вх п}}$ ) и по выходной цепи ( $I_{\text{п}}$ ,  $U_{\text{п}}$ ) характеризуют электрическое состояние схемы в отсутствие входного сигнала.

Усилительные свойства каскадов основываются на следующем: при подаче на УЭ напряжения входного сигнала в токе выходной цепи создается переменная составляющая, вследствие чего на УЭ образуется аналогичная составляющая напряжения, превышающая переменную составляющую напряжения на входе. Усилительные свойства проявляются тем сильнее, чем больше сказывается влияние входного сигнала на выходной ток управляемого элемента и чем сильнее проявляется воздействие изменения тока в выходной цепи на изменение напряжения на управляемом элементе (т. е. чем выше сопротивление  $R$ ).

**Обратной связью (ОС)** называют воздействие выходного сигнала усилителя на его вход. В усилителях это воздействие заключается в том, что часть выходного сигнала (или весь сигнал) с помощью четырехполосника, называемого цепью ОС, подается на вход усилителя. Такой усилитель называется усилителем с ОС.

*По способу получения сигнала ОС различают обратную связь по напряжению и ОС по току.* В первом случае сигнал ОС пропорционален выходному напряжению, во втором – выходному току.

*По способу соединения выхода цепи ОС со входом усилительного элемента различают последовательную и параллельную ОС.* При последовательной ОС выход цепи ОС со входом усилителя соединены последовательно, следовательно, напряжение источника входного сигнала  $U_c$  и напряжение с выхода цепи ОС  $U_{oc}$  по отношению ко входу усилителя включены последовательно. При параллельной ОС напряжения  $U_{oc}$  и  $U_c$  включены параллельно.

Рассмотренные классификационные признаки позволяют образовать четыре варианта схем электронных усилителей с ОС: усилитель с последовательной ОС по напряжению; усилитель с последовательной ОС по току; усилитель с параллельной ОС по напряжению; усилитель с параллельной ОС по току.

*По фазовому соотношению напряжений источника сигнала и выхода цепи ОС различают **положительную** ОС (ПОС) и **отрицательную** ОС (ООС).* Если напряжение ОС  $U_{oc}$  совпадает по фазе с напряжением

источника сигнала  $U_c$ , то имеет место ПОС. Если напряжение ОС находится в противофазе с напряжением источника сигнала, то ОС называется отрицательной.

Коэффициент усиления усилителя, охваченного отрицательной ОС:

$$K_{ООС} = \frac{K}{1 + \beta K}, \quad (3.1)$$

где  $K$  – коэффициент усиления усилителя без ОС,  $\beta$  – коэффициент передачи цепи ОС с выхода усилителя на его вход.

Коэффициент усиления усилителя с ПОС примет вид:

$$K_{ПОС} = \frac{K}{1 - \beta K}. \quad (3.2)$$

Полученные формулы (3.1), (3.2) являются основными в теории усилителей с ОС. Они показывают, что введение ОС ( $\beta \neq 0$ ) изменяет коэффициент усиления усилителя, охваченного ОС, как по величине, так и по фазе по сравнению с коэффициентом усиления усилителя без ОС. Причина изменения  $K_{ОС}$  заключается в том, что напряжение ОС, складываясь (для ПОС) или вычитаясь (для ООС) с напряжением  $U_c$  изменяет входное напряжение усилителя  $U_{вх}$ . Из выражений (3.1 и 3.2) следует, что ПОС увеличивает, а ООС уменьшает коэффициент усиления усилителя с ОС.

Для ПОС при  $\beta K = 1$  величина  $K_{ПОС}$  обращается в бесконечность, что физически соответствует возбуждению схемы (**режим автогенерации**). Если для ООС выполняется условие  $\beta K \gg 1$ , то ОС называется **глубокой**. В этом случае  $K_{ООС} \approx \frac{K}{\beta K} = \frac{1}{\beta}$ . В этом случае

характеристики усилителя определяются лишь параметрами ОС и не зависят от характеристик усилительного элемента.

ООС оказывает стабилизирующее действие на параметры и характеристики усилителя (уменьшаются искажения сигнала, расширяется частотный диапазон и т.д.). Полоса пропускания усилителя, охваченного ООС, как в области низких, так и высоких частот расширяется (рис. 3.6).

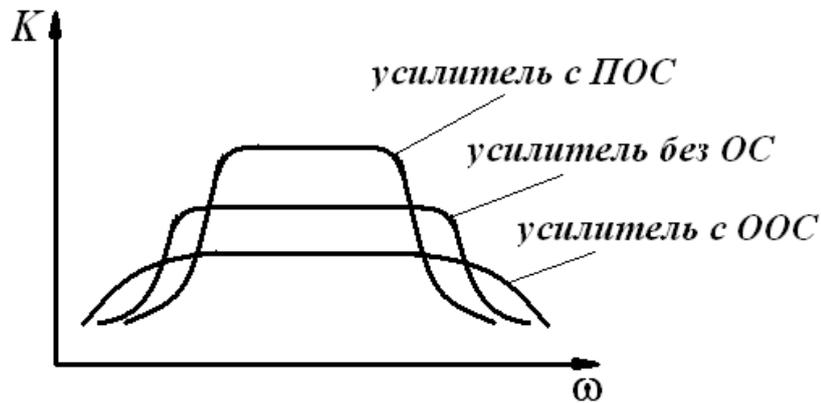


Рис. 3.6. Влияние ОС на форму АЧХ усилителя

ПОС, наоборот, сужает полосу пропускания. Уменьшение коэффициента усиления усилителя при введении ООС обычно компенсируют введением в схему дополнительных усилительных каскадов.

### 3.3. Основные схемы транзисторных усилителей

Для обеспечения работы усилительного каскада при переменном входном сигнале в его выходной цепи создаются постоянные составляющие тока  $I_{\Pi}$  и напряжения  $U_{\Pi}$ . Это делается подачей во входную (базовую) цепь каскада помимо усиливаемого сигнала постоянного напряжения (см. п. 3.2).

*Цепи задания и стабилизации режима покоя являются обязательными элементами любого усилителя.* Так как характеристики и параметры полупроводниковых усилительных элементов имеют большой разброс и сильно зависят от температуры, то необходимо не только задать начальный режим, но и заставить его стабилизироваться.

Рассмотрим основные схемы термостабилизации рабочей точки, а вместе с тем и схемы питания усилительного элемента.

**Схема со стабилизацией фиксированным током базы.** Величина тока покоя базы задается номинальным значением сопротивления  $R_6$

(рис. 3.7, а), так как  $I_{\text{бп}} = \frac{E_{\text{п}} - U_{\text{бэп}}}{R_{\text{б}}} \approx \frac{E_{\text{п}}}{R_{\text{б}}}$ . Таким образом, ток  $I_{\text{бп}}$  почти

не изменяется при изменении  $U_{\text{бэ}}$  с ростом температуры  $T$ , но ток  $I_{\text{кп}}$  относительно последней оказывается незастабилизированным. Это является основным недостатком данной схемы стабилизации.

**Схема стабилизации фиксацией потенциала базы с помощью делителя напряжения.** Сопротивление резисторов делителя  $R_1$  и  $R_2$  выбирают так, чтобы выполнялось соотношение  $I_{\text{дел}} \approx (5 - 10)I_{\text{бп}}$  для маломощных транзисторов и  $I_{\text{дел}} \approx (2 - 5)I_{\text{бп}}$  для мощных (рис. 3.7, б). В этом случае при изменении температуры напряжение на базе транзистора остается почти неизменным. Недостаток данной схемы тот же, что и у схемы с фиксированным током базы.

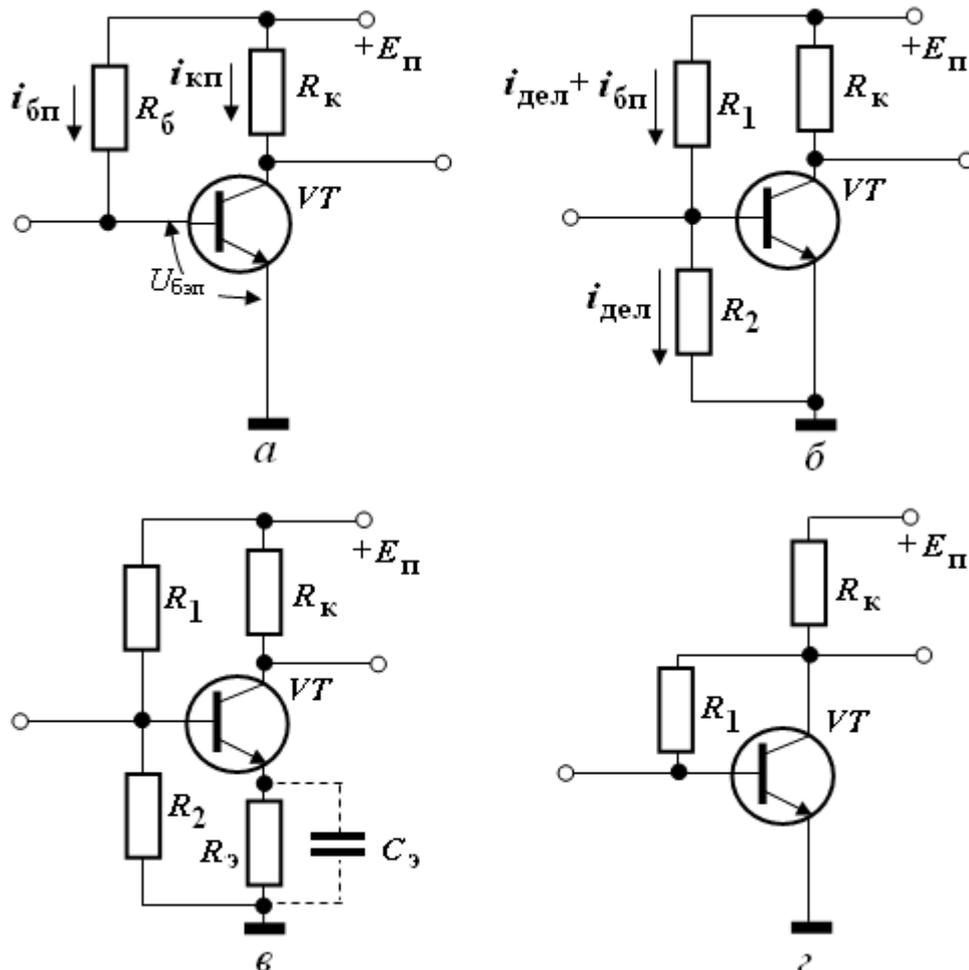


Рис. 3.7. Схемы температурной стабилизации: а – током базы; б – фиксацией потенциала базы; в – эмиттерная; г – коллекторная

**Схема эмиттерной температурной стабилизации** является наиболее распространенной (рис. 3.7, в). Здесь для температурной

стабилизации рабочей точки введена ООС по току, для чего в цепь эмиттера включено сопротивление  $R_3$ . Резистивный делитель  $R_1, R_2$  предназначен для поддержания неизменным потенциала на базе транзистора, причем номинальные значения данных резисторов выбираются аналогично тому, как это делалось для схемы стабилизации фиксированным потенциалом базы.

Рассмотрим принцип эмиттерной термостабилизации. Допустим, что из-за повышения температуры увеличился ток  $I_{кп}$ . Вместе с ним увеличивается и ток эмиттера  $I_{эп}$ , так как эти токи связаны между собой равенством  $I_{эп} = I_{кп} + I_{бп}$ . Повышение тока эмиттера приводит к увеличению падения напряжения на сопротивлении  $R_3$ . При неизменном потенциале базы это ведет к уменьшению разности потенциалов на переходе база – эмиттер, т.е. напряжения  $U_{бэп}$ . Понижение напряжения  $U_{бэп}$  приводит к уменьшению тока базы и далее к уменьшению тока коллектора. В итоге происходит компенсация начального увеличения тока  $I_{кп}$ . Однако введение сопротивления  $R_3$  ведет не только к стабилизации положения рабочей точки, но и к уменьшению коэффициента усиления  $K$  из-за влияния ООС по переменной составляющей коллекторного тока. Чтобы избежать этого, сопротивление  $R_3$  блокируется по переменной составляющей конденсатором большой емкости (конденсатор на схеме показан пунктиром).

**Схема коллекторной температурной стабилизации:** введение ООС по напряжению с помощью резистора  $R_1$  улучшает термостабильность усилительного каскада (рис. 3.7, з). Положим, что в некоторый момент времени произошло увеличение температуры усилительного элемента и, следовательно, возрастание тока покоя коллектора  $I_{кп}$ . Это приведет к увеличению падения напряжения на резисторе  $R_k$ , поскольку оно равно  $U_{R_k} = R_k I_{кп}$ , и, следовательно, к уменьшению потенциала  $U_k$  на коллекторе транзистора относительно земли. Это понижение напряжения через резистор  $R_1$  передается на базу транзистора и приводит к уменьшению напряжения  $U_{бэп}$ . В свою очередь, понижение напряжения  $U_{бэп}$  вызовет уменьшение тока  $I_{бп}$  и, следовательно, уменьшение тока  $I_{кп}$ .

**Режимы работы усилительных каскадов.** Режимы работы активных элементов часто называют **классами усиления**.

Начальный режим работы определяется видом входного сигнала – разнополярный, однополярный; необходимой амплитудой выходного сигнала, экономичностью (КПД); допустимыми искажениями. В зависимости от положения рабочей точки  $\Pi$  в режиме покоя на семействе выходных характеристик транзисторов и уровня входных сигналов ( $u_{\text{ВХ}}$ ,  $i_{\text{ВХ}}$ ) различают несколько основных режимов работы усилительного каскада:  $A$ ,  $B$ ,  $AB$ ,  $C$  и  $D$ .

В режиме  $A$  начальная рабочая точка  $\Pi$  находится примерно в середине линейной части проходной характеристики (рис. 3.8,  $a$ ). Выходной ток  $I_{\text{ВЫХ}}$  протекает непрерывно в течение всего периода сигнала и воспроизводит форму входного переменного напряжения. Транзистор работает в активном режиме. Положение рабочей точки  $\Pi$  не выходит за пределы прямолинейного участка динамической характеристики. Из-за большого тока покоя КПД в этом режиме менее 50 % – это основной недостаток рассматриваемого режима. Режим  $A$  используют в каскадах предварительного усиления.

В режиме  $B$  рабочая точка выбирается вблизи точки отсечки в самом начале динамической вольт-амперной характеристики (рис. 3.8,  $b$ ). Ток в выходной цепи протекает лишь в течение половины периода (в течение другой половины периода активный элемент находится в состоянии отсечки). Чтобы получить усиление полного сигнала применяются двухтактные схемы, в которых положительные составляющие сигнала усиливаются одним активным элементом, а отрицательные – другим. КПД каскада, работающего в режиме  $B$ , значительно выше, чем для режима  $A$ . В режиме  $B$  КПД достигает 80 %.

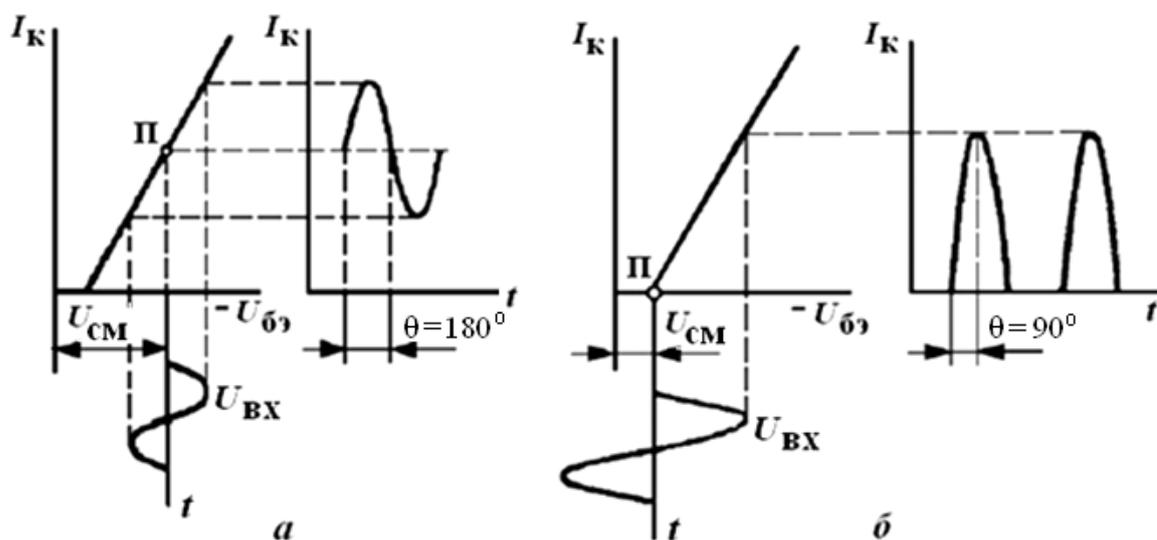


Рис. 3.8. Классы усиления:  $a$  – режим  $A$ ;  $b$  – режим  $B$

В режиме *C* ток коллектора проходит в течение времени, меньшем полупериода напряжения входного сигнала, причем искажение сигнала большее, чем в режиме *B*. КПД каскада выше, чем в режиме *B*.

**Режим *D*** – ключевой режим. Рабочая точка может находиться только в двух возможных положениях: либо в зоне отсечки (транзистор заперт), либо в зоне насыщения (транзистор открыт).

### 3.3.1. Резистивный усилитель низкой частоты (усилительный каскад с общим эмиттером)

**Резистивным** называется усилитель, нагрузкой которого является активное сопротивление. *Резистивный усилитель является базовым для построения схем усилителей переменного и постоянного токов.*

Рассмотрим усилительный каскад ОЭ с резистивно-емкостной связью, выполненный на базе *n-p-n*-транзистора (рис. 3.9). Усилитель работает в режиме *A*. К входной цепи усилительного каскада относятся все элементы, подсоединяемые между базой и эмиттером транзистора, а также источник входного сигнала  $U_{вх}$ . Выходная цепь каскада содержит источник питания  $E_k$ , управляемый элемент-транзистор  $VT$  и резистор  $R_k$ . Эти элементы образуют главную цепь усилительного каскада, в которой за счет протекающего коллекторного тока  $i_k$ , управляемого током базы  $i_b$ , создается усиленное переменное напряжение на выходе схемы  $U_{вых}$ . Остальные элементы играют вспомогательную роль. Конденсаторы  $C_{p1}$  и  $C_{p2}$  являются разделительными элементами. Они препятствуют попаданию постоянного напряжения на вход и выход усилителя и обеспечивают независимый выбор исходного положения рабочей точки по постоянному току, т.е. устраняют влияние сопротивления нагрузки ( $R_H$ ) и сопротивления источника сигнала на положение рабочей точки.

Резистор  $R_3$  обеспечивает температурную стабилизацию исходного положения рабочей точки транзистора. Конденсатор  $C_3$  называется блокировочным. Он шунтирует резистор  $R_3$  по переменному току, т.е. через него проходит переменная составляющая тока транзистора. Это положение имеет место при выборе величины емкости из условия  $\frac{1}{\omega_H C_3} \ll R_3$ . В этом случае резистор  $R_3$  не создает ООС для усиливаемого переменного сигнала. Отсутствие конденсатора  $C_3$  привело бы к уменьшению коэффициентов усиления схемы.

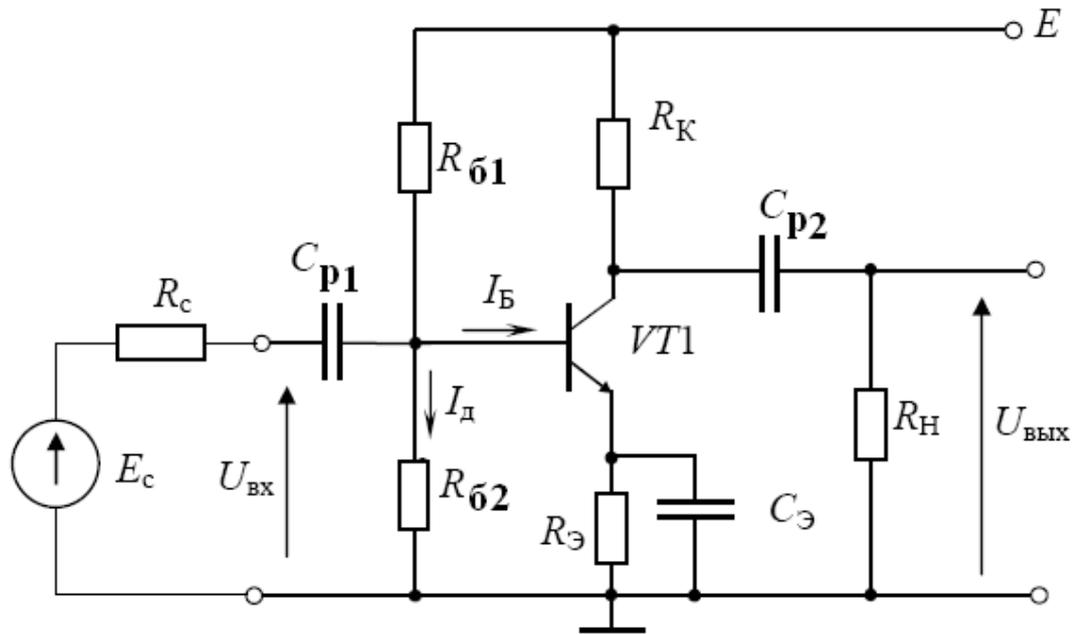


Рис. 3.9. Усилительный каскад с эмиттерной температурной стабилизацией

Резистор  $R_k$  является нагрузкой усилительного элемента и обеспечивает заданный угол наклона линии нагрузки по постоянному току на выходной характеристике усилительного элемента.

Таким образом, резисторы в схеме усилительного каскада обеспечивают исходное положение рабочей точки и ее стабилизацию; а конденсаторы – развязку каскада по постоянному току и наилучшие условия работы каскада для переменного усиливаемого сигнала.

Название схемы «с общим эмиттером» означает, что вывод эмиттера транзистора по переменному току является общим для входной и выходной цепей каскада.

Принцип действия каскада ОЭ заключается в следующем. При наличии постоянных составляющих токов и напряжений в схеме подача на вход переменного напряжения приводит к появлению переменной составляющей тока базы транзистора, следовательно, переменной составляющей тока в выходной цепи каскада (в коллекторном токе транзистора).

За счет падения напряжения на резисторе  $R_k$  создается переменная составляющая напряжения на коллекторе, которая через конденсатор  $C_{p2}$  передается на выход каскада – в цепь нагрузки. Для коллекторной цепи усилительного каскада в соответствии со вторым законом Кирхгофа можно записать следующее уравнение:

$$E_K = U_{KЭ} + I_K \cdot R_K \text{ или } U_K = E_K - I_K \cdot R_K. \quad (3.3)$$

Расчет такой нелинейной цепи, т.е. определение  $I_K$ ,  $U_{R_K}$  и  $U_{KЭ}$  для различных значений токов базы  $I_б$  и сопротивлений резистора  $R_K$ , можно провести графически. Для этого на семействе коллекторных характеристик (рис. 3.10) строят **линию нагрузки** по постоянному току (ВАХ  $R_K$ ). Ее проводят по двум точкам:  $U_{KЭ} = E_K$  при  $I_K = 0$  на оси абсцисс и  $I_K = \frac{E}{R_K}$  при  $U_{KЭ} = 0$  на оси ординат. Точки пересечения линии нагрузки с коллекторными характеристиками дают графическое решение уравнения (3.3) для данного сопротивления  $R_K$  и различных значений тока базы  $I_б$ . По этим точкам можно определить коллекторный ток  $I_K$ , одинаковый для транзистора и резистора  $R_K$ , а также напряжения  $U_{R_K}$  и  $U_K$ . Линия нагрузки по постоянному току проходит под углом  $\alpha$ .

Нагрузочная линия переменного тока отличается от нагрузочной линии постоянного тока. Она пересекается с нагрузочной линией постоянного тока в начальной рабочей точке, так как в момент прохождения переменного сигнала через ноль рабочая точка находится в начальном положении. Наклон нагрузочной линии переменного тока определяется углом  $\gamma$ . На рис. 3.10 она проходит через начальную рабочую точку П круче соответствующей нагрузочной прямой постоянного тока.

Для анализа работы каскада используют входную и переходную (проходную) характеристики.

**Входная динамическая характеристика** – зависимость  $I_{ВХ} = f(U_{ВХ})$  в динамическом режиме. Для схемы усилителя с транзистором, включенным по схеме с ОЭ, – это зависимость  $I_б = f(U_б)$ . На рис. 3.10 входная характеристика повернута на  $90^\circ$ .

**Переходная динамическая характеристика** – зависимость  $U_{ВЫХ} = f(U_{ВХ})$  или  $I_{ВЫХ} = f(I_{ВХ})$  в динамическом режиме. Для усилителя с транзистором, включенным по схеме с ОЭ, – это зависимость  $I_K = f(I_б)$  или  $U_K = f(U_б)$  (рис. 3.10), ее строят по точкам пересечения линии нагрузки с коллекторными характеристиками.

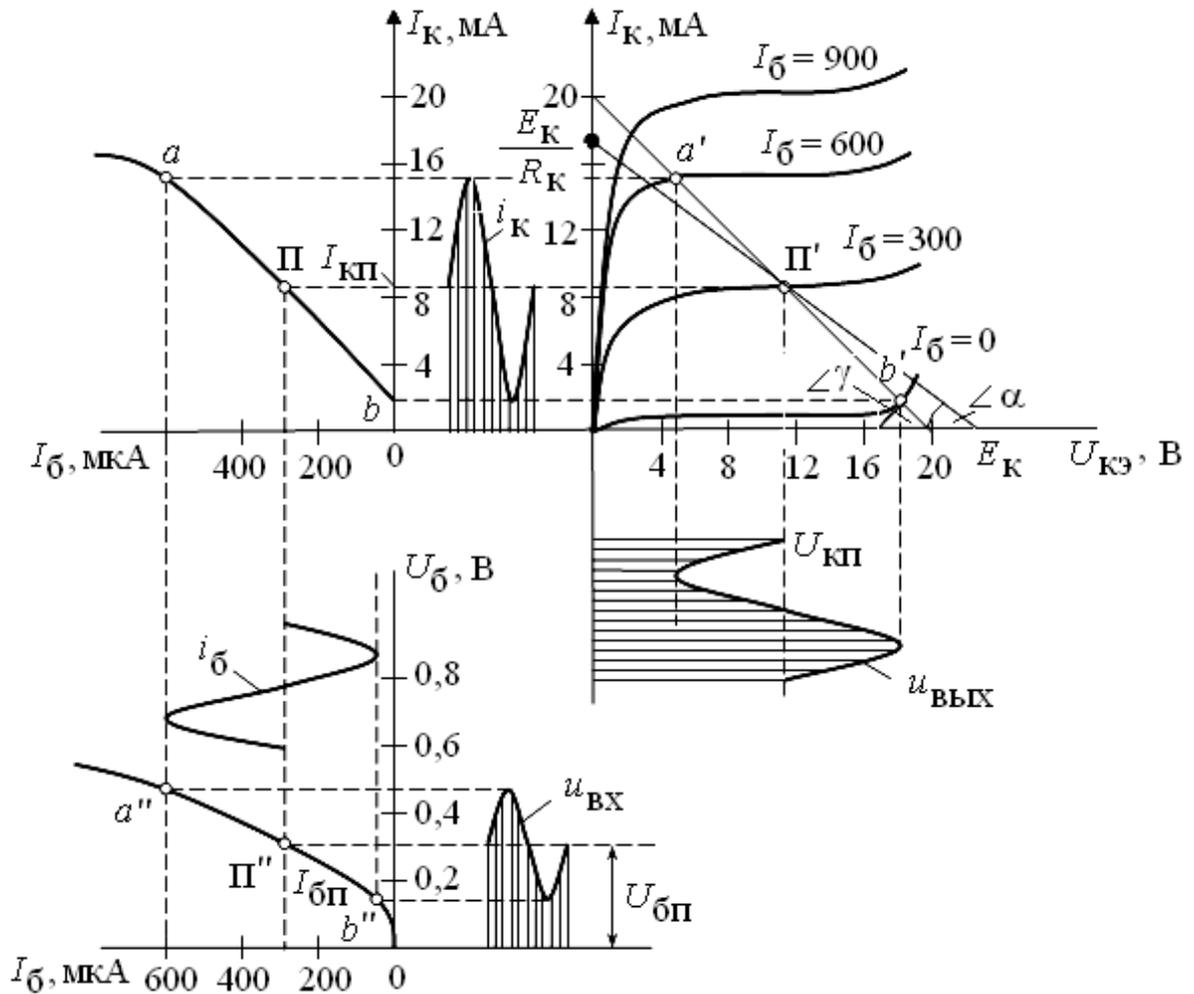


Рис. 3.10. Графический анализ работы усилительного каскада

Переходная характеристика имеет практически линейный участок  $ab$  при изменении тока базы от нуля до некоторого значения, зависящего от транзистора и сопротивления  $R_{\text{э}}$ . Проецируя этот участок на линию нагрузки и входную характеристику, отметим на них соответствующие участки  $a'b'$  и  $a''b''$ . Сопротивление резистора  $R_{\text{к}}$  выбирают, исходя из требуемого усиления входных сигналов. Линия нагрузки должна лежать внутри области допустимых значений  $U_{\text{к max}}, I_{\text{к max}}, P_{\text{к max}}$ .

Резисторы  $R_{\text{б1}}$  и  $R_{\text{б2}}$  обеспечивают требуемую работу транзистора в **режиме покоя**, т.е. в отсутствие входного сигнала. С их помощью можно получить оптимальные значения тока базы  $I_{\text{бП}}$  и напряжения  $U_{\text{бП}}$ , соответствующие середине линейного участка входной характеристики. В режиме покоя рабочая точка  $\Pi$  транзистора выбирается в середине линейного участка переходной характеристики.

Благодаря тому, что коллекторный ток во много раз превышает ток базы, а сопротивление  $R_{\text{э}}$  больше  $R_{\text{аэ}}$ , выходное напряжение

усилительного каскада с ОЭ получается во много раз больше входного напряжения.

Если на вход усилителя подается сигнал, например синусоидальной формы  $u_c = U_{cm} \sin \omega t$  (рис. 3.10), то он алгебраически суммируется с постоянным напряжением смещения на эмиттерном переходе и рабочая точка П перемещается между точками  $a$  и  $b$ .

В положительные полупериоды напряжение сигнала складывается с положительным напряжением смещения, напряжение смещения базы увеличивается, в результате чего возрастают ток базы и коллекторный ток, и рабочая точка плавно перемещается из положения П (П' и П'') в положение  $a$  ( $a'$  и  $a''$ ). В отрицательные полупериоды напряжение сигнала, складываясь с положительным напряжением смещения, снижает напряжение смещения базы, поэтому токи базы и коллектора уменьшаются, а рабочая точка плавно перемещается в положение  $b$ ,  $b'$  и  $b''$ . Токи  $i_b$  и  $i_k$  изменяются в фазе с изменениями мгновенного значения суммарного напряжения. В цепи источник ЭДС смещения – коллекторный переход проходит пульсирующий ток, состоящий из постоянной  $I_{кп}$  и переменной  $i_k$  составляющих тока. Переменная составляющая тока создаст на резисторе  $R_k$  падение напряжения, амплитуда которого равна амплитуде выходного сигнала  $U_{вых}$ . При этом напряжение на резисторе изменяется синфазно, а выходное напряжение находится в противофазе с напряжением сигнала (рис. 3.10). Таким образом, **усилительный каскад ОЭ осуществляет поворот по фазе на  $180^\circ$  выходного напряжения относительно входного**. При большом сопротивлении  $R_k$  амплитуда выходного сигнала значительно больше амплитуды напряжения входного сигнала.

Описанный режим работы усилителя соответствует классу А. В схеме происходит усиление как напряжения, так и тока сигнала, а следовательно, мощности.

### 3.3.2. Эмиттерный повторитель (усилительный каскад с ОК)

Эмиттерным повторителем (ЭП) называют резистивный усилитель со стопроцентной последовательной ООС по напряжению. Основной особенностью ЭП (как усилителя с глубокой ООС) является то, что он не дает усиления по напряжению, в то время как коэффициент усиления по току значительный. ЭП позволяет получить высокое входное и низкое выходное сопротивления, обладает малыми нелинейными и частотными

искажениями. Действительно, при  $\beta_{ООС} = \frac{U_{ОС}}{U_c} = 1$  и  $K = \frac{U_{ВЫХ}}{U_{ВХ}} > 1$  коэффициент усиления усилителя с ООС не превышает единицы:

$$K_{ООС} = \frac{U_{ВЫХ}}{U_c} = \frac{K}{K + \beta K} < 1.$$

Все разновидности схем эмиттерных повторителей выполняют свои функции только в области средних частот, когда коэффициент усиления по напряжению имеет вещественное значение, т.е. ОС является отрицательной.

Схема простейшего ЭП изображена на рис. 3.11. Если учесть, что внутреннее сопротивление источника питания  $E_k$  по переменному току равно нулю, то входное переменное напряжение усилителя приложено к переходу «база – коллектор» транзистора, а выходное – снимается с электродов «эмиттер – коллектор», т.е. реализована схема включения транзистора с ОК.

Питание транзистора по постоянному току может осуществляться фиксированным током базы или фиксированным напряжением базы.

Резисторы  $R_{б1}$ ,  $R_{б2}$  предназначены для задания режима покоя каскада. Для повышения входного сопротивления резистор  $R_{б2}$  в схему часто не вводят. Резистор  $R_э$  (сопротивление нагрузки для постоянного тока) обеспечивает эмиттерную стабилизацию рабочей точки по постоянному току и является элементом цепи последовательной ОС по напряжению. Для переменного тока резисторы  $R_э$  и  $R_H$  включены параллельно и вместе составляют нагрузку усилителя по переменному току.  $C_{р1}$  и  $C_{р2}$  – разделительные конденсаторы. Функция конденсатора  $C_{р2}$  сводится к передаче в нагрузку переменной составляющей выходного сигнала.

Рассмотрим работу схемы ЭП. При отсутствии входного переменного сигнала в цепи базы, коллектора и эмиттера протекают соответственно токи  $I_{бп}$ ,  $I_{кп}$ ,  $I_{эп}$ , обусловленные исходным положением рабочей точки транзистора.

Эти токи вызывают падение напряжения на резисторах схемы, так что обеспечивают исходную рабочую точку транзистора.

При наличии переменного входного сигнала появляется переменная составляющая тока базы. Переменная составляющая тока эмиттера создает на резисторе  $R_э$  падение переменной составляющей напряжения. Это напряжение через конденсатор  $C_{р2}$  подается на выход усилителя ( $U_{ВЫХ}$ ) и,

кроме того, полностью приложено ко входу усилительного каскада последовательно с входным напряжением.

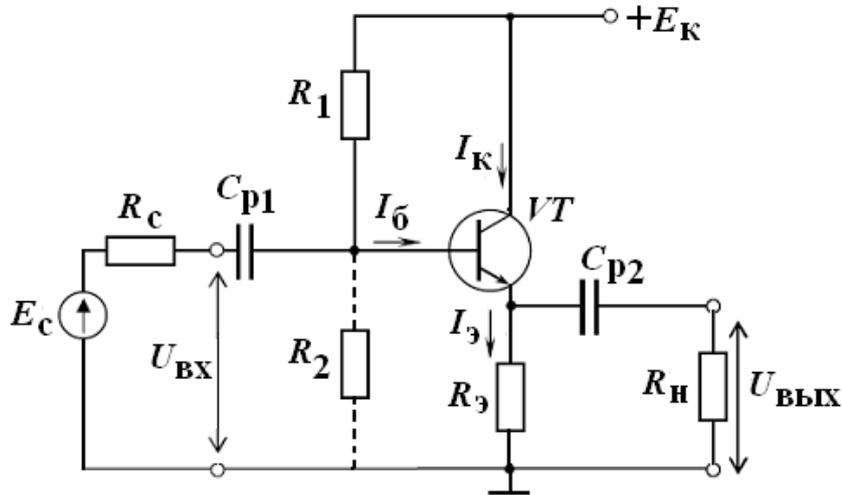


Рис. 3.11. Схема эмиттерного повторителя

*Напряжение на выходе усилителя совпадает по фазе с напряжением на входе.* Схема эмиттерного повторителя не дает усиления по напряжению.

Схема с общим коллектором обладает низким выходным и высоким входным сопротивлениями. Поэтому она часто применяется как согласующий каскад.

### 3.3.3. Усилители мощности

Усилителем мощности называют усилитель, предназначенный для обеспечения заданной мощности нагрузки  $P_H$  при заданном сопротивлении нагрузки  $R_H$ . Основным назначением выходного каскада является отдача в нагрузку максимально возможной мощности при наименьшем потреблении энергии от источника питания и допустимых условиях нелинейных и частотных искажений.

Усилители мощности бывают **однотактные** и **двухтактные**, причем первые работают в режиме *A*, а вторые – в режиме *B* или *AB*. По способу подключения нагрузки усилительные каскады могут быть трансформаторными и бестрансформаторными. В случае применения трансформаторной связи можно достигнуть максимальной передачи мощности и значительно повысить КПД.

**Однотактные усилители мощности.** Отличие трансформаторного усилителя (рис. 3.12) от резистивного усилителя с ОЭ (рис. 3.9) заключается в том, что в коллекторную цепь транзистора вместо резистора включена первичная обмотка трансформатора.

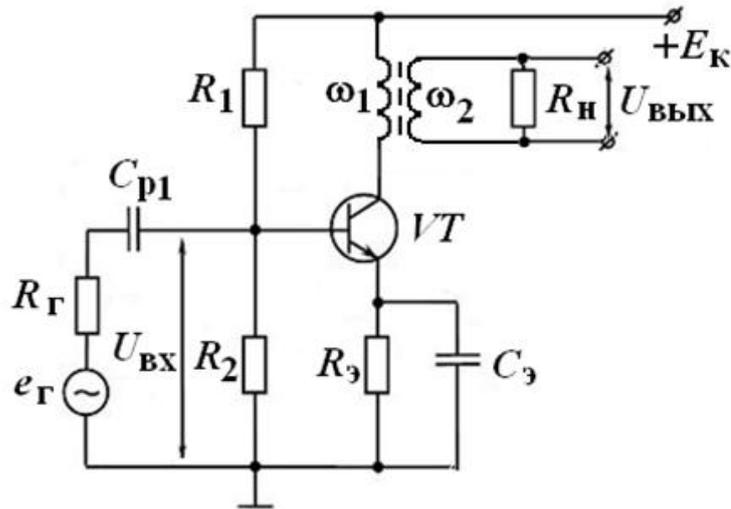


Рис. 3.12. Схема однотактного усилителя мощности с трансформаторной связью

Рассмотрим схему однотактного усилителя мощности, работающего в классе *A*. Для получения максимально возможной мощности амплитуду входного сигнала увеличивают до уровня, при котором используется весь рабочий участок динамической характеристики.

В схеме резисторы  $R_1$ ,  $R_2$  и  $R_3$  обеспечивают выбранный режим работы по постоянному току. Сопротивление  $R_3$  выбирается малым, чтобы не было потерь за счет большого тока  $I_K$ . Резистор  $R_3$  – это элемент ООС. Температурная стабилизация рабочей точки осуществляется с помощью  $R_3$  и  $C_э$ . Конденсатор  $C_{p1}$  разделяет в режиме работы по постоянному току источник сигнала и усилитель мощности.

Входной гармонический сигнал создает в выходной цепи трансформатора ток, изменяющийся по гармоническому закону, при этом и положительная, и отрицательная полуволны усиливаются одним активным элементом за один такт, поэтому эта схема называется однотактной.

Для получения от транзистора наибольшей выходной мощности линию нагрузки следует проводить как касательную к гиперболе  $P_{к доп}$  в

пределах области, ограниченной допустимыми значениями  $I_{к\max}$  и  $U_{к\max}$  (рис. 2.9, б).

Мощность переменного тока  $P_{к}$ , поступающая от каскада в первичную обмотку трансформатора, и мощность, отдаваемая в нагрузку  $P_{н}$ , связаны соотношением  $P_{\hat{e}} = \frac{P_1}{\eta_{\text{тр}}}$ , где  $\eta_{\text{тр}}$  – КПД трансформатора.

Коэффициент усиления каскада по мощности равен  $K_p = P_{\text{ВЫХ}}/P_{\text{ВХ}} = P_{к}/P_{\text{ВХ}}$ .

**Двухтактные усилители мощности** применяют для получения большой мощности с высоким КПД (режим усиления  $B$ ), см. рис. 3.13. Схема двухтактного трансформаторного усилителя мощности содержит два усилительных элемента (биполярные транзисторы  $VT1$  и  $VT2$ ), в коллекторную цепь которых включен выходной трансформатор  $Tr2$ , имеющий вывод от средней точки в первичной обмотке. Он суммирует переменные выходные токи и напряжения транзисторов. Ко вторичной обмотке  $Tr2$  подключена нагрузка с сопротивлением  $R_1$ .

Оба транзистора включены по схеме с ОЭ, на их входы должны подаваться два сигнала, находящиеся в противофазе. Это условие обеспечивается трансформатором  $Tr1$ , имеющим вывод от средней точки во вторичной обмотке. Режим входной цепи транзисторов по постоянному току обеспечивается делителем напряжения, состоящим из резисторов  $R_1$  и  $R_2$ .

Двухтактный каскад может работать в режиме  $B$  или  $AB$ . Режим  $AB$  осуществляется подачей с помощью резисторов  $R_1$  и  $R_2$  напряжения смещения на базы обоих транзисторов от источника питания  $E$ . В режиме  $B$  начальное смещение не создается и резистор  $R_1$  отсутствует.

Назначение элементов двухтактного усилителя аналогично назначению соответствующих элементов однотактного усилителя с учетом того, что они обслуживают два транзистора.

Рассмотрим работу каскада в режиме  $B$ . При  $U_{\text{ВХ}} = 0$  оба транзистора находятся в состоянии отсечки:  $i_{к1} = i_{к2} = 0$ . Следовательно, при отсутствии сигнала токи в транзисторах отсутствуют, и к коллекторам транзисторов прикладывается напряжение  $E_{п}$ .

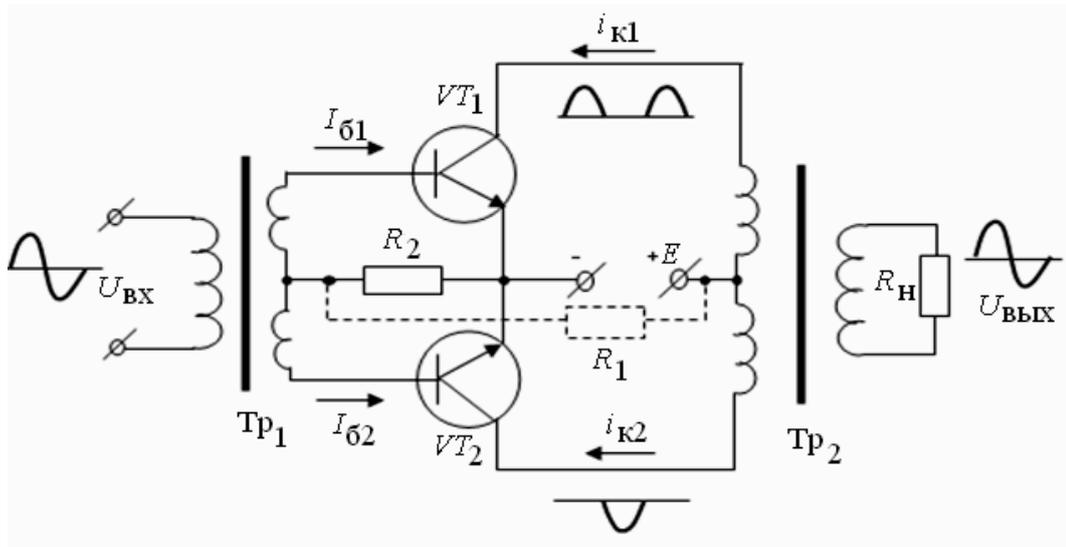


Рис. 3.13. Схема двухтактного усилителя мощности с трансформаторной связью

При поступлении на вход усилителя сигнала  $U_{BX}$  каждая полуволна открывает поочередно один из транзисторов, и через первичную обмотку трансформатора  $Tr_2$  протекает ток полуволны. Процесс усиления входного сигнала происходит в два такта. Транзисторы  $VT_1$  и  $VT_2$  работают поочередно. В течение полупериода сигнала при положительной полярности на входном трансформаторе будет открыт транзистор  $VT_1$  ( $i_{K1}$  повторяет по форме входное напряжение), в течение другого полупериода транзистор  $VT_1$  закроется и перейдет в состояние отсечки, а транзистор  $VT_2$  откроется и перейдет в активный режим ( $i_{K2}$  повторяет форму входного напряжения). Токи  $i_{K1}$ ,  $i_{K2}$  в первичной обмотке трансформатора  $Tr_2$  протекают встречно друг другу и потому на вторичной обмотке создают напряжение противоположного знака. В результате на выходе схемы возникает практически не искаженный входной сигнал, в то время как активные элементы работают в режиме  $B$ .

### 3.4. Усилители постоянного тока

Усилителем постоянного тока (УПТ) называется усилитель, сохраняющий постоянство коэффициента усиления при уменьшении частоты входного сигнала вплоть до нуля. На рис. 3.3, б показана АЧХ УПТ.

Поскольку такие устройства пропускают наряду с переменной еще и постоянную составляющую сигнала, то отдельные каскады должны быть

связаны между собой либо непосредственно (гальваническая связь), либо через резисторы, но не через разделительные конденсаторы или трансформаторы, которые не пропускают постоянную составляющую.

В УПТ возникают сложности с отделением полезного сигнала от постоянных составляющих напряжений и токов, необходимых для нормальной работы каскада. Кроме того, отсутствие конденсатора или трансформатора приводит к тому, что через усилитель одновременно могут проходить полезный сигнал и сигнал помехи. На входе УПТ оба сигнала (полезный и помехи) складываются, и различить их невозможно. Это создает ложное представление об истинном значении усиленного полезного сигнала.

Отделение постоянных составляющих напряжения, как правило, производится компенсационным методом. Для уменьшения дрейфа нуля стабилизируют источники питания, вводят отрицательную обратную связь, а также применяют специальные балансные схемы.

Основную проблему усилителей постоянного тока представляет **дрейф нуля** – отклонение напряжения на выходе усилителя от начального (нулевого) значения при отсутствии входного сигнала. Причиной этого явления являются температурная и временная нестабильность параметров активных элементов схемы усилителя, резисторов, а также источников питания.

**Основными характеристиками УПТ** являются дрейф нулевого уровня выходного напряжения, коэффициенты усиления  $K_u$  и  $K_i$ , диапазон изменений входного и выходного напряжения  $U_{вх}$  и  $U_{вых}$  и полоса пропускания  $\Delta f$ .

Одним из возможных путей уменьшения дрейфа нуля является использование дифференциальных усилителей.

### 3.4.1. Дифференциальный усилитель

**Дифференциальным каскадом** называется устройство, усиливающее разность двух напряжений. Наиболее эффективным методом уменьшения дрейфа нуля является применение балансных параллельных каскадов УПТ, получивших название дифференциальных усилителей (ДУ). Дифференциальный каскад имеет два входа и два выхода. Питание ДУ осуществляется от двух источников, напряжения которых равны (по модулю) друг другу.

Основой построения балансного каскада является четырехплечий мост (рис. 3.14, а). Если сопротивления  $R_{к1}$  и  $R_{к2}$  равны друг другу,

а транзисторы  $VT1$  и  $VT2$  имеют идентичные параметры, то схема будет симметрична.

Таким образом, ДУ представляет собой сбалансированную мостовую схему, состоящую из двух транзисторных усилителей с двумя входами и двумя выходами. Два плеча моста образованы коллекторными резисторами  $R_{\hat{e}1}$  и  $R_{\hat{e}2}$ , а два других плеча образованы внутренними сопротивлениями транзисторов  $VT1$  и  $VT2$  (рис. 3.14, б).

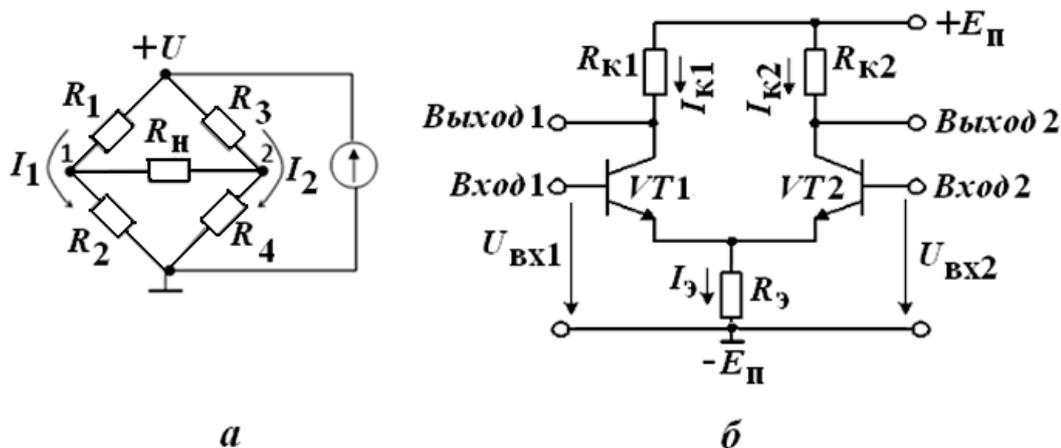


Рис. 3.14. Дифференциальный усилительный каскад:  
а – четырехплечий мост; б – принципиальная схема

К вертикальной диагонали подключается напряжение питания, а нагрузка включается в другую диагональ между коллекторами транзисторов. Каждое общее плечо ДУ является каскадом ОЭ. Таким образом, ДУ состоит из двух каскадов ОЭ. В цепь эмиттеров транзисторов включен резистор  $R_{\hat{э}}$ , которым задается их общий ток.

Если источник сигнала подключен между базами транзисторов, а его средняя точка заземлена, то дифференциальный каскад имеет **симметричный вход**. Если источник сигнала подключен между базой одного из транзисторов и общим проводом, то дифференциальный каскад имеет **несимметричный вход**. Если выходное напряжение снимается между коллекторами, то дифференциальный каскад имеет **симметричный выход**. Если напряжение снимается с одного из коллекторов, то **выход называется несимметричным**. Для симметричного выхода коэффициент усиления будет в два раза больше, чем для несимметричного выхода. Коэффициент усиления по напряжению дифференциального усилителя всегда больше, чем в каскаде на одиночном транзисторе.

Если сигнал подается на вход и снимается с выхода несимметрично, каскад может быть инвертирующим и неинвертирующим.

При идеальной симметрии обоих плеч в отсутствии входных сигналов ( $U_{вх1} = 0, U_{вх2} = 0$ ) коллекторные токи и потенциалы коллекторов транзисторов будут одинаковы, а выходное напряжение  $U_{вых} = 0$ . Таким образом, всякое изменение характеристик транзистора независимо от причин, приводящим к этим изменениям, вызывает одинаковое изменение токов в обоих плечах. Поэтому разбаланса схемы не произойдет и *дрейф выходного напряжения* будет практически равен нулю.

Условие баланса моста, при котором его выходное напряжение равно нулю, определяется как

$$R_{VT1} R_{к2} = R_{VT2} R_{к1}. \quad (3.4)$$

Нарушение этого условия приводит к разбалансировке моста и появлению выходного напряжения. Это может произойти, например, при изменении выходных сопротивлений транзисторов  $R_{VT1}$  и  $R_{VT2}$ , которые, в свою очередь, зависят от входных напряжений  $U_{вх1}$  и  $U_{вх2}$ .

Подача на оба входа ДУ сигналов с одинаковой фазой и амплитудами (**синфазные сигналы**)  $U_{вх1} = U_{вх2}$ , вследствие симметрии плеч, не вызовет изменения коллекторных токов, и они останутся неизменными и равными:

$$I_{к1} = I_{к2} = 0,5\alpha I_{э},$$

где  $\alpha$  – коэффициент передачи тока эмиттера.

Следовательно, потенциалы коллекторов остаются равными, а  $U_{вых} = U_{к1} - U_{к2} = 0$ . Это значит, что идеальный **дифференциальный каскад не реагирует на синфазные сигналы**. Синфазные сигналы обычно обусловлены помехами, наводками и являются вредными для работы усилителя. Для подавления синфазных сигналов в ДУ вводят резистор  $R_э$ , который является элементом последовательной ООС по току.

Рассмотрим работу ДУ для *основного рабочего входного сигнала – дифференциального*. **Дифференциальными** (противофазными) называют сигналы, имеющие равные амплитуды, но противоположные фазы. Будем считать, что входное напряжение подано между входами ДУ (симметричный вход), т.е. на каждый вход поступает половина амплитудного значения входного сигнала, причем в противоположных

фазах. За счет действия дифференциального сигнала ток одного плеча увеличивается за счет уменьшения тока другого плеча  $\Delta I_{\varepsilon 1} = -\Delta I_{\varepsilon 2}$ , так как сумма токов всегда равна:

$$I_{\varepsilon 1} + I_{\varepsilon 2} = I_{\varepsilon}. \quad (3.5)$$

Потенциал коллектора одного транзистора уменьшается, а другого увеличивается на одно и то же значение  $\Delta U_K$ . На выходе ДУ появится разность потенциалов, равная  $U_{\text{ВЫХ}} = 2\Delta U_K$ .

В результате на выходе ДУ появится выходное напряжение  $U_{\text{ВЫХ}} = U_{K1} - U_{K2} \neq 0$ . Следовательно, идеальный ДУ **реагирует только на дифференциальный** (разностный) **сигнал**. Отсюда вытекает название этого типа усилителей. ООС для дифференциального сигнала отсутствует. Это позволяет получать от ДУ большое усиление.

Выход каскада со стороны коллектора транзистора  $VT1$  ( $U_{\text{ВЫХ}1}$ ) является **инвертирующим** (переворачивает фазу выходного напряжения на  $180^\circ$ ), а со стороны коллектора транзистора  $VT2$  ( $U_{\text{ВЫХ}2}$ ) – **неинвертирующим** (не переворачивает фазу выходного напряжения).

Коэффициент усиления ДУ:

$$U_{\text{ВЫХ}} = (U_{\text{ВХ}1} - U_{\text{ВХ}2})K_{UD}. \quad (3.6)$$

Достоинства ДУ: малый дрейф нуля; высокая степень подавления синфазных помех. Недостатки ДУ: требует двухполярного источника питания; необходима очень высокая симметрия схемы.

### 3.5. Операционные усилители

Операционный усилитель (ОУ) относится к УПТ с большим коэффициентом усиления, имеющим дифференциальный вход и один общий выход. Условное обозначение ОУ показано на рис. 3.15. Один из входов усилителя  $U_{(+)}$  называется **неинвертирующим**, а второй  $U_{(-)}$  – **инвертирующим**. При подаче сигнала на неинвертирующий вход выходной сигнал совпадает по фазе с входным сигналом (сигналы синфазны). Если подать сигнал на инвертирующий вход, то выходной сигнал будет повернут на  $180^\circ$  относительно входного сигнала (сигналы противофазны). Чтобы обеспечить работу ОУ при подаче на вход положительного или отрицательного сигналов, для его питания используют два разнополярных источника питания.

ОУ характеризуется большим коэффициентом усиления:  $K_U \approx 10^4 - 10^6$ . Основу ОУ составляет дифференциальный каскад (ДУ), применяемый в качестве входного каскада усилителя (рис. 3.16). Усилитель напряжения (УН) обеспечивает основное усиление по напряжению. Выходным каскадом ОУ обычно служит эмиттерный повторитель (ЭП), имеющий низкое выходное сопротивление и обеспечивающий требуемую нагрузочную способность всей схемы.

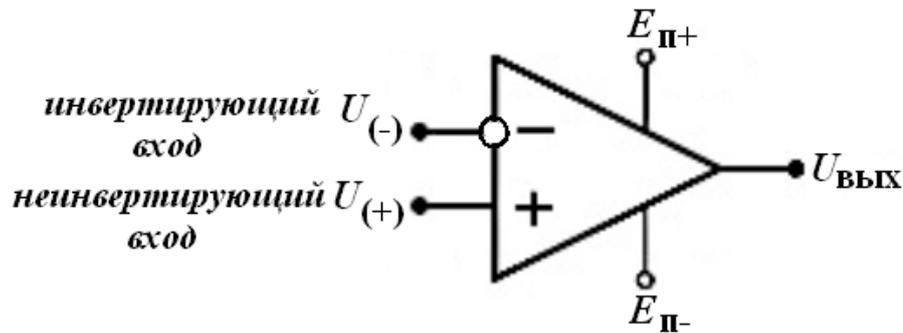


Рис. 3.15. Условное обозначение ОУ

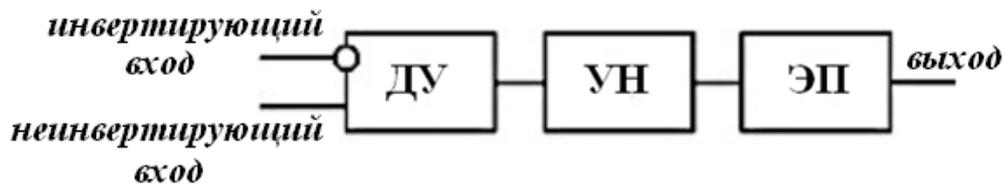


Рис. 3.16. Структурная схема ОУ

Передаточную характеристику ОУ  $U_{\text{ВЫХ}} = f(U_{\text{ВХ}})$  представляют в виде двух кривых, относящихся к инвертирующему и неинвертирующему входам (рис. 3.17). Передаточная характеристика ОУ имеет одну линейную и две области насыщения. В линейной области ОУ ведет себя как усилитель напряжения с большим коэффициентом усиления. Характеристики снимают при подаче сигнала на один из входов ОУ при нулевом сигнале на другом.

Горизонтальные участки кривых соответствуют режиму полностью открытого (насыщенного) либо закрытого транзистора выходного каскада. При изменении напряжения входного сигнала на этих участках выходное напряжение усилителя остается постоянным и определяется максимальными выходными напряжениями  $U_{\text{ВЫХ max}}^+$ ,  $U_{\text{ВЫХ max}}^-$ .

Наклонному (линейному) участку кривых соответствует пропорциональная зависимость  $U_{\text{ВЫХ}}$  от  $U_{\text{ВХ}}$ , а сигнал на выходе повторяет по форме сигнал на входе усилителя.

При нелинейном режиме (насыщение): форма сигнала на выходе ОУ отличается от формы сигнала  $U_{\text{ВХ}}$  (в частности, синусоидальный входной сигнал ограничивается по амплитуде и на выходе ОУ становится прямоугольным либо трапецеидальным).

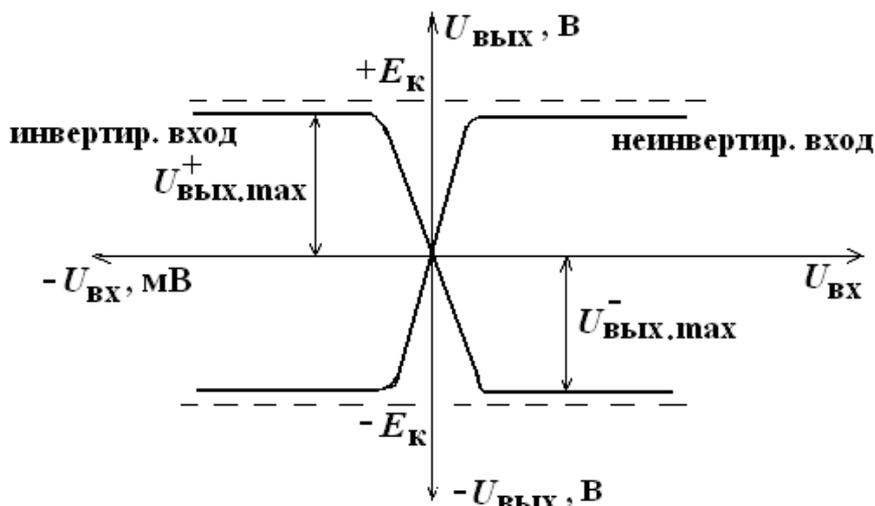


Рис. 3.17. Передаточные характеристики ОУ

Амплитудно-частотная характеристика ОУ показана на рис. 3.3, б.

Для анализа цепей с операционными усилителями вводят понятие идеального ОУ. **Идеальный операционный усилитель** имеет бесконечно большое входное сопротивление, вследствие чего  $I_{\text{ВХ}} \rightarrow 0$ ; нулевое выходное сопротивление; обладает бесконечно большим и частотно независимым коэффициентом усиления  $K_{\text{д}} \rightarrow \infty$ ; коэффициент передачи синфазного сигнала близок к нулю  $K_{\text{сф}} \rightarrow 0$  и выполняется условие баланса: при  $U_{\text{ВХ}} = 0$  и  $U_{\text{ВЫХ}} = 0$ .

### 3.5.1. Основные схемы включения ОУ

Несмотря на то что ОУ сочетает в себе качества усилительных устройств, непосредственно в качестве усилителя он не применяется. Это связано с большим коэффициентом усиления ОУ. При  $K_U \geq 10^5$  ОУ будет быстро насыщаться (рис. 3.17) уже при наличии на входе сигнала в

несколько десятков микровольт. Поэтому обычно ОУ используется для усиления сигналов только в сочетании с отрицательной обратной связью.

*В ОУ обратная связь отрицательна, если она подается с выхода усилителя на инвертирующий вход; и положительна при подаче на неинвертирующий вход.*

В простейшем случае цепь ОС представляет собой резистивный делитель напряжения. При этом схема с ОУ действует как линейный усилитель, режим работы которого находится в пределах линейного участка передаточной характеристики (рис. 3.17).

Существует два различных варианта подключения входного сигнала к ОУ. Если сигнал подан на инвертирующий вход ( $U_+$ ), то получаем инвертирующий усилитель. Если сигнал подан на неинвертирующий вход, то получаем неинвертирующий усилитель ( $U_-$ ).

**Инвертирующий усилитель** представляет собой ОУ, охваченный цепью параллельной ООС по напряжению (рис. 3.18), которая осуществляется резистором обратной связи  $R_{ОС}$ . Коэффициент усиления усилителя с ОС задается делителем напряжения  $R_{ОС}$  и  $R_1$ . Усилитель способен усиливать сигналы как переменного, так и постоянного тока. На рис. 3.18 к инверсному входу ОУ через входной резистор  $R_1$  приложено положительное напряжение  $E_{ВХ}$ . Напряжение между входами ( $U_+$ ) и ( $U_-$ ) практически равно  $U_0 \approx 0$ . Поэтому неинверсный входной зажим также находится под нулевым потенциалом.

Параметры схемы определим с помощью уравнения токов для узла А. Если принять, что сопротивление входа бесконечно велико ( $R_{ВХ} \rightarrow \infty$ ), то входной ток ОУ будет стремиться к нулю ( $I_{ОУ} \rightarrow 0$ ), а ток  $I_{ВХ}$  будет определяться только током ОС:  $I_{ВХ} = I_{ОУ}$ . Отсюда

$$\frac{U_{ВХ} - U_0}{R_1} = \frac{U_{ВЫХ} - U_0}{R_{ОС}}. \quad (3.7)$$

При коэффициенте усиления ОУ  $K_{U_{\hat{O}}O} \rightarrow \infty$  напряжение на входе будет  $U_0 = \frac{U_{ВЫХ}}{K_{U_{\hat{O}}O}} \rightarrow 0$ , тогда выражение (3.7) преобразуется к виду:

$$\frac{U_{ВХ}}{R_1} = -\frac{U_{ВЫХ}}{R_{ОС}}. \quad (3.8)$$

Таким образом, коэффициент усиления схемы инвертирующего усилителя с отрицательной обратной связью можно рассчитать по формуле:

$$K_{U(OC)} = \frac{U_{ВЫХ}}{U_{ВХ}} = -\frac{R_{OC}}{R_1}. \quad (3.9)$$

Знак «минус» указывает на инверсию выходного сигнала.

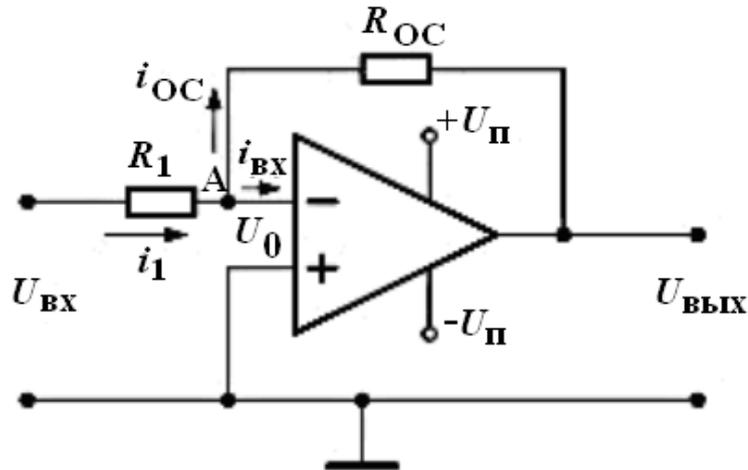


Рис. 3.18. Схема инвертирующего усилителя на ОУ

Из полученного выражения следует, что коэффициент усиления идеального инвертирующего ОУ **не зависит от величины коэффициента усиления самого ОУ, а определяется только параметрами пассивной части схемы**, т.е. величинами резисторов в цепи ОС.

**Неинвертирующий усилитель** представляет собой ОУ, охваченный цепью последовательной ООС по напряжению (рис. 3.19). ООС включена между выходом и инвертирующим входом.

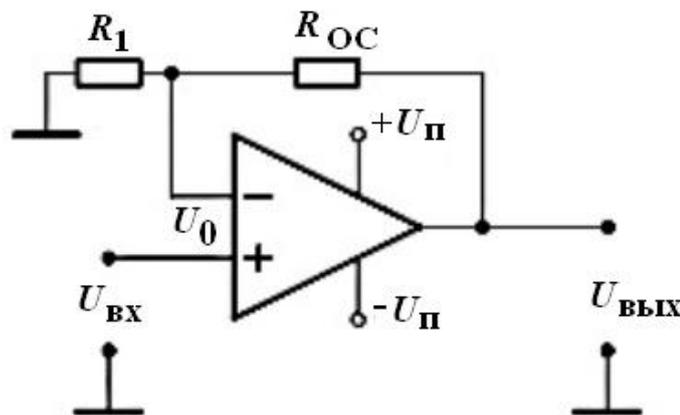


Рис. 3.19. Схема неинвертирующего усилителя

При этом инвертирующий вход заземляется через резистор  $R_1$ , а входной сигнал подается на неинвертирующий вход ОУ. Коэффициент обратной связи в этой схеме равен:

$$\beta = \frac{R_1}{R_1 + R_{OC}}. \quad (3.10)$$

Поскольку для линейной части характеристики напряжение между входами достаточно мало ( $U_0 \rightarrow 0$ ), входное напряжение связано с выходным напряжением соотношением  $U_{ВХ} = U_{ВЫХ} \frac{R_1}{R_1 + R_{OC}}$ . Отсюда коэффициент усиления неинвертирующего усилителя

$$K_{U(OC)} = \frac{U_{ВЫХ}}{U_{ВХ}} = 1 + \frac{R_{OC}}{R_1}, \quad (3.11)$$

т.е.  $K_{U(\hat{I}\tilde{N})}$  определяется лишь отношением сопротивлений  $(R_1 + R_{\hat{I}\tilde{N}})/R_1$  и не зависит от  $K_U$ .

Как следует из формулы (3.11), коэффициент усиления неинвертирующего усилителя не может быть меньше единицы, тогда как для коэффициента усиления инвертирующего усилителя такого ограничения не существует.

**Инвертирующий сумматор** предназначен для суммирования величин входных напряжений (рис. 3.20). Схема выполнена на базе инвертирующего усилителя с числом входных параллельных ветвей, равных количеству сигналов, предназначенных для сложения.

Принцип работы аналогового сумматора основан на суммировании токов входных сигналов, протекающих через одинаковые резисторы  $R_i$ . При  $R_{ВХOC} \gg R_i$ ,  $I_{ВХОУ} \rightarrow 0$  и  $I_1 + I_2 + I_3 + \dots = I_{OC}$ . Поскольку напряжение  $U_0$  между входами ОУ пренебрежимо мало, то сумма входных токов, протекающих по  $R_{OC}$ , создает на нем напряжение, равное  $U_{ВЫХ}$ :

$$U_{ВЫХ} = -(I_1 + I_2 + I_3)R_{OC}. \quad (3.12)$$

Поставим вместо токов их выражения  $\frac{U_{ВХ_i}}{R_i}$  и, приняв  $R_{OC} = R_1 = R_2 = R_3$ , получим

$$U_{\text{ВЫХ}} = -\left(\frac{U_{\text{ВХ1}}}{R_1} + \frac{U_{\text{ВХ2}}}{R_1} + \frac{U_{\text{ВХ3}}}{R_1}\right)R_{\text{ОС}} = -(U_{\text{ВХ1}} + U_{\text{ВХ2}} + U_{\text{ВХ3}}). \quad (3.13)$$

Т.е. выходной сигнал схемы равен сумме входных сигналов с обратным знаком.

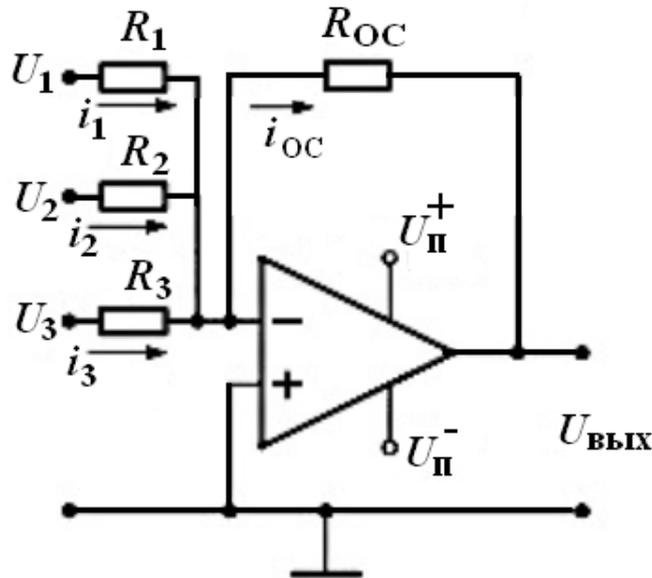


Рис. 3.20. Схема инвертирующего сумматора

**Интегратор** – схема, выполняющая математическую операцию интегрирования. Интегратор выполняется на базе инвертирующего ОУ, в которой резистор  $R_{\text{ОС}}$  заменен на конденсатор (рис. 3.21). По аналогии со схемой инвертирующего усилителя  $i_C = i_R$ , можно записать

$$\frac{U_{\text{ВХ}}}{R_1} = -C \frac{dU_{\text{ВЫХ}}}{dt}, \quad (3.14)$$

или в интегральной форме:

$$U_{\text{ВЫХ}} = -\frac{1}{RC} \int_0^t U_{\text{ВХ}} dt + U_{\text{вых0}}, \quad (3.15)$$

где  $U_{\text{ВЫХ0}}$  – выходное напряжение при  $t = 0$ . Таким образом, значение напряжения на выходе интегратора пропорционально интегралу от входного напряжения.

Интеграторы широко используются при построении генераторов линейно изменяющегося напряжения.

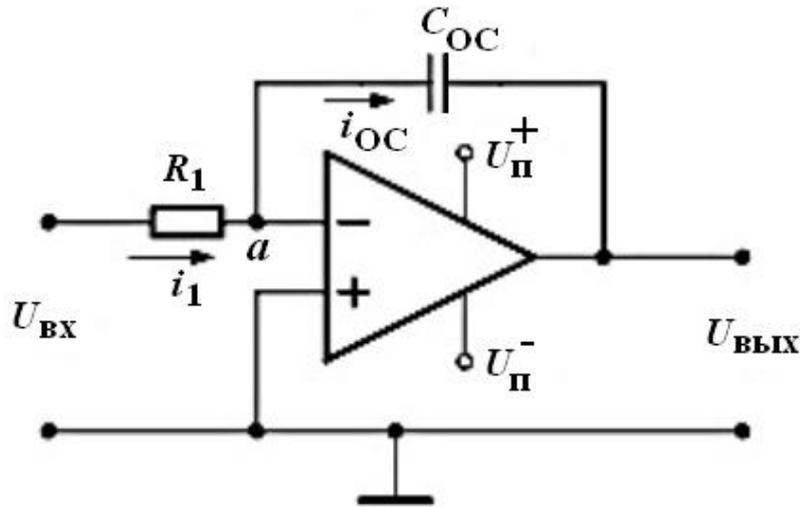


Рис. 3.21. Схема интегратора на ОУ

### 3.6. Избирательные усилители

Избирательные усилители предназначены для усиления сигналов в узкой полосе частот. По принципу действия избирательные усилители делятся на: резонансные и усилители с ОС.

В **резонансных усилителях** в качестве нагрузки применяется параллельный колебательный  $LC$ -контур, имеющий большое сопротивление на резонансной частоте  $f_0$  и малое – для других частот.

Схема однокаскадного резонансного усилителя показана на рис. 3.22. Резонансный усилитель содержит три основных элемента: усилительный элемент, источник питания и резонансную цепь (фильтр) с цепями связи УЭ с последующим каскадом. В качестве активного элемента используется биполярный транзистор. Связь с последующим усилительным каскадом или нагрузкой может осуществляться через разделительный конденсатор (как в приведенной схеме) или трансформатор, первичная обмотка которого определяет индуктивность  $L$  колебательного контура.

АЧХ резонансного усилителя приведена на рис. 3.3, *a*. Подбором элементов  $C$  и  $L$  контур настраивается на частоту усиливаемого сигнала.

На резонансной частоте  $f_0 = \frac{1}{2\pi\sqrt{LC}}$  сопротивление колебательного контура оказывается наибольшим, поэтому коэффициент усиления будет максимален. Благодаря этому усиливается лишь напряжение одной частоты, а напряжения других частот подавляются. Полоса пропускания избирательного усилителя равна  $2\Delta f = f_{\text{В}} - f_{\text{Н}}$ .

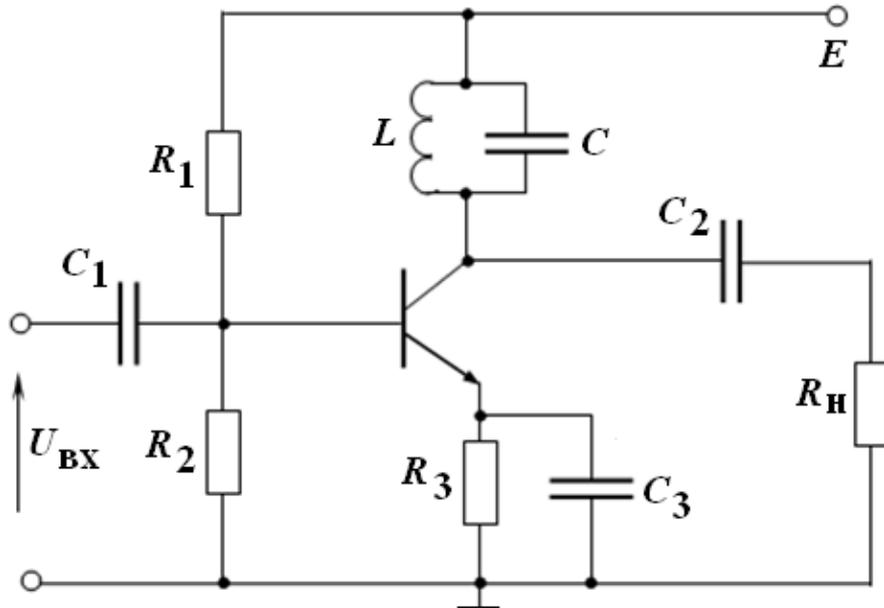


Рис. 3.22. Схема резонансного усилителя с параллельным  $LC$ -контуром.

Назначение элементов усилителя аналогично схеме на рис. 3.15. Усилитель собран на транзисторе  $VT$   $n-p-n$ -типа по схеме с ОЭ. В качестве коллекторной нагрузки используется параллельный колебательный контур, состоящий из катушки индуктивности  $L$  и конденсатора  $C$ .

### Контрольные вопросы

1. Дайте определение усилителю и приведите его основные параметры.
2. Объясните принцип построения и работы усилительных каскадов на примере структурной схемы на одном транзисторе.
3. Нарисуйте схему простейшего усилительного каскада. Укажите назначение элементов. Какие элементы каскада являются основными?
4. Каковы преимущества и недостатки ООС? Каковы преимущества и недостатки ПОС?

5. Нарисуйте усилительный каскад ОЭ. Объясните принцип его работы.

6. Когда используется режим  $B$  усилительного каскада? Когда используется режим  $A$  усилительного каскада?

7. Что такое эмиттерный повторитель? Каковы особенности эмиттерного повторителя?

8. Как работает одноктактный усилитель мощности?

9. Объясните работу схемы двухтактного усилителя мощности с трансформаторной связью: в режиме класса  $B$ , в режиме класса  $AB$ . Дайте сравнительную характеристику.

10. Что называется усилителем постоянного тока? Что представляет собой частотная характеристика усилителем постоянного тока?

11. Что представляет собой дифференциальный каскад усилителя постоянного тока? Объясните принцип его работы.

12. Дайте определение операционному усилителю (ОУ). Приведите его условное обозначение. Объясните передаточную характеристику ОУ.

13. Как определить коэффициент усиления инвертирующего усилителя? Как определить коэффициент усиления неинвертирующего усилителя?

#### 4. ГЕНЕРАТОРЫ ЭЛЕКТРИЧЕСКИХ СИГНАЛОВ

**Электронный генератор** – это устройство, преобразующее с помощью усилительных элементов энергию источника питания постоянного тока в энергию электрических колебаний требуемой амплитуды, частоты, формы и мощности.

По форме генерируемых колебаний различают генераторы **гармонических** (синусоидальных) **колебаний** и **импульсные** (релаксационные) генераторы. По принципу управления генераторы подразделяются на генераторы с самовозбуждением (автогенераторы) и генераторы с внешним (независимым) возбуждением, режимом их работы управляют от внешнего источника переменного напряжения.

Генератором электрических колебаний может быть любой усилитель, охваченный ПОС, если выполняется ряд условий. *Генератором гармонических колебаний может быть такой избирательный усилитель, у которого ПОС выполняется для единственной частоты.* По виду избирательной цепи различают  $LC$ - и  $RC$ -генераторы.

#### 4.1. Условия самовозбуждения автогенераторов

**Автогенераторы** генерируют электрические колебания без какого-либо управляющего воздействия извне. Основным параметром автогенератора является частота генерируемых колебаний. *Избирательный усилитель, охваченный ПОС, самовозбуждается*, так как коэффициент усиления на определенных частотах достигает бесконечно большой величины. Звено ПОС содержит  $LC$ -контур или  $RC$ -цепи. Так как в состав усилителя и звена ПОС входят реактивные элементы ( $C, L$ ), то  $K$  и  $\beta$  являются комплексными величинами, зависящими от частоты. Для возникновения автоколебаний обратная связь должна быть положительной, а усиление цепи ОС должно быть больше единицы ( $K \cdot \beta > 1$ ). Колебания, возникающие на входе активного элемента, усиливаются и через цепь ОС вновь поступают на вход. Поскольку ОС положительна, сигналы на входе складываются, а выходной сигнал лавинообразно растет. Такой процесс называют **самовозбуждением** автогенератора. Процесс возникновения и нарастания колебаний происходит до тех пор, пока в автогенераторе не установятся стационарные значения тока и напряжения, обусловленные нелинейными свойствами усилительного элемента. Условие генерации установившихся колебаний в схеме имеет вид  $K \cdot \beta = 1$ . Процесс автогенерации можно представить в виде двух условий:

$$\varphi_K + \varphi_\beta = 2\pi n; \quad (4.1)$$

$$K \cdot \beta = 1, \quad (4.2)$$

где  $\varphi_K$  – сдвиг фаз, вносимый усилительным каскадом;  $\varphi_\beta$  – сдвиг фазы, вносимый цепью ОС;  $\beta = U_{\text{вых}}/U_{\text{ОС}}$ .

Уравнение (4.1) называется условием **баланса фаз**, из которого следует, что сдвиг фаз в замкнутой цепи автоколебательной системы должен равняться  $2\pi n$ , где  $n = 0, 1, 2, \dots$ . Условие (4.2) называется условием **баланса амплитуд**. Из него следует, что для существования автоколебательного режима ослабление сигнала, вносимое звеном обратной связи, должно компенсироваться усилительной цепью.

Процесс установления колебаний в генераторе состоит из этапа возбуждения и этапа стационарного режима работы автогенератора (рис. 4.1).

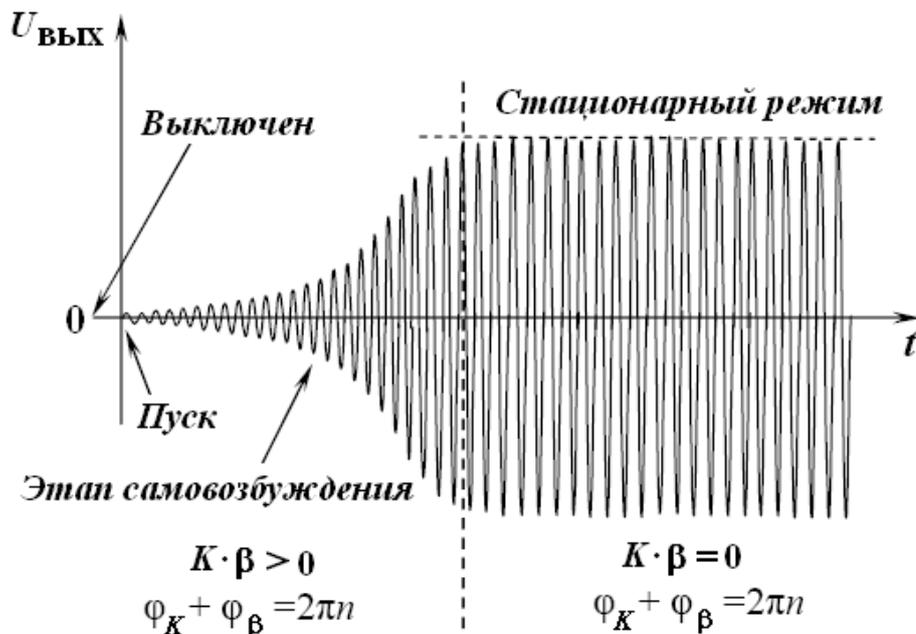


Рис. 4.1. Процесс установления колебаний в генераторе

До момента пуска (автогенератор выключен) ни одно из условий (или хотя бы одно из них) не выполнено и автогенератор не работает. Процесс генерации начинается с появлением в усилителе случайных колебаний малых амплитуд и продолжается до установления стационарной (постоянной) амплитуды выходного напряжения.

Если условие (4.2) выполняется только на частоте  $f_0$ , колебания имеют синусоидальную форму. Из рассматриваемых соотношений (4.1 и 4.2) следует: чтобы генерация происходила на одной частоте, *цепь ПОС (либо сам усилитель) либо они совместно должны обладать частотно-избирательными свойствами*. Поэтому генераторы гармонических колебаний классифицируют по виду используемых частотно-избирательных цепей. В области высоких частот применяются *LC*-автогенераторы. В диапазоне низких частот используются генераторы *RC*-типа.

## 4.2. *LC*-автогенераторы

В *LC*-генераторе в качестве нагрузки используется параллельный колебательный контур. Условия для генерации синусоидальных колебаний здесь создаются для частоты настройки  $f_0$  колебательного контура, когда его сопротивление является чисто активным. Максимум частотной характеристики усилителя с резонансной нагрузкой соответствует резонансной частоте контура, поэтому условие баланса амплитуд будет

выполняться только на этой частоте, что и определяет частоту генерируемых колебаний.

Схема  $LC$ -автогенератора с трансформаторной обратной связью показана на рис. 4.2. Генератор состоит из избирательного усилителя и цепи ПОС. Усилительный каскад выполнен на транзисторе с ОЭ. Назначение элементов усилителя аналогично схеме на рис. 3.15. Элементами усилителя являются:  $R_1$ ,  $R_2$ ,  $VT$ ,  $R_3$ ,  $C_3$ ,  $L_K$ .  $L_6$  является элементом ПОС. Генератор дает сдвиг фаз на  $180^\circ$ . Выходной сигнал снимается с коллектора транзистора. Параметрами параллельного колебательного контура являются емкость конденсатора  $C_K$  и индуктивность  $L_K$  первичной обмотки  $\omega_1$  трансформатора.

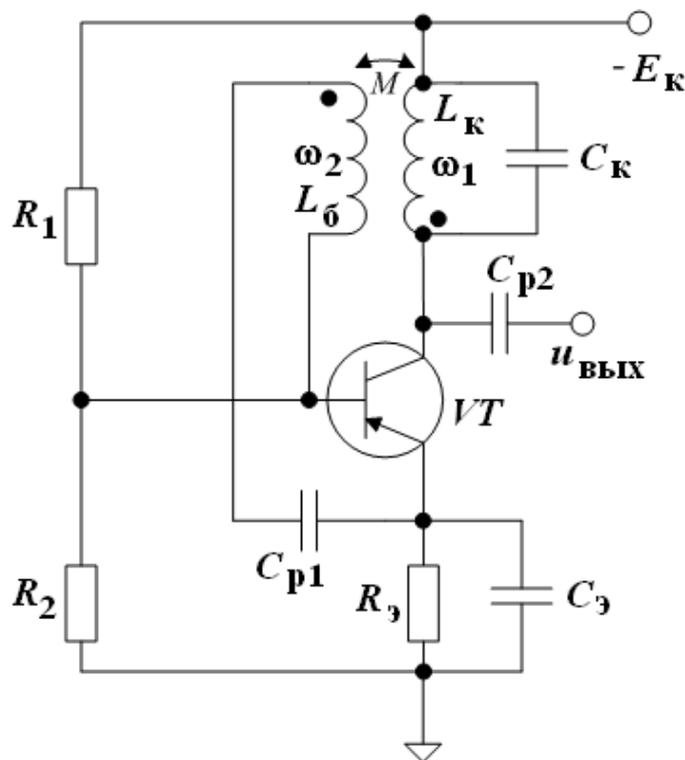


Рис. 4.2. Схема  $LC$ -автогенератора

В момент включения питания в коллекторной цепи транзистора  $VT$  появляется коллекторный ток, заряжающий емкость  $C_K$  контура  $L_K C_K$ . В следующий момент времени заряженный конденсатор разряжается на катушку индуктивности. Сигнал ОС снимается со вторичной обмотки  $\omega_2$ , индуктивно связанной с обмоткой  $\omega_1$ , и через разделительный конденсатор  $C_{p1}$  подается на вход транзистора. Поскольку напряжение ОС меньше выходного напряжения, отношение числа витков первичной и

вторичной обмоток должно быть  $\omega_1/\omega_2 > 1$ . Если принять индуктивную связь обмоток ( $\omega_1, \omega_2$ ) идеальной, то для обеспечения условия баланса амплитуд необходимо, чтобы

$$\beta \geq \sqrt{\frac{L_{\text{к}}}{L_{\text{б}}}} = \frac{\omega_1}{\omega_2}, \quad (4.3)$$

где  $\beta$  – коэффициент передачи тока транзистора в точке покоя.

Частота колебаний будет близка к резонансной частоте колебательного контура и определяется по формуле:

$$f_0 \approx \frac{1}{2\pi\sqrt{L_{\text{к}}C_{\text{к}}}}. \quad (4.4)$$

### 4.3. RC-генератор на биполярном транзисторе

Для генерирования гармонических колебаний в области низких частот применение LC-автогенераторов затруднительно из-за громоздкости контуров. Для получения гармонических колебаний низкой частоты используются RC-автогенераторы, которые содержат усилитель и звено ПОС (частотно-зависимую RC-цепь). Условием самовозбуждения для RC-генераторов также является выполнение соотношений (4.1) и (4.2). По принципу построения RC-генераторы подразделяются на две основные группы: генераторы с поворотом фазы сигнала в цепи ПОС на  $\pm 180^\circ$  и генераторы, у которых фазовый сдвиг сигнала в цепи ПОС на определенной частоте равен нулю.

Для фазирующих RC-цепей частота, кратная  $\pi n$ , где  $n = 0, 1$ , называется **квазирезонансной**. На квазирезонансной частоте  $\omega_0$  фазовый сдвиг  $\varphi_{\beta}$  для RC-цепи равен  $180^\circ$ , а коэффициент передачи напряжения  $\beta = U_{\text{вых}}/U_{\text{вх}}$  имеет вещественный характер. Таким образом, фазосдвигающие RC-цепи должны обеспечивать на рабочей частоте поворот фазы выходного напряжения усилителя относительно входного на  $180^\circ$ . Фазовращающая цепь состоит из нескольких обратных Г-образных RC-звеньев. Изменение фазы зависит от числа звеньев  $n$  и равно  $\varphi = \frac{180^\circ}{n}$ .

Для обеспечения суммарного сдвига фаз всей фазовращающей цепью на величину  $\pi$  необходимо не менее трех звеньев ( $n = 3$ ). На рис. 4.3

изображены два варианта таких цепочек, получивших название соответственно  $R$ -параллель и  $C$ -параллель.

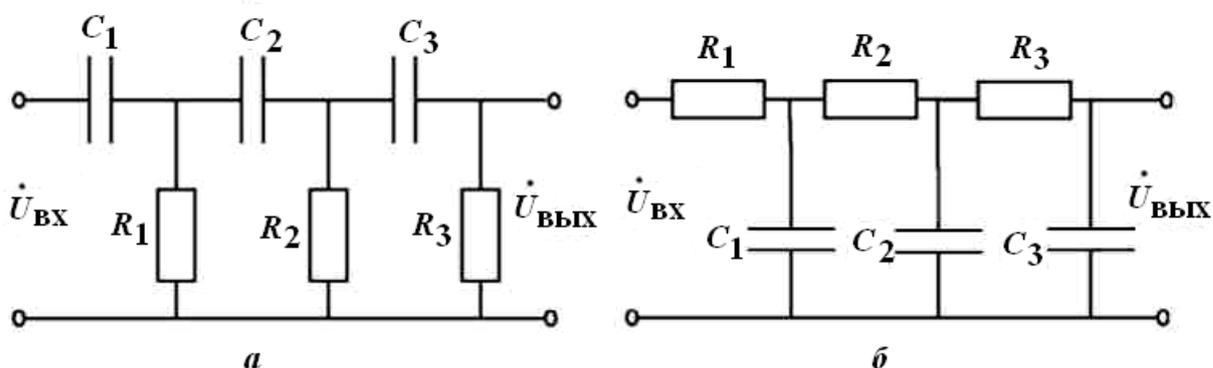


Рис. 4.3. Фазовращающие цепи:  $a$  –  $R$ -параллель;  $b$  –  $C$ -параллель

Для  $R$ -параллели на квазирезонансной частоте генерации  $f_0$  трехзвенная  $RC$ -цепь ПОС имеет вещественное значение коэффициента передачи этого звена  $\beta = 1/29$  и вносит фазовый сдвиг  $\varphi_\beta = \pi$ . Поэтому для обеспечения в автогенераторе баланса амплитуд необходимо выбирать коэффициент усиления усилителя  $|K| > 29$ . Квазирезонансная частота генерации при  $R_1 = R_2 = R_3 = R$  и  $C_1 = C_2 = C_3 = C$  определяется формулой:

$$f_0 = \frac{1}{2\pi RC\sqrt{6}} = \frac{0,065}{RC}. \quad (4.5)$$

Т.е. частота генерации зависит только от параметров цепи ОС:  $R$  и  $C$ . Для  $C$ -параллели квазирезонансная частота будет определяться соотношением:

$$f_0 = \frac{\sqrt{6}}{2\pi RC} = \frac{0,39}{RC}. \quad (4.6)$$

**$RC$ -генераторы на БТ.** На рис. 4.4 приведена схема  $RC$ -генератора с цепью обратной связи в виде трехзвенной  $RC$ -цепи. Генератор состоит из транзисторного усилителя (схема ОЭ) и цепи ПОС ( $C_1, C_2, C_3, R_1', R_2, R_3$ ). Резисторы  $R_1'$  и  $R_1''$  включены как делители напряжения для создания необходимого режима работы транзистора по постоянному току. Температурная стабилизация рабочей точки осуществляется с помощью  $R_4$  и  $C_4$  – разделительный конденсатор.

Резисторы  $R_1''$ ,  $R_2$ ,  $R_3$  и конденсаторы  $C_1$ ,  $C_2$ ,  $C_3$  образуют трехзвенную цепь ПОС. Три цепочки создают сдвиг фаз, равный  $180^\circ$  между напряжениями на коллекторе и базе. Коэффициент передачи напряжения фазосдвигающими цепочками равен  $1/29$ . Для того чтобы схема вырабатывала синусоидальные колебания, ПОС должна обеспечиваться только для одной частоты.

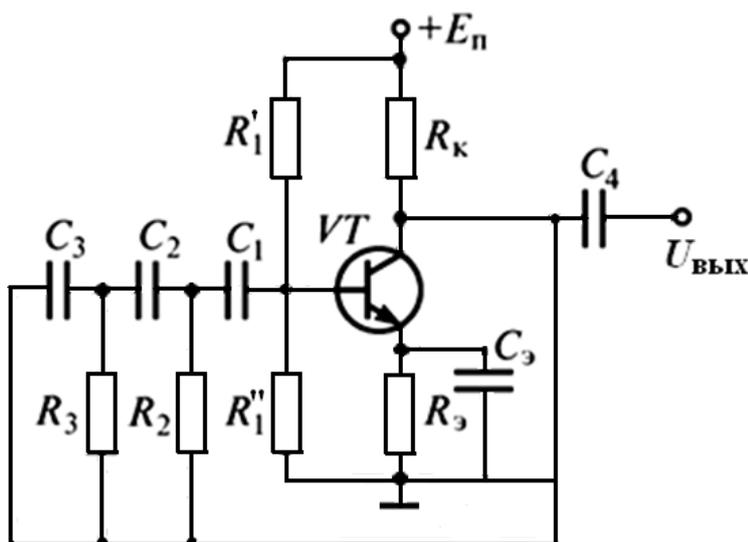


Рис. 4.4. Схема транзисторного  $RC$ -генератора

Для выполнения условия баланса амплитуд коэффициент усиления усилителя должен быть больше ослабления, вносимого фазовращающей цепью. Для схемы, приведенной на рис. 4.4, это ослабление равно 29. Сдвиг фаз сигнала на выходе цепи относительно сигнала на входе равен  $\pi$ .

**$RC$ -генераторы на ОУ.** Рассмотрим схему  $RC$ -генератора с фазовым сдвигом в цепи ПОС, выполненную на ОУ (рис. 4.5).

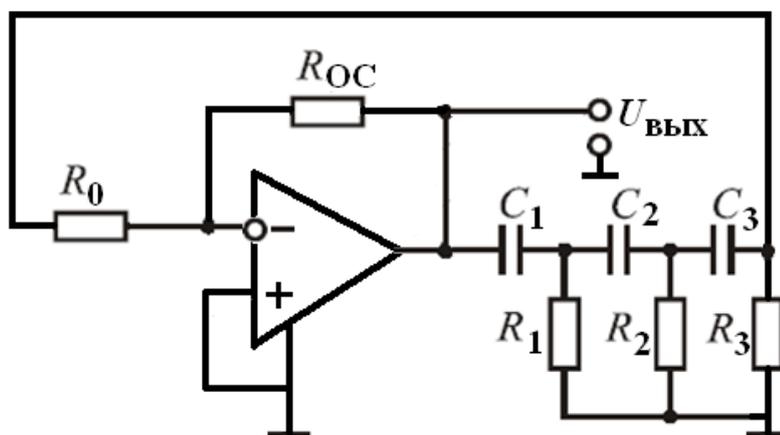


Рис. 4.5. Схема генератора синусоидальных колебаний на ОУ с трехзвенной  $RC$ -цепью

Схема содержит инвертирующий усилитель ( $R_0, R_{OC}, OY$ ), фаза выходного напряжения которого отличается от фазы входного на  $180^\circ$ . Условие баланса фаз может быть выполнено, если частотно-зависимая цепь ПОС также обеспечивает повороты фазы напряжения на  $180^\circ$  на нужной частоте генерации. В качестве фазирующей цепи используется трехзвенная Г-образная RC-цепь, включенная между выходом и инвертирующим входом ОУ ( $C_1, C_2, C_3, R_1, R_2, R_3$ ).

#### 4.4. Импульсные устройства

**Импульсными** называются устройства, предназначенные для генерирования, формирования, преобразования и передачи импульсных сигналов.

**Электрический импульс** – кратковременный всплеск электрического напряжения или силы тока в определенном временном промежутке. Различают **видеоимпульсы** (единичные колебания какой-либо формы) и **радиоимпульсы** (всплески высокочастотных колебаний, огибающая которых повторяет форму видеоимпульса). В импульсной технике применяются импульсы различной формы: прямоугольного, пилообразного, экспоненциального вида, а также однополярные (положительной и отрицательной полярности) и двухполярные импульсы.

Основные параметры периодических импульсов:  $T$  – период повторения импульсов (равен сумме длительности импульса и длительности паузы  $T = t_{и} + t_{п}$ ;  $f = 1/T$  – частота повторения импульсов;  $Q = T/t_{и}$  – скважность импульса;  $K_з = 1/Q = t_{и}/T$  – коэффициент заполнения.

На рис. 4.6 показаны трапецеидальные видеоимпульсы. Они характеризуются следующими основными параметрами: амплитудой (высотой) импульса  $U_m$ , его длительностью  $t_{и}$ , длительностью паузы между импульсами  $t_{п}$ , временем нарастания фронта импульса  $t_{фр}^+$  (временем нарастания импульса от  $0,1$  до  $0,9U_m$ ); временем спада фронта импульса  $t_{фр}^-$ ; периодом  $T$ ; спадом вершины импульса  $\Delta U$ .

В схемах импульсной техники для обработки и преобразования информации широко применяют цифровые методы, в которых используются сигналы прямоугольной формы, имеющие два фиксированных уровня напряжения.

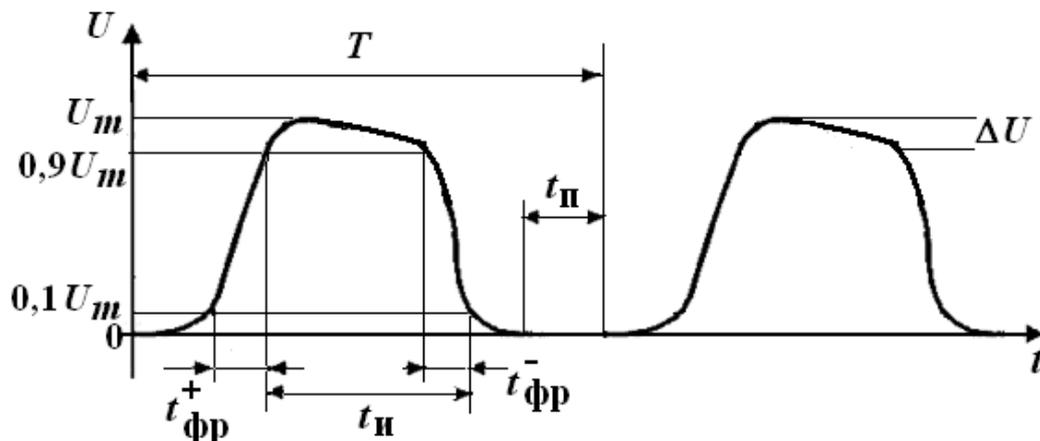


Рис. 4.6. Характерные параметры импульса

Уровню высокого напряжения приписывают символ «1», а уровню низкого напряжения – символ «0» при положительной логике.

#### 4.5. Транзисторный ключ

Транзисторный ключ (ТК) является основным элементом устройств цифровой электроники.

Ключевой режим характеризуется двумя состояниями ключа: «включено» и «выключено». Качество транзисторного ключа определяется минимальным падением напряжения на нем в замкнутом состоянии, минимальным током в разомкнутом состоянии, а также скоростью перехода из одного состояния в другое.

Рассмотрим ТК (рис. 4.7, а). Воспользуемся графическим методом расчета транзисторных цепей. На рис. 4.7, б приведена выходная характеристика транзистора, на которой построена линия нагрузки в соответствии с уравнением  $U_K = E_K - I_K R_K$ .

В схеме рис. 4.7, а управляющие импульсы поступают от генератора  $U_{вх}$  через сопротивление  $R_a$ , которое может быть, в частности, внутренним сопротивлением генератора. Активная нагрузка включена в коллекторную цепь. На семействе коллекторных характеристик (рис. 4.7, б) минимальному току ключа соответствует точка А, а минимальному напряжению на ключе – точка В. В точке А транзистор заперт (закрыт), так как на его базе действует отрицательное смещение. Это первое состояние «выключено»; его называют режимом отсечки.

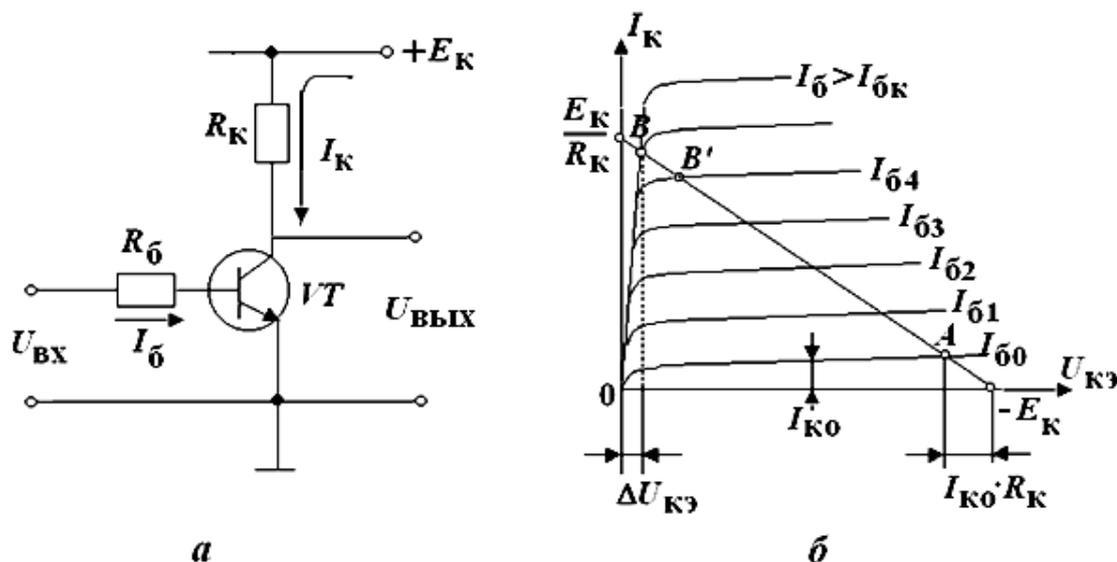


Рис. 4.7. Транзисторный ключ: *a* – принципиальная схема; *б* – графическое определение режимов открытого и закрытого состояния транзистора

В режиме отсечки ток базы  $I_{\text{б}} = 0$ , коллекторный ток  $I_{\text{к0}}$  равен начальному коллекторному току, а коллекторное напряжение  $U_{\text{к}} \approx E_{\text{к}}$ . Режим отсечки реализуется при  $U_{\text{вх}} = 0$  или при отрицательных потенциалах базы. В этом состоянии сопротивление ключа достигает максимального значения  $R_{\text{мах}}$ . Второе состояние «включено» (транзистор открыт) определяется точкой *B* на ВАХ и называется режимом насыщения. Из режима отсечки (*A*) в режиме насыщения (*B*) транзистор переводится положительным входным напряжением  $U_{\text{вх}}$ . При этом напряжение  $U_{\text{ввых}}$  принимает минимальное значение  $\Delta U_{\text{кэ}} = U_{\text{кэ нас}}$ , ток коллектора равен  $I_{\text{к}} = I_{\text{к нас}} \approx E_{\text{к}}/R_{\text{к}}$ . Для получения ключевого режима необходимо резко изменять ток базы. При переходе ключа под воздействием входного напряжения из одного стационарного состояния (точка *A*) в другое стационарное состояния (точка *B*) рабочая точка перемещается через всю активную область, и ключ работает как обычный линейный усилитель. Этот режим называется переходным, или динамическим. Длительность переходного режима обычно значительно меньше, чем время нахождения ключа в стационарном состоянии.

Передаточная характеристика ТК иллюстрирует изменение состояний транзистора (рис. 4.8). Рабочими являются участки переходной характеристики, соответствующие отсечке и насыщению. Чем круче участок *ав*, тем лучше качество ключа. Для идеального ключа передаточная характеристика пройдет через точки *асв*.

В зависимости от положения рабочей точки  $B$  транзистора различают насыщенные (точка  $B$ ) или ненасыщенные ключи (точка  $B'$ ). Если вместо  $R_k$  поставить трансформатор или дроссель, то переход от точки  $A$  к точке  $B$  может совершаться по другим траекториям. Скорость перехода определяется скоростными качествами транзистора и характером нагрузки.

Простейшая ключевая схема на транзисторе является инвертором, реализующим функцию НЕ как в положительной, так и в отрицательной логике.

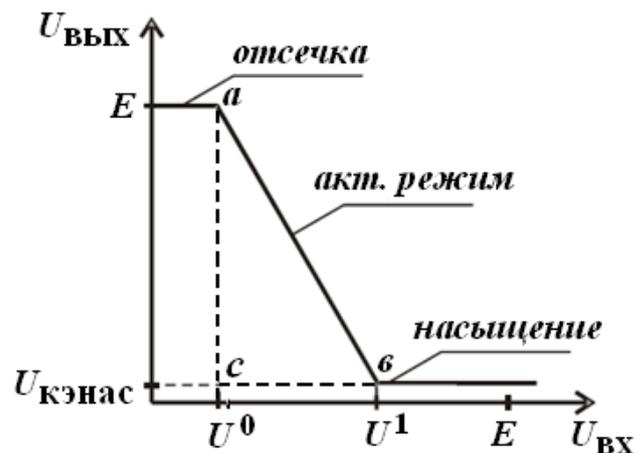


Рис. 4.8. Передаточная характеристики ТК:  
 $a$  – реальная;  $б$  – идеальная

#### 4.6. Импульсный режим работы ОУ. Компаратор

В импульсном режиме ОУ работает на горизонтальных участках амплитудной характеристики (рис. 3.17). Выходное напряжение ОУ в импульсном режиме равно его максимально возможной величине и определяется либо напряжением  $U_{\text{ВЫХ max}}^+$ , либо  $U_{\text{ВЫХ max}}^-$ .

Работу ОУ в импульсном режиме рассмотрим на примере **компаратора** – схемы, осуществляющей сравнение измеряемого входного напряжения ( $U_{\text{ВХ}}$ ) с опорным напряжением ( $U_{\text{оп}}$ ). Опорное напряжение представляет собой неизменное по величине напряжение положительной или отрицательной полярности, а входное напряжение изменяется во времени. При достижении входным напряжением уровня  $U_{\text{оп}}$  происходит изменение полярности напряжения на выходе ОУ, например с  $U_{\text{ВЫХ max}}^+$  на  $U_{\text{ВЫХ max}}^-$ . При  $U_{\text{оп}} = 0$  компаратор осуществляет фиксацию момента перехода входного напряжения через нуль.

Простейшая схема компаратора и его передаточная характеристика показаны на рис. 4.9.

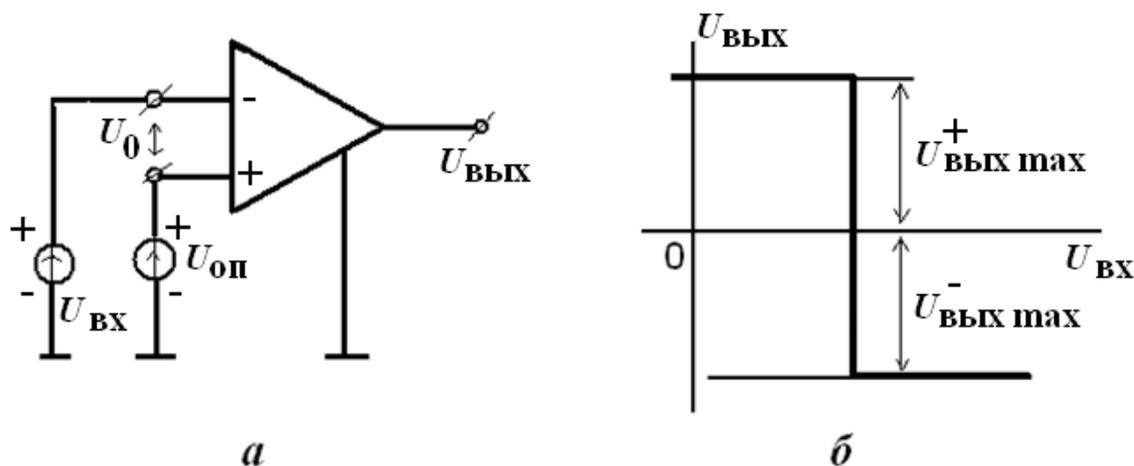


Рис. 4.9. Компаратор на ОУ:

*a* – принципиальная схема; *б* – передаточная характеристика

Входное напряжение компаратора равно  $U_0 = U_{\text{вх}} - U_{\text{оп}}$ , если  $U_{\text{вх}} < U_{\text{оп}}$ ,  $U_0 < 0$ , то  $U_{\text{вых}} = U_{\text{вых}}^+ \text{ max}$ . При  $U_{\text{вх}} > U_{\text{оп}}$  и  $U_0 > 0$ ,  $U_{\text{вых}} = U_{\text{вых}}^- \text{ max}$ . Компаратор переключается в момент равенства  $U_{\text{вх}} = U_{\text{оп}}$ . Выходное напряжение имеет прямоугольную форму.

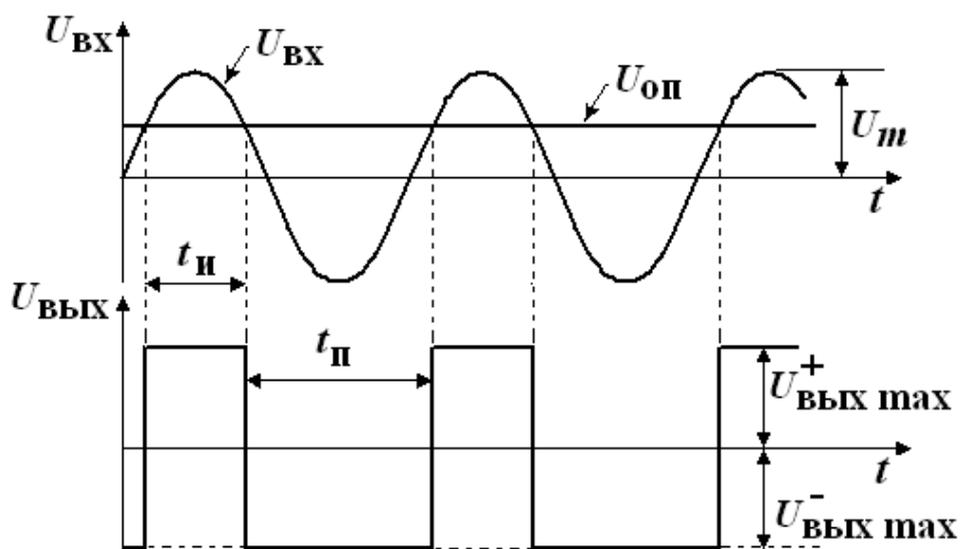


Рис. 4.10. Временные диаграммы компаратора для периодического входного сигнала

Длительность прямоугольных импульсов зависит от соотношения амплитудного значения синусоиды  $U_m$  и  $U_{\text{оп}}$ . Значит, компаратор можно

применять для преобразования синусоидального напряжения в прямоугольное. Временные диаграммы работы для положительного значения напряжения  $U_{оп}$  и периодического входного сигнала приведены на рис. 4.10. Компаратор – это элемент перехода от аналоговых к цифровым сигналам.

#### 4.7. Генераторы импульсных сигналов

**В автоколебательном режиме** генераторы непрерывно формируют импульсные сигналы без внешнего воздействия. В этом режиме у релаксационного генератора нет состояния устойчивого равновесия. Он непрерывно переходит из одного состояния квазиравновесия в другое без внешних воздействий. При этом генерируются импульсы, именно в таком режиме работает мультивибратор.

**В ждущем режиме** генератор имеет одно состояние устойчивого равновесия и одно – квазиравновесия. Генераторы формируют импульсный сигнал лишь по приходу внешнего сигнала. Переход из устойчивого равновесия в квазиравновесие происходит под действием внешнего запускающего импульса, а обратный переход – самопроизвольно.

**В режиме синхронизации** генераторы вырабатывают импульсы напряжения, частота которых равна или кратна частоте синхронизирующего сигнала. Режим синхронизации подобен автоколебательному режиму, но переход из одного квазиравновесного состояния в другое осуществляется под действием периодических синхронизирующих внешних импульсов.

##### 4.7.1. Триггер Шмитта

**Триггером** называется устройство, имеющее два устойчивых состояния и способное под действием управляющих сигналов скачком переходить из одного устойчивого состояния в другое.

Основой релаксационных генераторов на ОУ обычно является триггер Шмитта (пороговое устройство). Триггер Шмитта представляет собой компаратор, охваченный ПОС. Его уровни включения и выключения не совпадают, как у обычного компаратора, а различаются на величину, называемую **гистерезисом переключения**  $\Delta U$ .

Схема триггера Шмитта на ОУ представлена на рис. 4.11, а. Схема имеет положительную обратную связь, выполненную в виде сопротивления  $R_1, R_2$ . Коэффициент ПОС  $\chi = R_1 / (R_1 + R_2)$ .

Для нормальной работы схемы должно быть выполнено условие  $K_d \cdot \chi > 1$ . Рассмотрим работу схемы. Пусть входное отрицательное напряжение, подаваемое на инверсный вход, превышает напряжение на неинвертирующем входе. Этому соответствует выходное напряжение  $U_{\text{ВЫХ}} = U_{\text{ВЫХ max}}^+$ . Тогда на неинвертирующем входе будет  $U_{\text{ВХ2}} = U_{\text{ВЫХ max}}^+ \cdot \chi$  – это значение соответствует  $U_{\text{ВЫКЛ}}$ . Если изменить полярность сигнала  $U_{\text{ВХ1}}$  на инвертирующем входе и увеличить его значение до  $U_{\text{ВХ2}}$ , то выходное напряжение  $U_{\text{ВЫХ max}}^+$  за счет действия ПОС изменится скачком до значения  $U_{\text{ВЫХ max}}^-$ . При этом напряжение на неинвертирующем входе изменится до величины  $U_{\text{ВХ2}} = U_{\text{ВЫХ max}}^- \cdot \chi$  соответствующей  $U_{\text{ВКЛ}}$ . Таким образом, переключение схемы в состояние  $U_{\text{аио max}}^-$  происходит при достижении  $U_{\text{ВХ}}$  **напряжения (порога) срабатывания**  $U_{\text{ср}}$ , а возвращение в исходное состояние  $U_{\text{аио}}^+ = U_{\text{аио max}}^+$  – при снижении  $U_{\text{ВХ}}$  до **напряжения (порога) отпущения**  $U_{\text{отп}}$ .

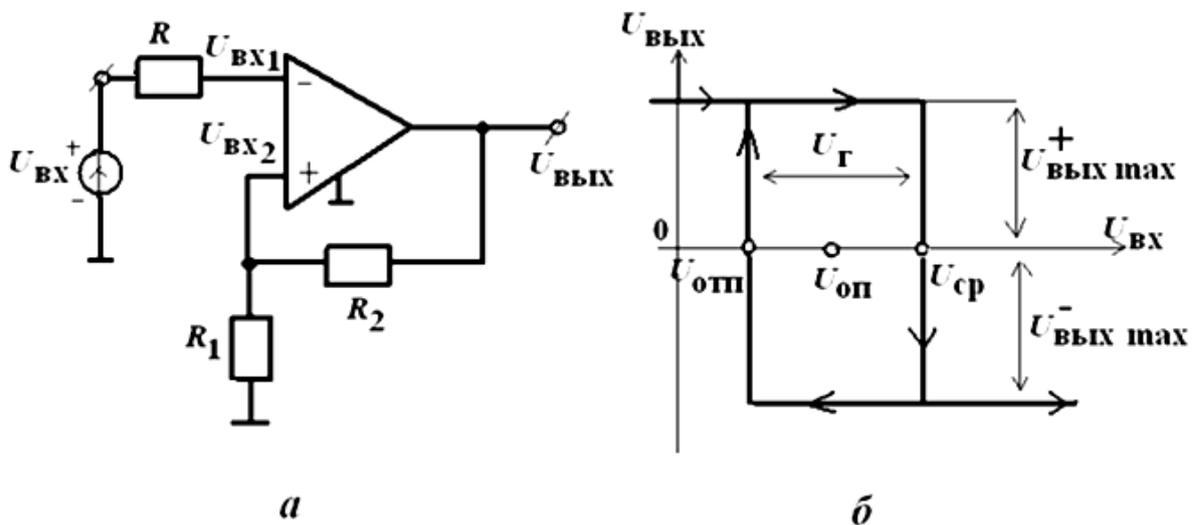


Рис. 4.11. Триггер Шмитта:

а – принципиальная схема; б – передаточная характеристика

Чтобы произошло новое переключение, необходимо снова создать отрицательную полярность  $U_{\text{ВХ1}}$  с величиной  $U_{\text{ВХ1}} > U_{\text{ВХ2}}$ . Триггер Шмитта обладает передаточной характеристикой с гистерезисом (рис. 4.11, б).

Разность между пороговыми значениями напряжения переключения определяет ширину петли гистерезиса:  $\Delta U_{\text{ВХ}} = U_{\text{ср}} - U_{\text{отп}}$ .

Так как  $\chi = R_1 / (R_1 + R_2)$ , то легко изменять ширину петли гистерезиса. В таких схемах могут быть самые различные источники опорного напряжения.

Рис. 4.12 иллюстрирует применение триггера Шмитта для преобразования входного напряжения произвольной формы в прямоугольное напряжение с заданным временем установления, не зависящим от формы входного напряжения.

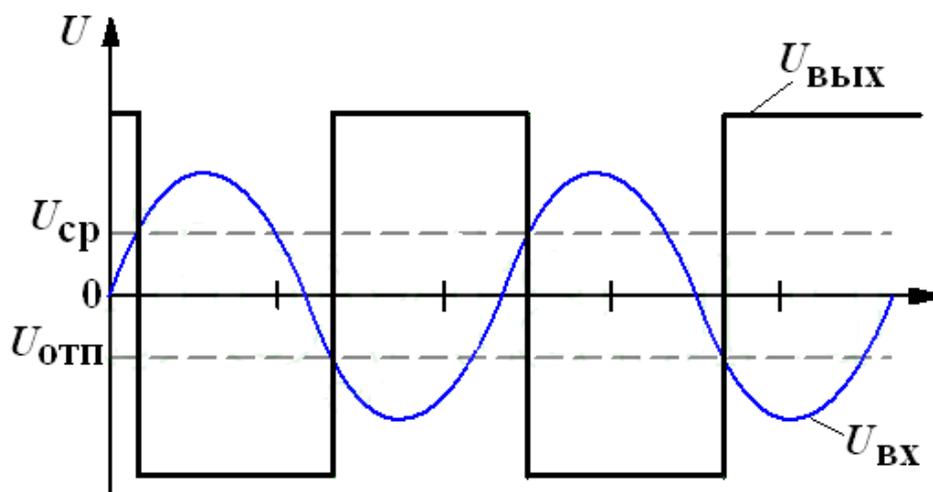


Рис. 4.12. Временные диаграммы работы триггера Шмитта

#### 4.7.2. Мультивибратор

Мультивибратор – электронное устройство, предназначенное для генерирования периодически повторяющихся прямоугольных импульсов напряжения. Мультивибратор относится к релаксационным генераторам, работающим **в режиме автоколебаний**.

Мультивибраторы делятся на симметричные и несимметричные. В симметричных мультивибраторах длительность импульса  $t_{\text{и}}$  и паузы между ними  $t_{\text{п}}$  совпадают, а в несимметричных  $t_{\text{и}}$  и  $t_{\text{п}}$  различны.

Рассмотрим схему симметричного мультивибратора на операционном усилителе (рис. 4.13). ОУ выполняет в схеме роль компаратора. Для переключения мультивибратора из одного состояния квазиравновесия в другое с выхода на неинвертирующий вход ОУ подается ПОС с помощью цепи  $R_2 R_3$ . Для нормальной работы устройства необходимо выполнение условия  $K_{\text{д}} \cdot \chi > 1$ , где –  $\chi$  коэффициент передачи

цепи ПОС. Автоколебательный режим задается интегрирующей цепью  $C_1R_1$ , подключенной к инвертирующему входу.

Предположим, что конденсатор  $C_1$  был разряжен ( $U_C = 0$ ), а при включении напряжения питания по цепи выхода ОС выходное напряжения стало положительным. В таком случае вследствие действия ПОС инвертирующий вход будет находиться под положительным потенциалом. ПОС не дает возможность иметь выходное напряжение, отличное от максимальных значений.

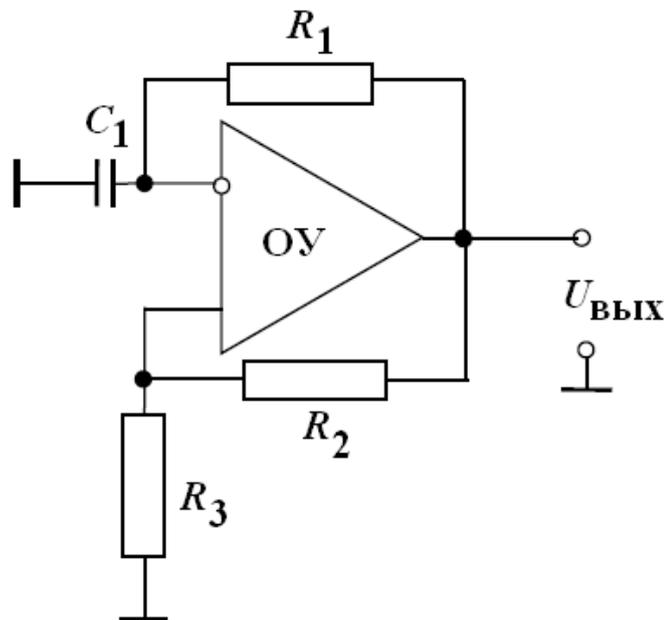


Рис. 4.13. Схема симметричного мультивибратора на ОУ

При промежуточных значениях  $U_{\text{ВЫХ}}$  за счет ПОС сразу увеличивается до  $U_{\text{âüö max}}^+$  или  $U_{\text{âüö max}}^-$ . За счет напряжения  $U_{\text{ВЫХ max}}^+$  начинает происходить заряд конденсатора током, протекающим через резистор  $R_1$ . При этом на входе  $U_{\text{ВХ2}}$  напряжение будет равно

$$U_{\text{âü2}} = U_{\text{âüö max}}^+ \cdot \chi, \quad (4.7)$$

где  $\chi = R_2 / (R_2 + R_3)$ .

Напряжение  $U_{\text{N}}$  увеличивается и при достижении напряжения  $U_{\text{ВХ2}} = U_C$  произойдет обратный скачок. Тогда за счет ПОС на выходе установится напряжение  $U_{\text{âüö max}}^-$ . На неинвертирующем входе будет напряжение  $U_{\text{âü2}} = U_{\text{âüö max}}^- \cdot \chi$ , конденсатор начинает перезаряжаться, и напряжение на нем будет стремиться к напряжению  $U_{\text{âüö max}}^-$ . При

достижении нового значения  $U_{\hat{a}\hat{o}2}$  происходит очередной переборс схемы. Таким образом, в схеме устанавливаются колебания.

Рассмотрим временные диаграммы мультивибратора (рис. 4.14).

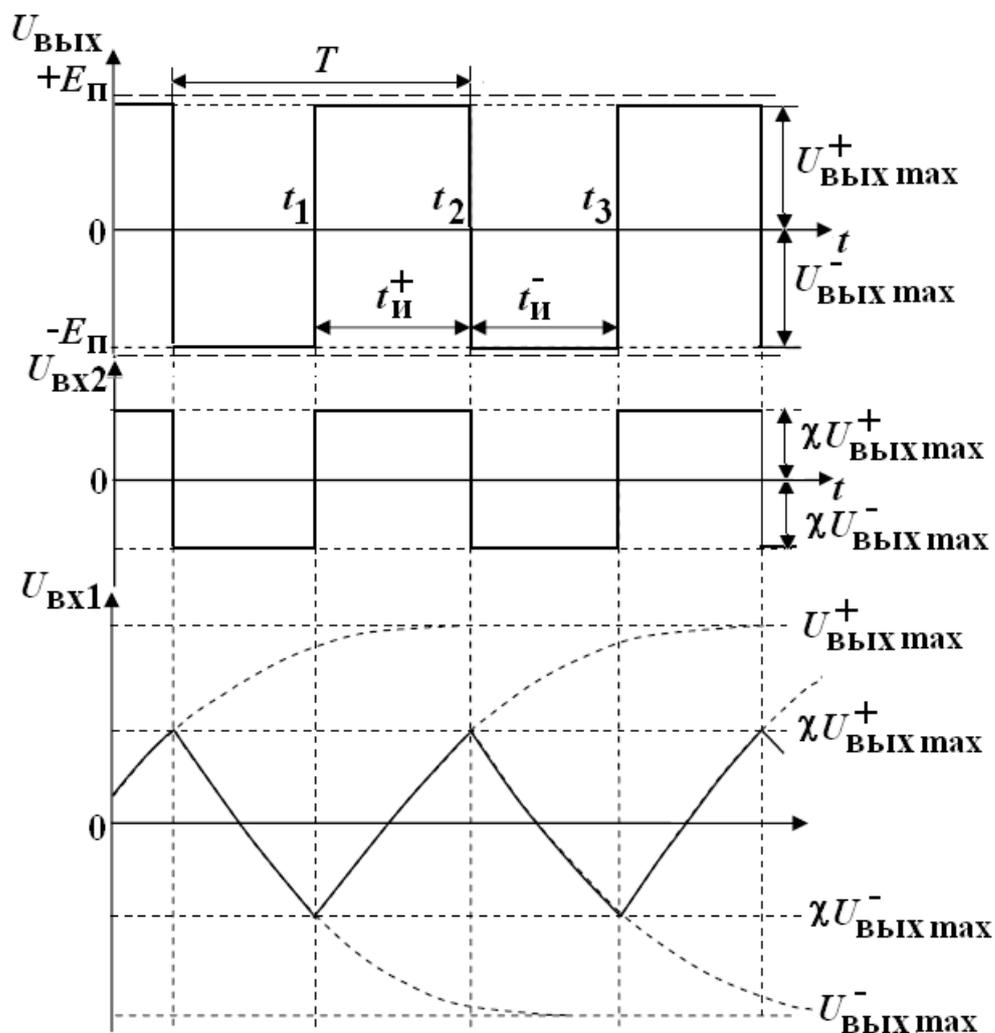


Рис. 4.14. Временные диаграммы симметричного мультивибратора

В момент времени  $t_1$  напряжение  $U_{\text{оп}} = U_{\text{вх1}}$  достигает величины опорного напряжения ОУ, срабатывает как компаратор, и выходное  $U_{\text{вых}}$ , и опорное  $U_{\text{оп}} = U_{\text{вх2}}$  напряжения изменяются на противоположные. С момента времени  $t_1$  устанавливается одно из двух возможных квазистойчивых состояний мультивибратора, и начинается перезарядка конденсатора  $C$  от источника питания  $+E_{\text{п}}$  через резистор обратной связи  $R_1$ . Напряжение  $U_C$  на конденсаторе стремится к напряжению  $U_{\hat{a}\hat{o} \text{ max}}$ . При  $t = t_2$  напряжение на конденсаторе станет равным  $U_C = -U_{\text{оп}}$ ,

произойдет очередной перебор схемы, после которого напряжение  $U_C$  начинает стремиться к  $U_{\text{âûõ}}^+_{\text{max}}$ . Выходное напряжение мультивибратора представляет собой разнополярные прямоугольные импульсы с амплитудой, равной выходным напряжениям насыщения  $U_{\text{âûõ}}^+_{\text{max}}$  и  $U_{\text{âûõ}}^-_{\text{max}}$ , и с периодом следования  $T$ . Емкость  $C$ , входящая в цепь отрицательной обратной связи, перезаряжается с постоянной времени  $\tau = R_1 C_1$ .

Для данной схемы длительности выходных импульсов  $t_{\text{и}}^+$  и  $t_{\text{и}}^-$  (длительности нахождения мультивибратора в квазистойчивых состояниях при  $U_{\text{âûõ}} = U_{\text{âûõ}}^+_{\text{max}}$  и  $U_{\text{âûõ}} = U_{\text{âûõ}}^-_{\text{max}}$ ) одинаковы и равны:

$$t_{\text{и}} = R_1 C_1 \cdot \ln \left( 1 + 2 \frac{R_3}{R_2} \right).$$

Такой мультивибратор называется симметричным. Период следования импульсов  $T$  определяется выражением:

$$T = 2 \tau \ln \left( 1 + 2 \frac{R_3}{R_2} \right). \quad (4.8)$$

### 4.7.3. Одновибратор

Одновибратор предназначен для формирования прямоугольного импульса напряжения требуемой длительности при воздействии на входе короткого запускающего импульса. Одновибратор работает в ждущем режиме. Устойчивое состояние одновибратора характеризует исходный режим работы (*режим ожидания*). Неустойчивое состояние наступает с приходом входного запускающего импульса. Длительность нахождения в этом состоянии определяется времязадающей цепью схемы. Потом одновибратор возвращается в исходное устойчивое состояние. Выходной импульс формируется в результате следования одного за другим двух тактов переключения схемы. Схема одновибратора, приведенная на рис. 4.15, отличается от схемы мультивибратора наличием прямого входа через конденсатор  $C_1$ . Для создания ждущего режима работы параллельно конденсатору  $C$  включен диод  $VD_1$ .

При показанном на рис. 4.15 направлении включения диода  $VD_1$  схема запускается входным импульсом напряжения положительной полярности (рис. 4.16, а).

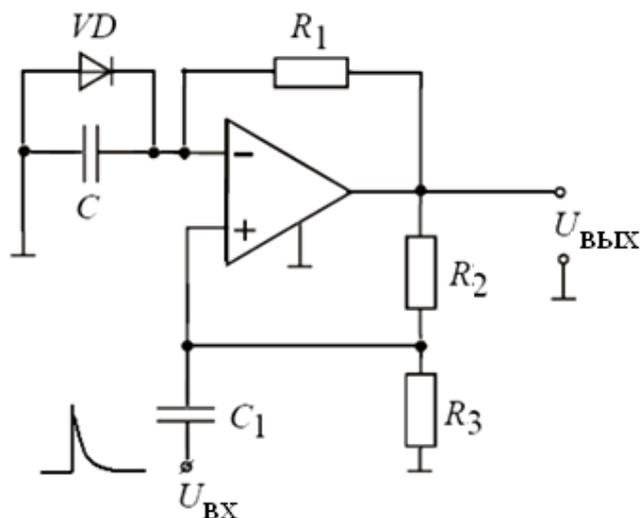


Рис. 4.15. Схема одновибратора

В исходном состоянии напряжение на выходе одновибратора равно  $U_{\text{н.о.}}^-$ , что определяет напряжение на неинвертирующем входе ОУ  $U_{(+)} = \chi \cdot U_{\text{ВЫХ}}^-$ .

Напряжение на инвертирующем входе ОУ  $U_{(-)}$ , равно падению напряжения на диоде, при протекании тока по цепи с резистором  $R_1$ , близко к нулю. Поступающий входной импульс в момент времени  $t_1$  (рис. 4.16, а) переводит ОУ в состояние  $U_{\text{н.о.}}^+ = U_{\text{н.о.}}^+_{\text{max}}$ . На неинвертирующий вход ОУ передается напряжение  $\chi \cdot U_{\text{ВЫХ}}^+_{\text{max}}$ , поддерживающее его изменившееся состояние. Воздействие напряжения положительной полярности на выходе ОУ вызывает процесс заряда конденсатора  $C$  в цепи с резистором  $R_1$ , в которой конденсатор стремится зарядиться до напряжения  $U_{\text{н.о.}}^+_{\text{max}}$ . Однако в процессе заряда емкости напряжение  $U_C$  не достигает  $U_{\text{ВЫХ}}^+_{\text{max}}$ , так как в момент времени  $t_2$  (рис. 4.16, б-г) при  $U_{(-)} = \varphi \cdot U_{\text{ВЫХ}}^+_{\text{max}}$  происходит возврат ОУ в исходное состояние.

После момента времени  $t_2$  в схеме наступает процесс восстановления исходного напряжения на конденсаторе (рис. 4.16, з), который обуславливается изменившейся полярностью напряжения на выходе ОУ.

Режим восстановления заканчивается тем, что напряжение на конденсаторе достигает напряжения отпирания диода  $VD_1$ , которое можно принять равным нулю.

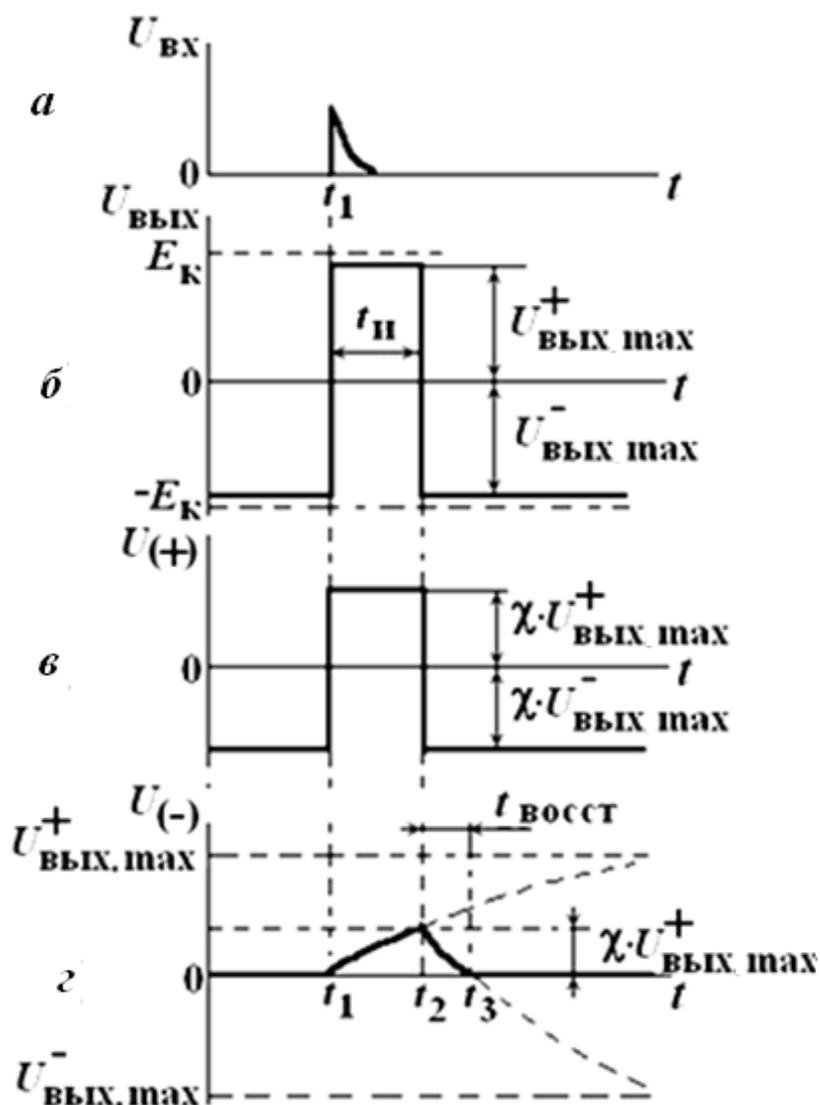


Рис. 4.16. Временные диаграммы одновибратора

Процесс восстановления исходного состояния схемы должен быть завершён к приходу очередного запускающего импульса. Длительность импульса одновибратора равна  $t_{И} = R_1 C \cdot \ln(1 + R_2/R_3)$ , она может регулироваться изменением величины резистора  $R_1$  или соотношения  $R_2/R_3$ .

#### 4.7.4. Генератор линейно изменяющегося напряжения

Генератор линейно изменяющегося напряжения (ГЛИН) – импульсное устройство, в выходном напряжении которого имеется участок, линейно изменяющийся во времени. Схемы ГЛИН могут работать в 3-х режимах: с внешним возбуждением, в ждущем и автоколебательном режимах. Различают три способа создания ГЛИН: 1) с повторительной обратной связью – это введение некоторого компенсирующего напряжения в цепь заряда емкости; 2) со следящей обратной связью – введение напряжения компенсации, равное  $U_C$ ; 3) использование системы типа интегратора.

Для получения линейно изменяющегося (пилообразного) напряжения (ЛИН) используется чередующийся заряд и разряд конденсатора. ЛИН – это импульсное напряжение, которое в течение некоторого времени изменяется практически по линейному закону, а затем возвращается к исходному уровню. ЛИН характеризуется следующими основными параметрами: периодом  $T$ , длительностью рабочего хода  $t_p$ , длительностью обратного хода  $t_{обр}$ , амплитудой  $U_m$ , коэффициентом нелинейности  $\varepsilon$ :

$$\varepsilon = \left[ \left| \frac{dU}{dt} \right|_{t=0} - \left| \frac{dU}{dt} \right|_{t=t_p} \right] / \left| \frac{dU}{dt} \right|_{t=0}, \quad (4.9)$$

где  $\left| \frac{dU}{dt} \right|_{t=0}$  и  $\left| \frac{dU}{dt} \right|_{t=t_p}$  – соответственно скорость изменения напряжения в начале и в конце рабочего хода.

Рассмотрим схему ГЛИН с внешним управлением, созданного по третьему способу (рис. 4.17). Схема состоит из компаратора ( $ОУ_1$ ) и интегратора ( $ОУ_2$ ,  $R_1C$  и  $R_2C$ ). Длительность  $t_{и}$  входного положительного импульса  $U_y$  определяет длительность стадии спада выходного напряжения  $U_{глин}$  (рис. 4.18, а), длительность стадии нарастания  $U_{глин}$  равна паузе  $t_{п}$  между импульсами  $U_y$ .

При поступлении входного напряжения, амплитуда которого  $U_y > 0$ , компаратор переходит в состояние  $U_{\hat{u} \hat{o}}^+ \max$ . Открывается диод  $VD_1$  и напряжение  $U_{глин}$  убывает по линейному закону. Напряжение  $U_{вых}$  можно определить по формуле (3.21), подставив  $R_1$  вместо  $R$ . Крутизна напряжения  $U_{глин}$  на интервале спада  $t_1 - t_2$ :

$$S_c = \frac{dU_{\text{вх}}}{dt} = -\frac{U_{\text{н}}^+}{R_1 \cdot C}. \quad (4.10)$$

При прекращении импульса  $U_y$  компаратор под действием напряжения  $E$  на инвертирующем входе переходит в состояние отрицательного насыщения  $U = U_{\text{н}}^-$ . Открывается диод  $VD_2$ , и интегратор формирует линейно нарастающее напряжение, которое можно определить по формуле (4.10), подставив  $U_{\text{вх}}$  со знаком «минус» и  $R = R_2$ .

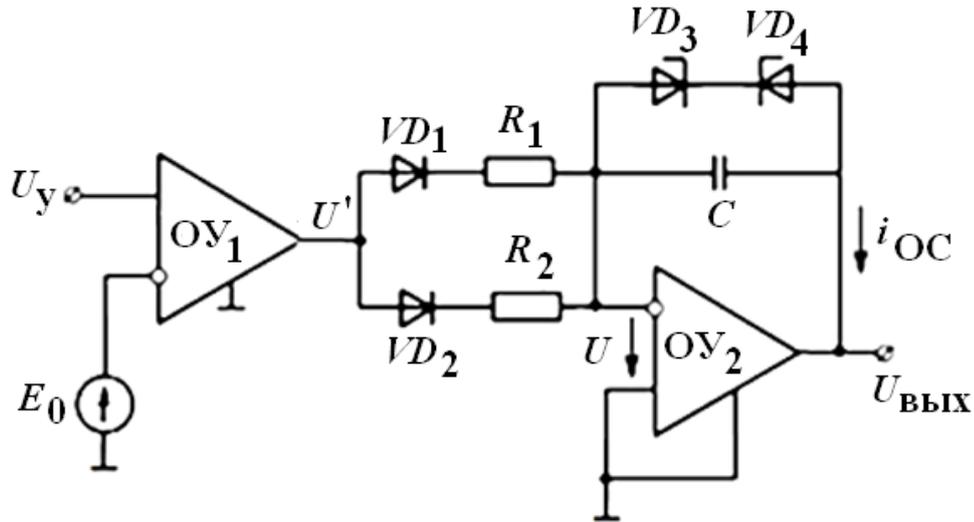


Рис. 4.17. Схема ГЛИН с внешним управлением

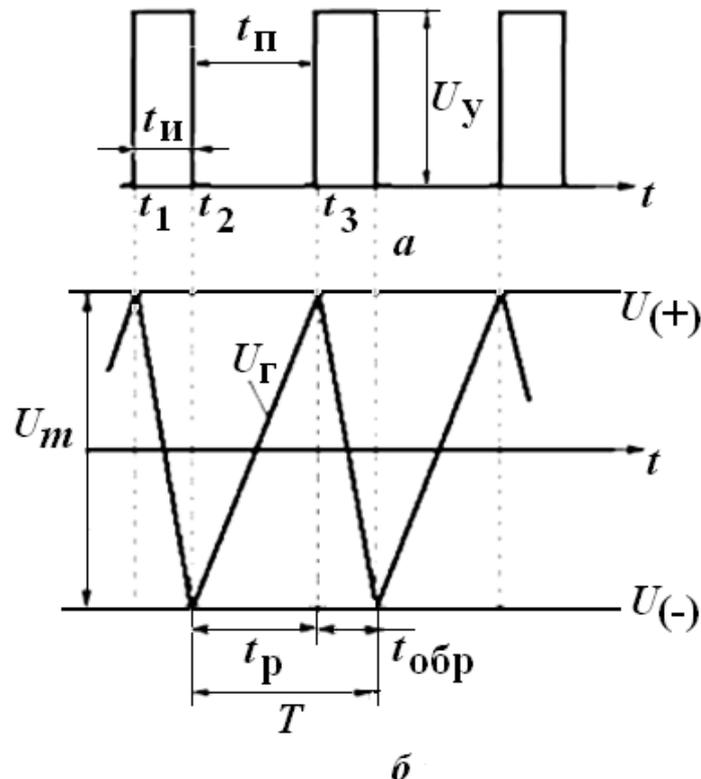


Рис. 4.18. Временные диаграммы ГЛИН

Крутизна нарастания  $U_{\text{глин}}$  на интервале  $t_2 - t_3$ :

$$S_c = \frac{dU_{\text{глин}}}{dt} = \frac{U_{\text{вых max}}^-}{R_2 \cdot C}. \quad .11)$$

В практических схемах максимальное и минимальное значение напряжения  $U_{\text{глин}}$  ограничиваются. В рассматриваемой схеме с этой целью введены стабилитроны  $VD_3$  и  $VD_4$ .

### Контрольные вопросы

1. В чем отличие автогенераторов от генераторов с внешним возбуждением? Каковы условия самовозбуждения автогенератора?
2. Приведите схему генератора с трансформаторной обратной связью. Объясните ее работу.
3. С какой целью применяют  $RC$ -генераторы с фазовым сдвигом в цепи обратной связи? На каких частотах нашли применение  $RC$ -автогенераторы?
4. С какой целью включается в цепь  $\Gamma$ -образный  $RC$ -четыреполюсник?
5. Объясните назначение и принцип действия автогенератора с  $\Gamma$ -образным  $RC$ -четыреполюсником в цепи обратной связи на операционном усилителе.
6. Какой элемент называют электронным ключом? Какие основные параметры характеризуют электронный ключ?
7. Как работает компаратор? Как осуществляется подача положительной обратной связи в компараторах?
8. Какова роль положительной обратной связи в схеме триггера Шмитта?
9. Для чего предназначены мультивибраторы? Какой мультивибратор называют симметричным?
10. В каком режиме работает одновибратор? Чем отличается одновибратор от мультивибратора?
11. Каково назначение генераторов линейно изменяющегося напряжения?

## 5. ЭЛЕМЕНТЫ И УСТРОЙСТВА ЦИФРОВОЙ ТЕХНИКИ

Цифровые микросхемы работают с логическими сигналами, имеющими два разрешенных уровня напряжения: уровень логической единицы и уровень логического нуля.

Большинство логических элементов относится к *потенциальным*, в них используются только потенциальные сигналы и не используются импульсные. Чаще всего логическому нулю соответствует низкий уровень напряжения, а логической единице – высокий уровень (**положительная логика**). При **отрицательной логике** логическому нулю соответствует высокий уровень напряжения, а логической единице – низкий уровень.

К основным параметрам логических элементов относятся: набор логических функций; число входов по ИЛИ и по И; коэффициент разветвления по выходу; потребляемая мощность; динамические параметры – это задержка распространения сигнала и максимальная частота входного сигнала.

Цифровые устройства предназначены для получения, хранения и преобразования информации, представляемой цифровыми кодами.

При построении цифровых устройств используется специальный математический аппарат. Его составными частями служат представление о системах счисления и теория булевых функций.

### 5.1. Логические функции

Основным математическим аппаратом, используемым для синтеза цифровых устройств, является булева алгебра (алгебра логики).

**Логическая функция** – это функция алгебры логики  $f(x_1, x_2, \dots, x_n)$  (ФАЛ), принимающая значения 0 или 1 в результате логических операций над логическими переменными. Число функций определяется числом  $n$  переменных

$$|P_2(n)| = 2^{2^n}, \quad N = 2^{2^n},$$

где  $n$  – число аргументов. При  $n = 1$  число функций равно  $|P_2(1)| = 4$ , при  $n = 2$  –  $|P_2(2)| = 16$  и т.д..

**Логический элемент (ЛЭ)** в электронных схемах – это устройство, реализующее ту или иную логическую функцию. Для изображения логических схем используются условные графические обозначения ЛЭ.

**Конъюнкция** (логическое умножение, операция И, AND): функция  $f$  принимает единичное значение только тогда, когда равны единице абсолютно все входные переменные (рис. 5.1, а).

Логический элемент И выполняет операцию логического умножения над своими входными данными и имеет от 2 до 8 входов и один выход.

**Дизъюнкция** (логическое сложение, операция ИЛИ, OR): функция  $f$  принимает единичное значение, если равна единице хотя бы одна из входных переменных (рис. 5.1, б).

Логический элемент ИЛИ выполняет операцию логического сложения над своими входными данными и так же, как и логический элемент И, имеет от 2 до 8 входов и один выход.

**Инверсия** (отрицание, операция НЕ, NOT): функция одной переменной, принимает единичное значение, если входная переменная равна «0» (рис. 5.1, в). Логический элемент НЕ выполняет операцию логического отрицания над своими входными данными и имеет один вход и один выход. Иногда его называют инвертор, так как он инвертирует входной сигнал.

Минимальное количество функций двух переменных, через которое можно выразить все другие логические функции, называется **функционально полным набором логических функций**. Три перечисленные функции называют основными функциями, так как они составляют функционально полную систему.

**Стрелка Пирса** – отрицание логического сложения (отрицание от дизъюнкции), или функция ИЛИ-НЕ (NOR), представляет последовательное выполнение функций логического сложения и отрицания (рис. 5.1, г). Данная функция равна «0», если равен «1» хотя бы один из ее аргументов, и равна «1», если все ее аргументы равны «0».

**Штрих Шеффера** – отрицание от логического умножения (отрицание от конъюнкции), или функция И-НЕ (NAND), представляет последовательное выполнение функций логического умножения и отрицания (рис. 5.1, д). Данная функция равна «1», если равен «0» хотя бы один из ее аргументов, и равна «0», если все ее аргументы равны «1».

**Сложение по модулю 2**. Сумма по модулю 2 – функция равна «1», когда нечетное число переменных равно «1», функция равна «0», когда четное число переменных равно «1». Функция обозначается: в виде  $f = \Sigma_{mod2}$  (рис. 5.1, е). Для двух переменных  $\Sigma_{mod2}$  совпадает с функцией «исключающее ИЛИ».

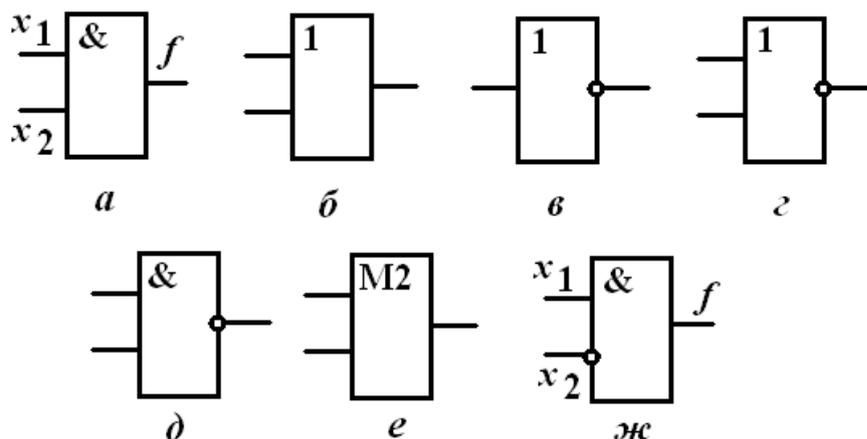


Рис. 5.1. Условные графические обозначения и таблицы истинности элементов: *а* – И, *б* – ИЛИ, *в* – НЕ, *г* – ИЛИ-НЕ, *д* – И-НЕ, *е* – сумма по модулю 2, *ж* – запрет

ЛЭ **ЗАПРЕТ** имеет в простейшем случае два входа (рис. 5.1, *ж*): разрешающий ( $x_1$ ) и запрещающий ( $x_2$ ). Выходной сигнал повторяет сигнал на разрешающем входе  $x_1$ , если  $x_2 = 0$ . При  $x_1 = 1$  на выходе возникает сигнал «0» независимо от значения  $x_1$ .

## 5.2. Базовые логические элементы

Базовые логические элементы (БЛЭ) реализуют основные логические операции. В настоящее время наибольшее распространение получили следующие БЛЭ: транзисторно-транзисторная логика (ТТЛ); эмиттерно-связанная логика (ЭСЛ); интегрально-инжекционная логика (И<sup>2</sup>Л); логика на однотипных полевых транзисторах (МОП); логика на комплементарных полевых транзисторах (КМОП). ЛЭ реализуются в виде интегральных микросхем, когда в одном корпусе выполняется сразу несколько логических элементов.

**Элементы ТТЛ.** На рис. 5.2 приведена схема ТТЛ-элемента И–НЕ с простым инвертором. Операция И реализуется здесь многоэмиттерным транзистором  $T_1$ , а транзистор  $T_2$  служит в качестве инвертора. Многоэмиттерные транзисторы легко реализуются в интегральной технологии и служат основой ТТЛ-элементов.

Если на всех входах (эмиттерах транзистора  $VT_1$ ) действует сигнал «1» (высокий потенциал), то все переходы эмиттер – база транзистора  $VT_1$  закрыты. Потенциал базы транзистора  $VT_2$  близок к нулю, а переход

коллектор – база транзистора  $VT_1$  открыт приложенным в прямом направлении напряжением источника  $+E$ . Ток коллекторного перехода транзистора  $VT_1$  проходит через переход «эмиттер – база» транзистора  $VT_2$ , переводя его в режим насыщения, а на выходе появляется сигнал «0» (низкий потенциал). Если на одном из входов появится сигнал «0», то соответствующий переход «эмиттер – база» транзистора  $VT_1$  откроется и его базовый ток перебросится из коллекторной цепи в эмиттерную.

В результате транзистор  $VT_2$  закроется и на выходе появится высокий потенциал («1»). Таким образом, сигнал «0» может быть на выходе только при сигналах «1» на всех входах, что соответствует операции И – НЕ.

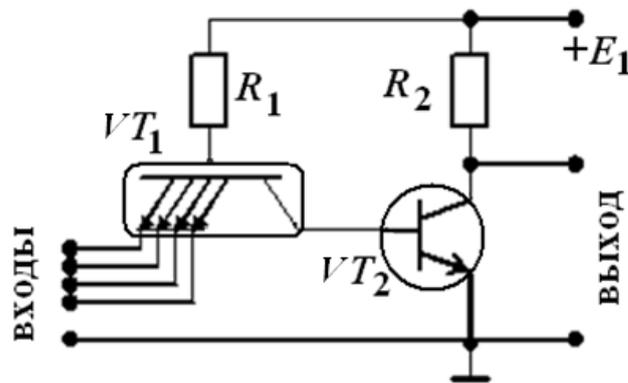


Рис. 5.2. ТТЛ-элемент И-НЕ: с простым инвертором

На практике используют ТТЛ-элементы со сложным инвертором, позволяющим увеличить нагрузочную способность элемента. На рис. 5.3 приведена схема такого элемента И-НЕ.

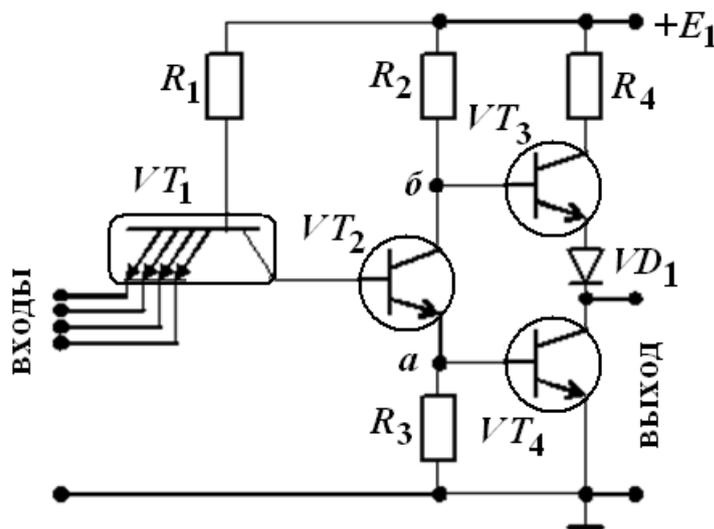


Рис. 5.3. ТТЛ-элемент И-НЕ: со сложным инвертором

Транзистор  $VT_3$  выполняет функции эмиттерного повторителя с нагрузкой в виде транзистора  $VT_4$ . При воздействии сигнала «1» на все входы транзистор  $VT_2$  насыщен, как показано ранее. Следовательно, транзистор  $VT_4$  также насыщен из-за высокого потенциала на его входе (точка  $a$ ), создаваемого эмиттерным током транзистора  $VT_2$  на резисторе  $R_3$ . Благодаря низкому потенциалу коллектора транзистора  $VT_2$  (точка  $b$ ) транзистор  $VT_3$  закрыт. При воздействии сигнала «0» хотя бы на один из входов транзистор  $VT_2$  закрывается, а транзистор  $VT_3$  открывается из-за повышения потенциала точки  $b$  и работает как эмиттерный повторитель. Диод  $VD_1$  служит для обеспечения режима смещения транзистора  $VT_3$ , т.е. для того, чтобы этот транзистор был закрыт при насыщенном транзисторе  $VT_2$ . Прямое напряжение на диоде  $VD_1$  составляет около 0,5 В и служит для запираания транзистора  $VT_3$ .

**Элементы ЭСЛ** – самые быстродействующие современные логические схемы. Они являются основой для построения высокопроизводительных и высокоскоростных систем. Различные варианты элементов ЭСЛ реализуются на основе переключателя тока (рис. 5.4).

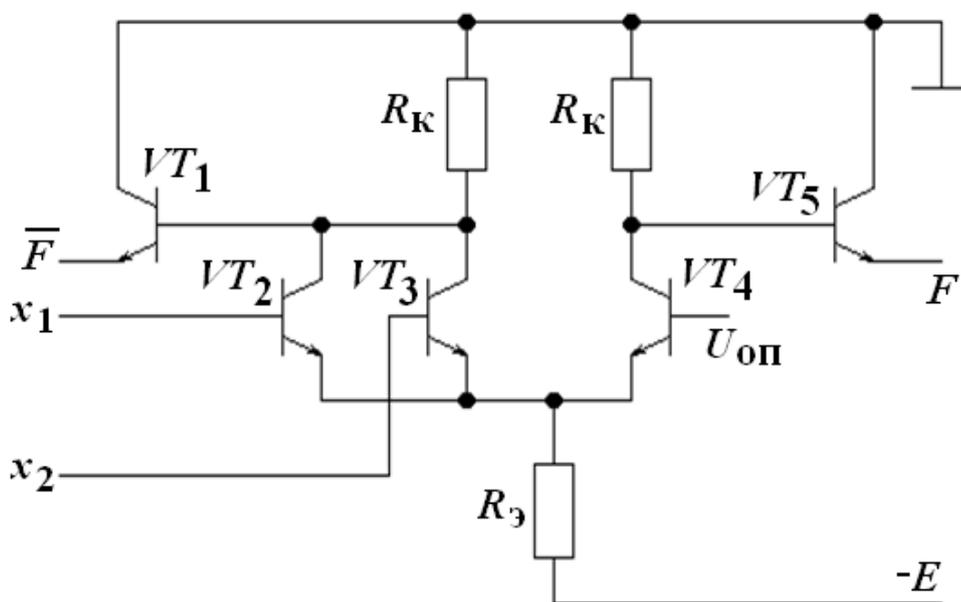


Рис. 5.4. Схема базового элемента ЭСЛ

Переключатель тока образован транзисторами  $VT_2 - VT_4$  и резисторами  $R_k$  и  $R_3$ . Транзисторы  $VT_1$  и  $VT_5$  являются эмиттерными повторителями и предназначены для согласования уровней между отдельными ЭСЛ элементами и переключения большой емкостной

нагрузки. На базу транзистора  $VT_4$  подается опорное напряжение  $U_{оп}$ , равное  $-1,1... -1,2$  В, которое задает порог переключения токов между транзисторами  $VT_2$ ,  $VT_3$  и  $VT_4$ . Если на оба входа переключателя тока поданы потенциалы ниже  $U_{оп}$ , то транзисторы  $VT_2$ ,  $VT_3$  будут закрыты и весь ток будет протекать через транзистор  $VT_4$ . Номиналы резисторов  $R_K$  и  $R_3$  выбираются таким образом, чтобы транзистор  $VT_4$ , и соответственно транзисторы  $VT_2$  и  $VT_3$ , никогда не попадали в режим насыщения. При этом падение напряжения на резисторе  $R_K$  примерно равно логическому перепаду ( $U_{л} = 0,8$  В). В этом случае на выходе  $F$  сформируется потенциал, соответствующий логическому нулю.

Если же хотя бы на один из входов будет подано напряжение выше порогового, то весь ток будет протекать через транзисторы  $VT_2$  или  $VT_3$ , а транзистор  $VT_4$  – закроется. При этом на выходе  $F$  сформируется логическая единица, а на выходе  $F$  – логический ноль. Таким образом, базовый элемент ЭСЛ выполняет операции ИЛИ-НЕ и ИЛИ. Рассмотренный логический элемент относится к классу наиболее быстродействующих элементов.

**Логика на МОП-транзисторах.** Логические элементы на МОП-транзисторах обладают малой мощностью потребления и большим входным сопротивлением.

В основе работы статических логических устройств на МОП-транзисторах лежит работа простейшего инвертора или ключа (рис. 5.5).

Логические схемы на МОП-транзисторах выполняют логические функции И-НЕ или ИЛИ-НЕ в зависимости от того, как определены уровни «0» и «1» относительно напряжения питания. На рис. 5.5, *а* приведена схема логического элемента, реализующего функцию И-НЕ. Логическое умножение осуществляется за счет *последовательного соединения* транзисторов  $VT_1$  и  $VT_2$ . Верхний транзистор  $VT$  выполняет роль нагрузки. Ток через  $VT$  может течь лишь при условии, что транзисторы  $VT_1$  и  $VT_2$  открыты («1» на обоих входах  $x_1$  и  $x_2$ ). На выходе  $F = 0$  (низкий уровень потенциала). Если хотя бы на одном входе имеется низкий уровень потенциала, то соответствующий транзистор заперт и на выходе будет высокий уровень (логическая «1»), т.е. схема реализует функцию И-НЕ. При *параллельном соединении* транзисторов схема выполняет логическую функцию ИЛИ-НЕ (рис. 5.5, *б*).

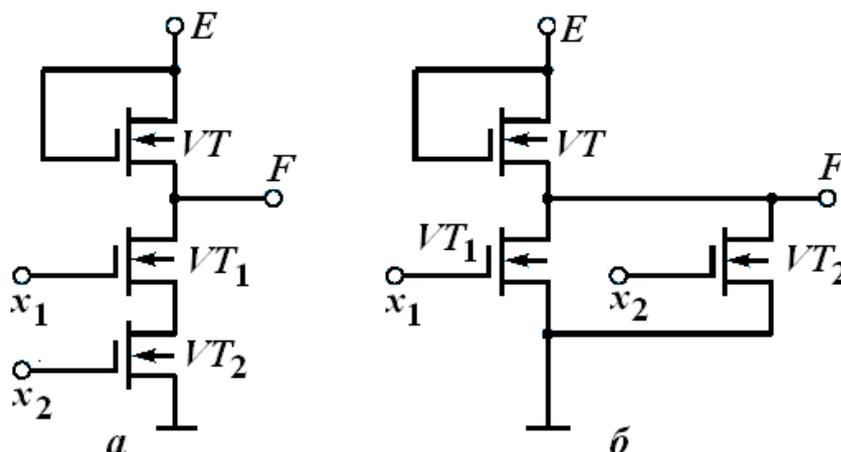


Рис. 5.5. Простейшие логические схемы на МДП транзисторах:  
*a* – последовательная (И-НЕ); *б* – параллельная (ИЛИ-НЕ)

Здесь транзистор  $VT$  играет роль нагрузочного резистора, включенного в общей стоковой цепи транзисторов  $VT_1$  и  $VT_2$ . При сигнале «0» (низкий уровень) на входах все транзисторы заперты и на выходе действует сигнал «1» (потенциал  $+E$ ). Если хотя бы на одном из входов действует сигнал «1», соответствующий транзистор переходит в режим насыщения и на выходе появляется «0».

Быстродействие схемы при параллельном включении транзисторов значительно выше. Недосток микросхем на полевых транзисторах – меньшее быстродействие по сравнению с ТТЛ-элементами.

**Элемент КМОП.** Еще более экономичны логические элементы на комплементарных (дополнительных) МОП-транзисторах. В них используются МОП-транзисторы с каналами разных типов ( $p$  и  $n$ ), включенных последовательно с источником питания. КМОП-элементы потребляют энергию источников питания только в режиме переключения и практически не потребляют ее в статических состояниях («0» и «1»).

Затворы парных (комплементарных) транзисторов объединяются. В результате при любом входном сигнале («0» или «1») один из транзисторов открыт, а другой – закрыт, и ток от источника не отбирается. Ток потребляется только в момент переключения, чем и достигается высокая экономичность.

На рис. 5.6, *a* приведена схема инвертора на КМОП-логике. КМОП-инвертор содержит комплементарную пару МОП-транзисторов  $VT_1$  и  $VT_2$ , индуцированные каналы которых (соответственно,  $p$ - и  $n$ -типов) включены последовательно.

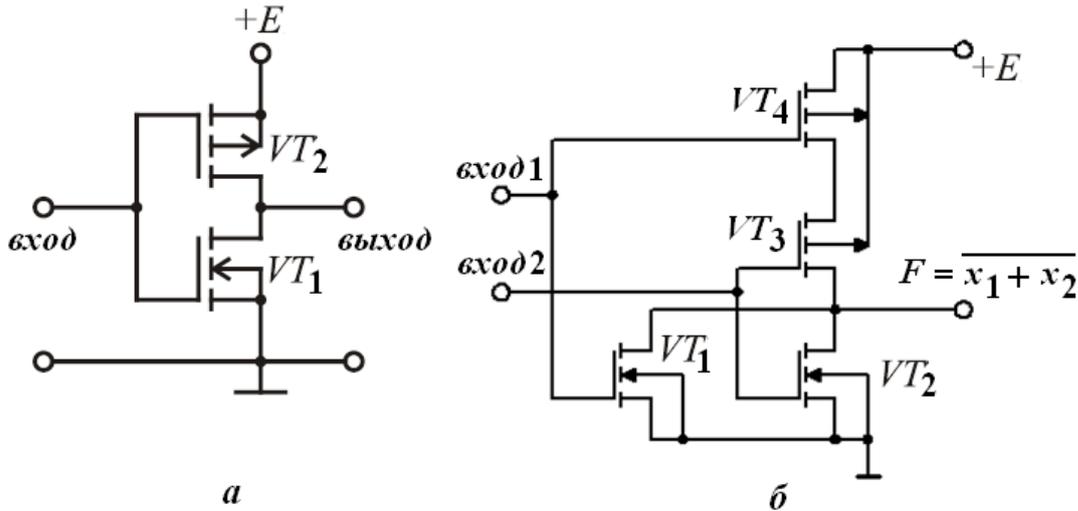


Рис. 5.6. Схема КМОП-элементов: а – НЕ; б – ИЛИ-НЕ

При  $U_{\text{вх}} = 0$  («0») открыт  $p$ -канальный транзистор  $VT_2$ ,  $n$ -канальный транзистор  $VT_1$  закрыт, а  $U_{\text{вых}} = E$  («1»). Если  $U_{\text{вх}} = E$ , то транзистор  $VT_2$  закрыт, а транзистор  $VT_1$  открыт и  $U_{\text{вых}} = 0$ . На рис. 5.6, б приведена схема КМОП-элемента ИЛИ-НЕ, состоящая из двух пар транзисторов  $VT_1$  и  $VT_4$ ,  $VT_2$  и  $VT_3$ . При  $U_{\text{вх1}} = U_{\text{вх2}} = 0$   $n$ -канальные транзисторы  $VT_1$  и  $VT_2$  закрыты, а  $p$ -канальные транзисторы  $VT_4$  и  $VT_3$  открыты и  $U_{\text{вых}} = E$  («1»).

Если  $U_{\text{вх1}} = E$ , а  $U_{\text{вх2}} = 0$ , то транзистор  $VT_1$  открыт, транзистор  $VT_4$  закрыт, транзистор  $VT_2$  закрыт, транзистор  $VT_3$  открыт и  $U_{\text{вых}} = 0$ , т.е. схема реализует операцию ИЛИ-НЕ.

Недостаток КМОП-элементов – сравнительно низкое быстродействие.

**Интегральная инжекционная логика.** Схемы И<sup>2</sup>Л выполняются в интегральном исполнении. Основой И<sup>2</sup>Л элементов является инвертор (рис. 5.7, а), составленный из двух транзисторов. Транзистор  $VT_1$  является транзистором  $n$ - $p$ - $n$ -типа, а транзистор  $VT_2$  –  $p$ - $n$ - $p$ -типа, причем одна из областей  $n$ -типа является как базой транзистора  $VT_1$ , называемого инжектором (отсюда и название логики), так и эмиттером транзистора  $VT_2$ , а база транзистора  $VT_2$  является коллектором инжектора. Функционально транзистор  $VT_1$  выполняет роль нагрузочного резистора, а  $VT_2$  – полупроводникового ключа.

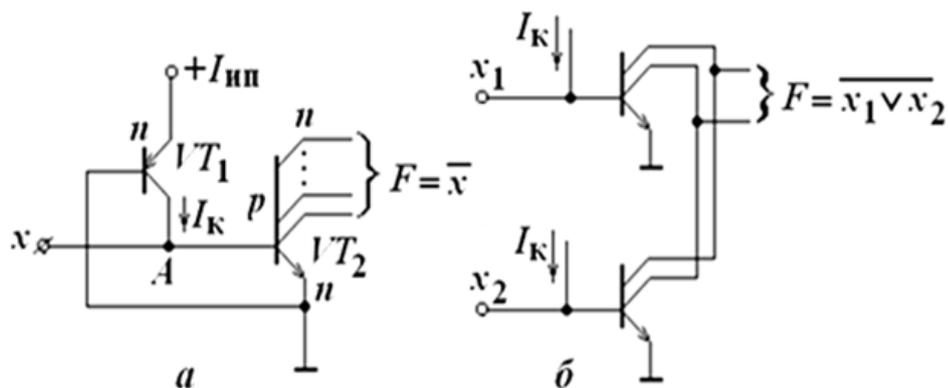


Рис. 5.7. Базовые элементы логики И<sup>2</sup>Л: а – НЕ, б – ИЛИ–НЕ

Выходной транзистор – многоколлекторный, это обеспечивает развязку выходов друг от друга. Если ключевой транзистор предыдущей схемы открыт, то через него замыкается на корпус ток  $I_K$  транзистора  $VT_1$ , заданный внешним источником тока, и не поступает в базу транзистора  $VT_2$ , оставляя его закрытым. Если же ключевой транзистор предыдущей схемы заперт, то ток  $I_K$  потечет в базу  $VT_2$  и вызовет его открывание. Таким образом, рассматриваемый базовый элемент реализует операцию НЕ, принимая открытое состояние  $VT_2$  за нуль, а запертое – за единицу.

Соединив параллельно (рис. 5.7, б) два базовых элемента, можно получить реализацию базиса ИЛИ-НЕ.

**Основные характеристики ЛЭ.** Быстродействие характеризуется средним временем задержки распространения сигнала (рис. 5.8).

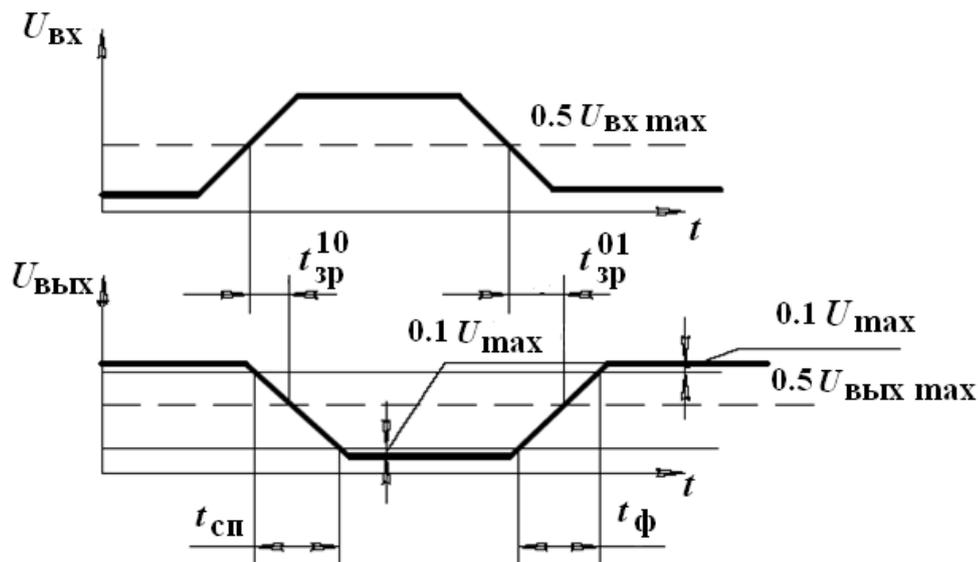


Рис. 5.8. Временные параметры БЛЭ

Временем задержки распространения  $t_{з\ p}$  называется временной интервал между перепадами входного и выходного напряжений. Различают два времени задержки распространения  $t_{з\delta}^{10}$  и  $t_{з\delta}^{01}$ . Для современных ЛЭ задержка распространения составляет обычно единицы наносекунд. Длительность переключения выходного сигнала – временной интервал, в течение которого выходное напряжение БЛЭ изменяется от 0,1 до 0,9 значения напряжения логического перепада. Различают длительность фронта  $t_{ф}$  и длительность спада  $t_{сп}$ . *Коэффициент разветвления по выходу* характеризует число входов ЛЭ, которые одновременно могут быть подключены к выходу ЛЭ. *Коэффициент объединения по входу* определяет максимальное возможное число входов ЛЭ. *Помехоустойчивость* характеризует способность ЛЭ правильно функционировать при наличии помех и определяется максимально допустимым напряжением помехи.

### Контрольные вопросы

1. Назовите операции булевой алгебры. Как они описываются с помощью таблиц истинности?
2. Приведите условные графические обозначения логических элементов И, ИЛИ, НЕ. Какие логические операции выполняют элементы И, ИЛИ, НЕ, И-НЕ, ИЛИ-НЕ?
3. Приведите схему базового элемента И-НЕ ТТЛ и опишите ее функционирование.
4. Для чего в схемах ТТЛ используется сложный выходной инвертор?
5. Опишите функционирование схемы ЛЭ ЭСЛ.
6. Какие особенности характеризуют схемы на базе МДП-транзисторов?
7. Приведите схемы ЛЭ КМДП логики, выполняющие операции И-НЕ и ИЛИ-НЕ.
8. В чем заключаются особенности ЛЭ И<sup>2</sup>Л?

## 6. КОМБИНАЦИОННЫЕ УСТРОЙСТВА

Цифровые устройства делятся на два класса: **комбинационные** и **последовательностные**. Выходные состояния комбинационных устройств не зависят от их состояний в предыдущий момент времени. Схемы комбинационных устройств не содержат элементов памяти.



Указанный в первом столбце порядковый номер строки является фактически десятичным эквивалентом подаваемого на входы двоичного числа. Действительно, например, в строке с номером № = 6 комбинация значений входных сигналов  $x_2, x_1, x_0$  равна 110, что в десятичной системе соответствует числу 6. На указанной строке единичный уровень выходного сигнала будет наблюдаться на выходе  $y_6$ .

Так как трехразрядный дешифратор имеет  $2^3 = 8$ -выходов, то его работа описывается восемью логическими функциями, которые имеют вид:

$$\begin{aligned}
 y_0 &= \bar{x}_3 \cdot \bar{x}_2 \cdot \bar{x}_1, & y_4 &= x_3 \cdot \bar{x}_2 \cdot \bar{x}_1, \\
 y_1 &= \bar{x}_3 \cdot \bar{x}_2 \cdot x_1, & y_5 &= x_3 \cdot \bar{x}_2 \cdot x_1, \\
 y_2 &= \bar{x}_3 \cdot x_2 \cdot \bar{x}_1, & y_6 &= x_3 \cdot x_2 \cdot \bar{x}_1, \\
 y_3 &= \bar{x}_3 \cdot x_2 \cdot x_1, & y_7 &= x_3 \cdot x_2 \cdot x_1.
 \end{aligned}
 \tag{6.1}$$

Эти выражения позволяют построить функциональную схему дешифратора (рис. 6.1). Такие дешифраторы называются линейными (или матричными). На рис. 6.2 показано условное графическое изображение дешифратора.

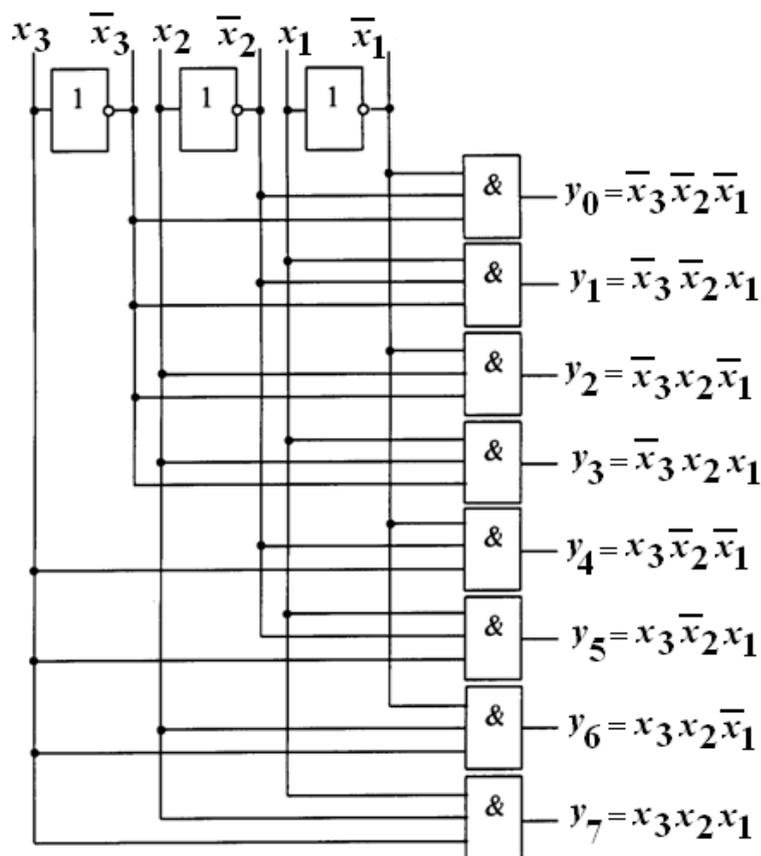


Рис. 6.1. Схема дешифратора 3×8

Дешифраторы могут иметь вход разрешения работы  $E$  (*Enable*). Только при наличии на этом входе активного сигнала на одном из выходов появится активный сигнал. Наличие входа разрешения позволяет наращивать разрядность дешифратора.

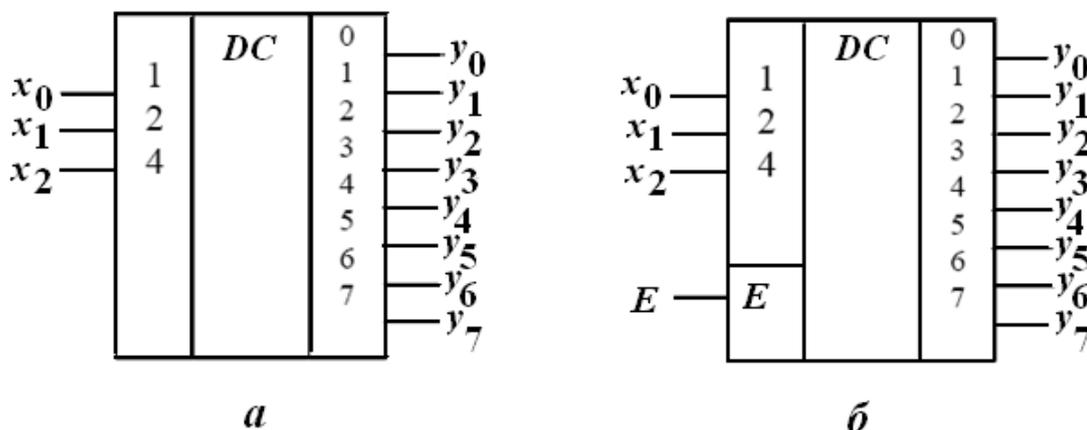


Рис. 6.2. Условное графическое изображение дешифраторов «3 × 8»:  $a$  – линейного;  $b$  – с активными единичными сигналами на выходах и входе  $E$

Кроме дешифраторов с прямыми входами и выходами применяются дешифраторы с инверсными входами и выходами.

**Шифратор** (*coder*) – это комбинационное устройство, выполняющее функции, обратные дешифратору (рис. 6.3).

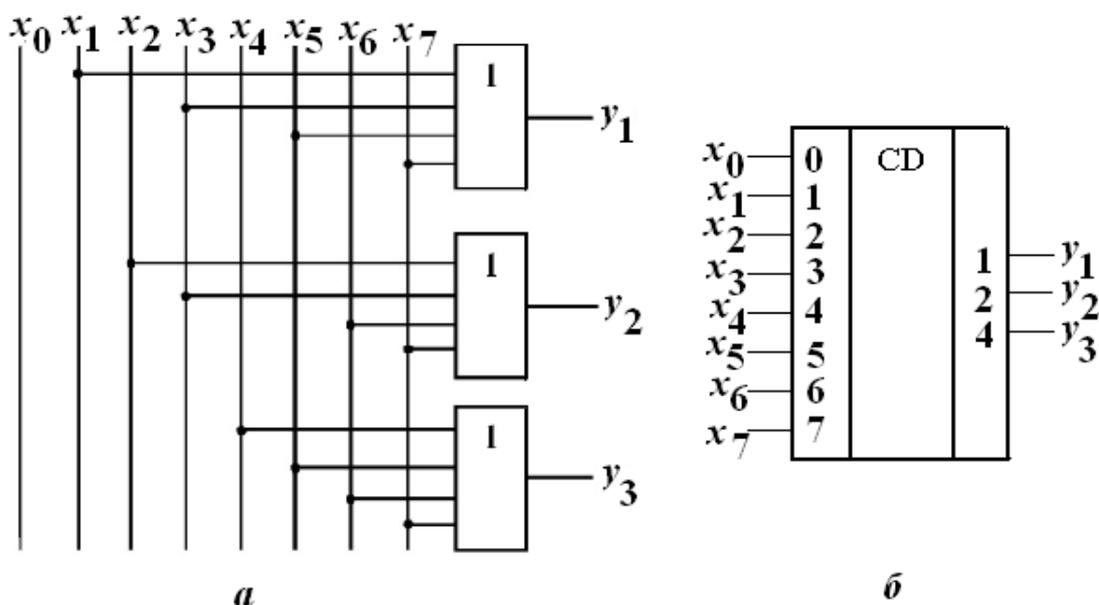


Рис. 6.3. Шифратор с прямыми входами и выходами:  $a$  – схема;  $b$  – условное обозначение

При подаче сигналов на один из его входов (унитарный код) на выходе должен образоваться соответствующий двоичный код. Если число входов шифратора равно  $2^m$ , то число выходов, очевидно, должно быть равным  $m$ , т.е. числу разрядов двоичного кода. Проиллюстрируем, синтез схемы шифратора при  $m = 3$ . Данный шифратор описывается следующей системой логических выражений которые составлены по единицам СДНФ функции выхода:

$$y_1 = x_1 + x_3 + x_5 + x_7, \quad y_2 = x_2 + x_3 + x_6 + x_7, \quad y_3 = x_4 + x_5 + x_6 + x_7. \quad (6.2)$$

Так как аргумент  $x_0$  не входит ни в одну из логических функций (6.2), то шина остается незадействованной. Т.е., строго говоря, шифратор реагирует на  $(2^m - 1)$  входов. Кроме шифраторов с прямыми входами и выходами применяются шифраторы с инверсными входами и выходами.

Таблица истинности шифратора имеет вид (табл. 6.2).

Таблица 6.2

Таблица истинности шифратора

Входы								Выходы		
$x_0$	$x_1$	$x_2$	$x_3$	$x_4$	$x_5$	$x_6$	$x_7$	$y_3$	$y_2$	$y_1$
0	0	0	0	0	0	0	1	1	1	1
0	0	0	0	0	0	1	0	1	1	0
0	0	0	0	0	1	0	0	1	0	1
0	0	0	0	1	0	0	0	1	0	0
0	0	0	1	0	0	0	0	0	1	1
0	0	1	0	0	0	0	0	0	1	0
0	1	0	0	0	0	0	0	0	0	1
1	0	0	0	0	0	0	0	0	0	0

## 6.2. Мультиплексоры и демультиплексоры

**Мультиплексор** – это комбинационная многовходовая схема с одним выходом. Входы мультиплексора подразделяются на информационные  $x_0, x_1, \dots, x_{n-1}$  и управляющие (адресные)  $A_0, A_1, \dots, A_{k-1}$ . Обычно  $2^k = n$ , где  $k$  и  $n$  – число адресных и информационных входов соответственно. Двоичный код, поступающий на адресные входы,

определяет (выбирает) один из информационных входов, значение переменной с которого передается на выход  $y$ , т.е. мультиплексор реализует функцию:

$$y = x_i, \text{ если } \sum_{i=0}^{k-1} A_i \cdot 2^i = i. \quad (6.3)$$

Таблица функционирования, описывающая работу мультиплексора, имеющего, например,  $n = 4$  информационных ( $x_0, x_1, x_2, x_3$ ) и  $k = 2$  адресных ( $A_0, A_1$ ) входов, представлена в табл. 6.3.

Вариант схемной реализации мультиплексора «4-1» («четыре в один», т.е. коммутирующего данные от одного из четырех входов на единственный выход) и его условное графическое изображение представлены на рис. 6.4. Здесь мультиплексор построен как совокупность двухвходовых конъюнкторов данных (их число равно числу информационных входов), управляемых выходными сигналами дешифратора, дешифрирующего двоичный адресный код. Выходы конъюнкторов объединены схемой ИЛИ.

Таблица 6.3.

Таблица соответствия мультиплексора

$A_1$	$A_0$	$x_0$	$x_1$	$x_2$	$x_3$	$y$
0	0	0	*	*	*	0 } 1 } $x_0$
0	0	1	*	*	*	
0	1	*	0	*	*	0 } 1 } $x_1$
0	1	*	1	*	*	
1	0	*	*	0	*	0 } 1 } $x_2$
1	0	*	*	1	*	
1	1	*	*	*	0	0 } 1 } $x_3$
1	1	*	*	*	0	

\* – значение входа не влияет на значение  $y$

Работа мультиплексора при этом описывается соотношением

$$y = x_0 \overline{A_1} \overline{A_0} + x_1 \overline{A_1} A_0 + x_2 A_1 \overline{A_0} + x_3 A_1 A_0. \quad (6.4)$$

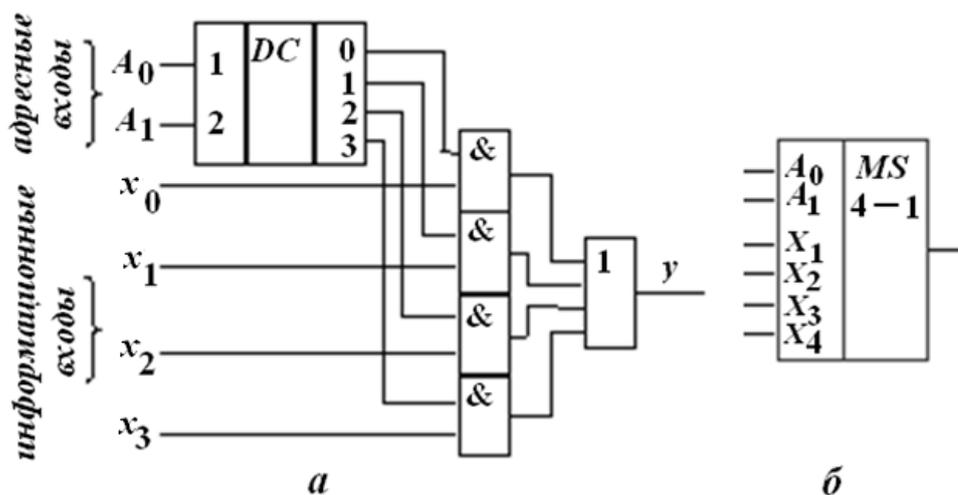


Рис. 6.4. Мультиплексор: *a* – схема с дешифратором;  
*б* – условное обозначение мультиплексора

Из (6.4) следует, что при любом значении адресного кода все слагаемые, кроме одного равны нулю. Ненулевое слагаемое равно  $x_i$ , где  $i$  – значение текущего адресного кода.

В тех случаях, когда функциональные возможности мультиплексоров не удовлетворяют разработчиков по числу информационных входов, прибегают к их каскадированию с целью наращивания числа входов до требуемого значения.

**Демультимплексоры** в функциональном отношении противоположны мультиплексорам. Здесь сигналы с одного информационного входа распределяются в желаемой последовательности по нескольким выходам. Выбор нужной выходной шины, как и в мультиплексорах, обеспечивается кодом на адресных входах. При  $m$ -адресных входах демультимплексор может иметь в зависимости от конструкции до  $2^m$ -выходов.

Логическая структура простого демультимплексора вида «1→4» представлена на рис 6.5, *a*. Здесь  $A_1, A_2$  – адресные ходы,  $x_1$  – информационный вход. Возможен также разрешающий вход.

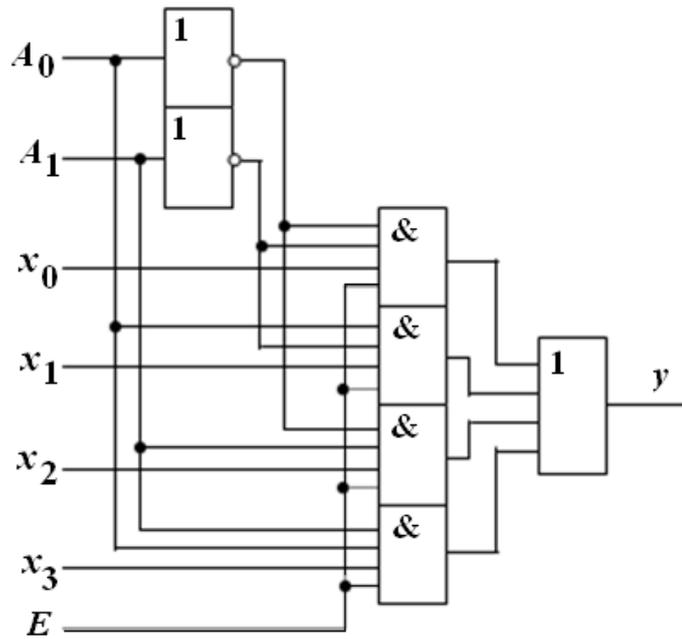


Рис. 6.5. Схема мультиплексора «4→1»

Схема функционирует согласно таблице 6.4.

Таблица 6.4

Таблица истинности демультиплексора

$A_1$	$A_2$	$x$	$F_1$	$F_2$	$F_3$	$F_4$
0	0	1	1	0	0	0
0	1	1	0	1	0	0
1	0	1	0	0	1	0
1	1	1	0	0	0	1

Схема и условное графическое изображение демультиплексора представлены на рис. 6.6, а и б соответственно. На рис. 6.6, в дана схема объединения мультиплексора и демультиплексора для последовательной передачи данных.

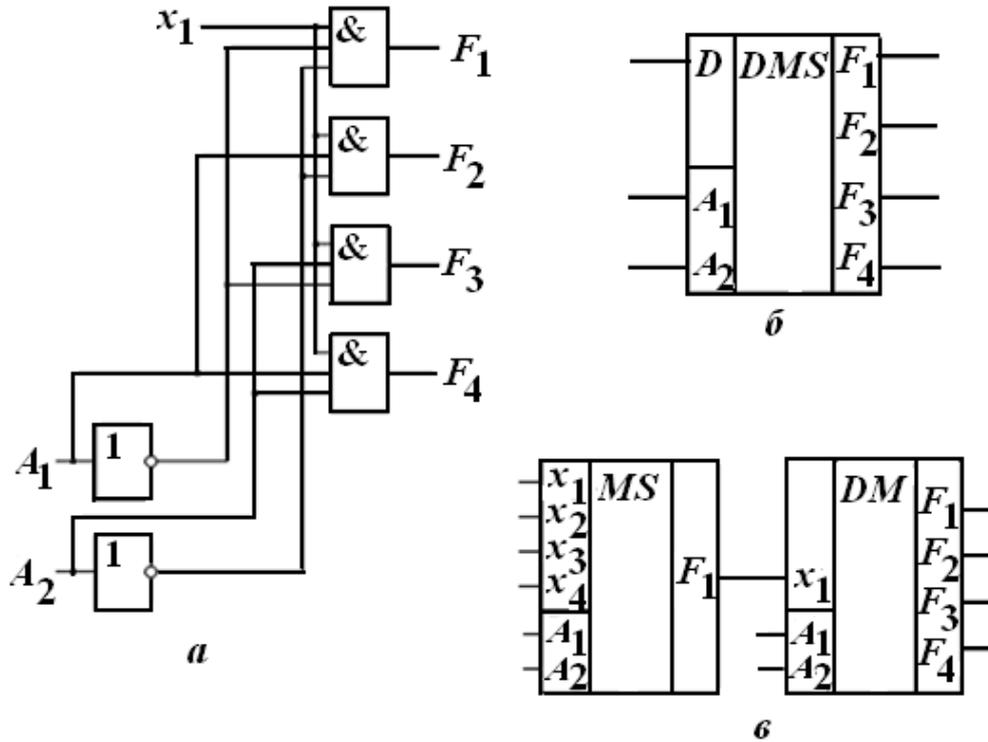


Рис. 6.6. Демультимплексор с прямыми управляющими входами:  
 а – схема; б – условное графическое изображение;  
 в – схема последовательной передачи данных

### 6.3. Сумматоры

Все многообразие математических операций (вычитание, умножение, деление, вычисление тригонометрических функций, извлечение корня и т.д.) можно свести к единственной операции сложения прямых и обратных сдвинутых влево или вправо на то или иное число разрядов кодов чисел. Поэтому одним из узлов арифметических ЭВМ является сумматор.

**Сумматор «по модулю два»** представляет собой устройство с двумя входами ( $X$  и  $Y$ ), на выходе у которого сигнал «1» появляется только в том случае, когда на входах действуют противоположные (неравнозначные) сигналы, т.е. «0» и «1». Это устройство называют также схемой неравнозначности или схемой "исключающее ИЛИ".

Название «по модулю два» этот сумматор получил потому, что соответствует значению младшего разряда при суммировании одноразрядных двоичных чисел  $X$  и  $Y$ .

Рассмотрим сложение двух одноразрядных двоичных чисел, для чего составим таблицу сложения (таблицу истинности), в которой отразим значения входных чисел  $x$  и  $y$ , значение результата суммирования  $S$  и значение переноса в старший разряд  $P$  (таблица 6.5). Работа устройства,

реализующего таблицу истинности, описывается следующими уравнениями:

$$S = x \cdot \bar{y} + \bar{x} \cdot y; \quad P = x \cdot y.$$

Очевидно, что по отношению к столбцу  $S$  реализуется логическая функция «исключающее ИЛИ», т.е.

$$S = x \oplus y. \quad (6.5)$$

Таблица 6.5

Таблица истинности полусумматора

$x$	$y$	$P$	$S$
0	0	0	0
0	1	0	1
1	0	0	1
1	1	1	0

Устройство, реализующее таблицу 6.5, называют **полусумматором**, и оно имеет логическую структуру, изображенную на рис. 6.7. Поскольку полусумматор имеет только два входа, он может использоваться для суммирования лишь в младшем разряде. На схемах полусумматор обозначается *HS*.

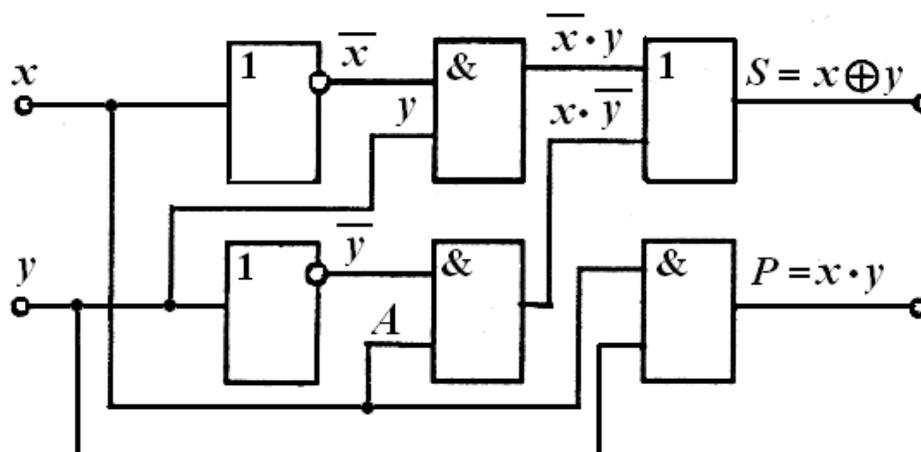


Рис. 6.7. Схема полусумматора

При суммировании двух многоразрядных чисел для каждого разряда (кроме младшего) необходимо использовать устройство, имеющее дополнительный вход переноса.

**Полный сумматор** – это устройство для сложения трех одноразрядных двоичных чисел  $x_i$ ,  $y_i$  и  $P_i$ , где  $P_i$  – сигнал переноса из предыдущего младшего разряда. Подобно полусумматору, полный одноразрядный сумматор должен также иметь два выхода  $S_i$  (сумма) и  $P_i$  (перенос) (рис. 6.8).

Работу сумматора описывает таблица истинности. В табл. 6.6 показаны все возможные варианты значений  $i$ -го разряда, возникающие при сложении двух двоичных чисел  $x$  и  $y$ , и результат сложения (функции  $S_i$  и  $P_i$ ).

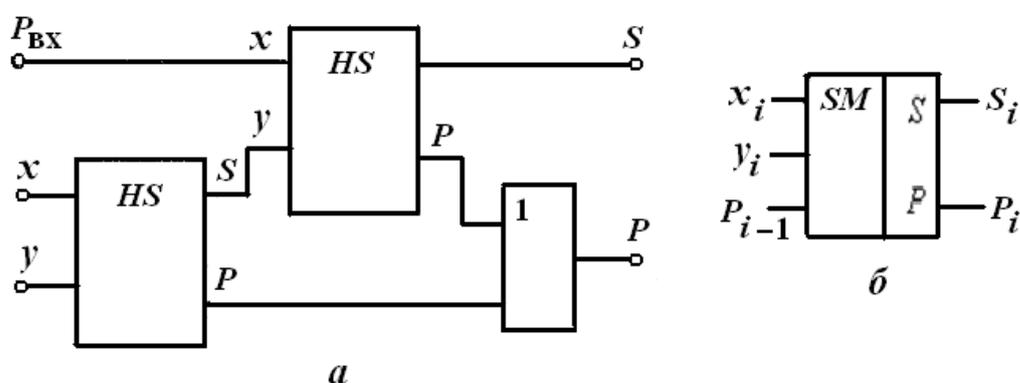


Рис. 6.8. Полный сумматор:  
а – схема; б – условное графическое обозначение

Таблица 6.6

Таблица истинности сумматора

Входы			Выходы	
$x_i$	$y_i$	$P_{i-1}$	$P_i$	$S_i$
0	0	0	0	0
0	0	1	0	1
0	1	0	0	1
0	1	1	1	0
1	0	0	0	1
1	0	1	1	0
1	1	0	1	0
1	1	1	1	1

**Многоразрядные сумматоры.** Используя полный сумматор, можно построить суммирующее устройство для сложения многоразрядных двоичных чисел  $X_i$  и  $Y_i$ . Различают многоразрядные последовательные и параллельные сумматоры.

**Последовательный многоразрядный сумматор** состоит (рис. 6.9) из одnorазрядного полного сумматора, на входы  $x_i$  и  $y_i$  которого из сдвигающих регистров, хранящих числа  $x$  и  $y$ , подаются по тактам разряд за разрядом коды этих чисел, начиная с младшего разряда. Цепь задержки обеспечивает хранение импульса переноса  $P_{i+1}$  на время одного такта, т.е. до перехода пары слагаемых следующего разряда, с которым он будет просуммирован. Задержку обеспечивает  $D$ -триггер.

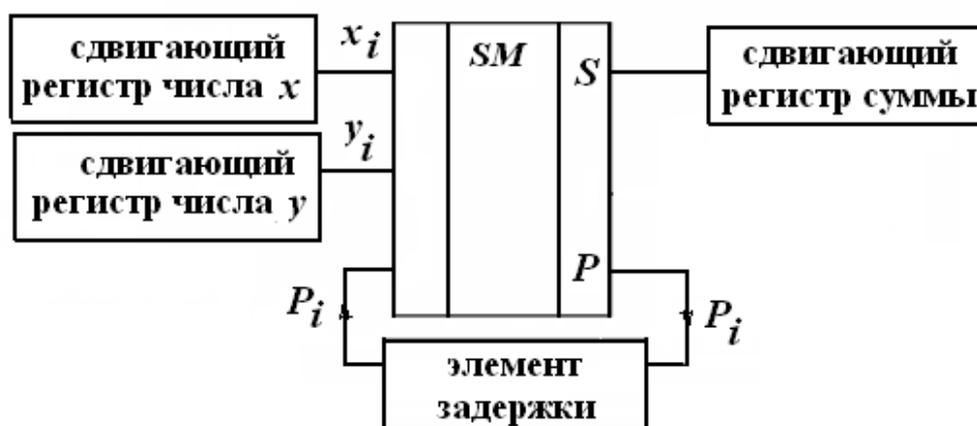


Рис. 6.9. Структурная схема последовательного многоразрядного сумматора

Если время элемента задержки равно одному такту (например, использован  $D$ -триггер), то сигнал переноса от предыдущего разряда, сформированный в предыдущем такте, поступит на нижний вход сумматора только в следующем такте, когда на входы  $x_i$  и  $y_i$  поданы значения следующего разряда чисел  $x_i$  и  $y_i$ . В результате на выходе  $S$  разряд за разрядом в виде последовательного кода будет формироваться двоичное число, равное сумме чисел  $x_i$  и  $y_i$ , которое воспринимается сдвигающим регистром суммы.

**Параллельный многоразрядный сумматор** имеет меньшее время выполнения операции. В этом устройстве операция сложения производится одновременно (за один такт) во всех  $n$ -разрядах чисел  $x_i$  и  $y_i$ , поступающих в параллельном коде. Для этого параллельный сумматор (рис. 6.10) составляют из  $n$  одnorазрядных сумматоров, соединяя выход переноса  $i$ -го

разряда со входом переноса соседнего ( $i + 1$ )-го разряда (в младшем разряде можно использовать полусумматор). После того как сформируется результат сложения на выходах одноразрядных сумматоров, он обычно запоминается в параллельном регистре. Длительность формирования результата определяется временем установления выходных сигналов (как суммы, так и переноса) в каждом из одноразрядных сумматоров после установления сигналов на его входах. При этом если на входы  $x_i$  и  $y_i$  всех разрядов сигналы поступают в момент начала такта (например, с выходов регистров памяти, хранивших параллельные коды чисел  $x_i$  и  $y_i$ ), то на вход  $P_i$  сигнал переноса поступит с некоторой задержкой, определяемой длительностью переходных процессов в сумматоре предыдущего разряда.

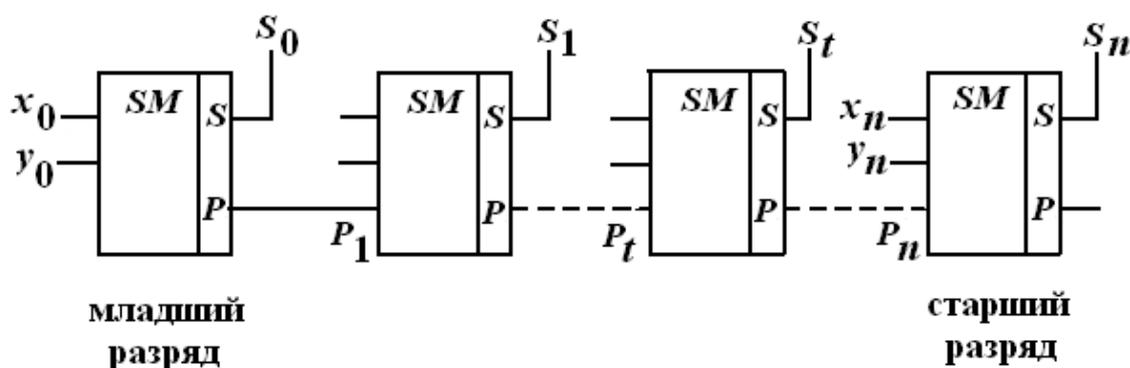


Рис. 6.10. Схема параллельного многоразрядного сумматора

### Контрольные вопросы

1. Что такое шифратор, дешифратор?
2. Как наращивать количество входов и выходов дешифраторов?
3. Что такое мультиплексор? Как наращивается количество входов мультиплексоров? Что такое демультиплексор?
4. Для решения каких задач применяются демультиплексоры? Объясните работу демультиплексора по его логической структуре.
5. Что такое полусумматор? Приведите схему и сформулируйте назначение полного одноразрядного сумматора.
6. Чем отличается полный сумматор от полусумматора?

## 7. ПОСЛЕДОВАТЕЛЬНОСТНЫЕ УСТРОЙСТВА

Логические схемы последовательного типа – это схемы, в которых значения выходного сигнала в данный момент времени

определяются не только значениями входных сигналов в этот же момент времени, но и состоянием схемы в предыдущий момент времени. Последовательностные схемы – это схемы с памятью.

## 7.1. Триггеры

Триггер является базовым элементом последовательностных устройств.

**Триггером** называется устройство, обладающее двумя состояниями устойчивого равновесия (1 и 0) и способное под воздействием внешнего управляющего сигнала переходить скачком из одного состояния в другое. С помощью триггера можно записывать, хранить и считывать двоичную информацию.

Различают *тактируемые* и *нетактируемые* триггеры. Изменение состояния нетактируемого (асинхронного) триггера происходит при поступлении сигнала на информационный вход. В тактируемом (синхронном) триггере помимо информационных входов имеется вход тактовых импульсов (вход *C*). Синхронные триггеры реагируют на информационные сигналы только при наличии разрешающего сигнала на входе синхронизации *C* (строб). По виду активного логического сигнала, действующего на информационных входах, триггеры различают *статические* (управляемые уровнем) и *динамические* (управляемые перепадом входного сигнала).

Если триггер переключается сигналами логической единицы, то его называют триггером с *прямым управлением*, в противном случае – триггером с *инверсным управлением*.

Основные типы триггеров в интегральном исполнении носят следующие названия: *RS*-триггеры, *D*-триггеры, *JK*-триггеры, *T*-триггеры.

**Асинхронный RS-триггер.** В основе схем триггеров лежит основной (базовый) асинхронный *RS*-триггер, который может быть построен на двух логических элементах И-НЕ или ИЛИ-НЕ. Элементы охвачены цепями обратных связей, для чего выход каждого элемента подключен к одному из входов другого элемента.

Триггер имеет два информационных входа. Вход, по которому триггер устанавливается в единичное состояние ( $Q = 1, \bar{Q} = 0$ ), называют входом *S* (от английского *set* – установка), а в нулевое ( $Q = 0, \bar{Q} = 1$ ) – входом *R* (*reset* – сброс). В схеме *RS*-триггера имеется два выхода: прямой *Q* и инверсный  $\bar{Q}$ .

**Асинхронный RS-триггер с прямыми входами.** Схема триггера на элементах **ИЛИ-НЕ** и его условное обозначение на электрических схемах приведены на рис. 7.1.

Работа триггера характеризуется таблицей функционирования (таблицей истинности) (табл. 7.1), из которой следует, что на двух наборах переменных ( $S^n = R^n = 1, Q^n = 0$  и  $Q^n = 1$ ) его состояние не определено (является **запрещенным**).

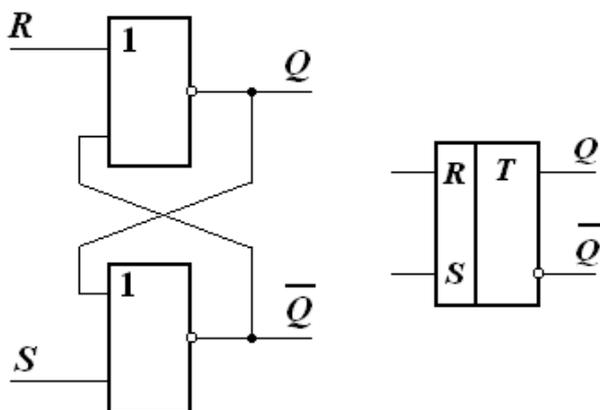


Рис. 7.1. Асинхронный RS-триггер на элементах ИЛИ-НЕ:  
а – логическая структура; б – условное обозначение

В табл. 7.1  $Q^n$  – значение выходного сигнала к моменту подачи управляющих сигналов  $S^n$  и  $R^n$  (исходное состояние), а  $Q^{n+1}$  – новое состояние триггера после подачи управляющих сигналов, которыми являются логические единицы.

Таблица 7.1

Таблица состояний RS-триггера на элементах ИЛИ-НЕ

Номер набора	$R$	$S$	$Q^n$	$Q^{n+1}$	Режим
0	0	0	0	(0)	Хранение
1	0	0	1	(1)	
2	0	1	0	(1)	Установка 1
3	0	1	1	(1)	
4	1	0	0	(0)	Установка 0
5	1	0	1	0	
6	1	1	0	$x$	Неопределенность
7	1	1	1	$x$	

Из табл. 7.1 видно, что *RS*-триггер сохраняет одно из устойчивых состояний независимо от многократного изменения информационного сигнала на одном входе при нулевом значении информационного сигнала на другом входе. Это свойство блокирования – основное функциональное свойство *RS*-триггера, и именно оно делает его элементарной запоминающей ячейкой. Запрещенное состояние обозначено знаком *x*.

Рассмотрим режим хранения работы триггера, при котором на его входы поданы два нуля. Пока на обоих управляющих входах *R* и *S* уровни сигналов неактивны, в данном случае равны «0», триггер находится в каком-либо из двух устойчивых состояний. Если значение сигнала на прямом выходе равно «1», то этот единичный сигнал, поступая по цепи обратной связи на вход второго элемента, вызывает появление на инверсном выходе сигнала с нулевым уровнем. В свою очередь, нулевой уровень инверсного выхода, поступая на первый элемент, поддерживает *Q* в состоянии «1». Т.е., при входных сигналах *R* и *S*, равных «0», появившаяся по любой причине на выходе *Q* единица по цепи обратной связи будет сама себя поддерживать сколь угодно долго в силу симметрии схемы, она будет столь же устойчива в своем противоположном (нулевом) состоянии, когда уровень сигнала на выходе *Q* равен «0».

Характеристическое уравнение описывает работу *RS*-триггера :

$$Q^{n+1} = S^n \vee \overline{R^n} Q^n, \text{ при } R \cdot S = 0 \quad (7.1)$$

Временная диаграмма работы триггера показана на рис. 7.2, *a*.

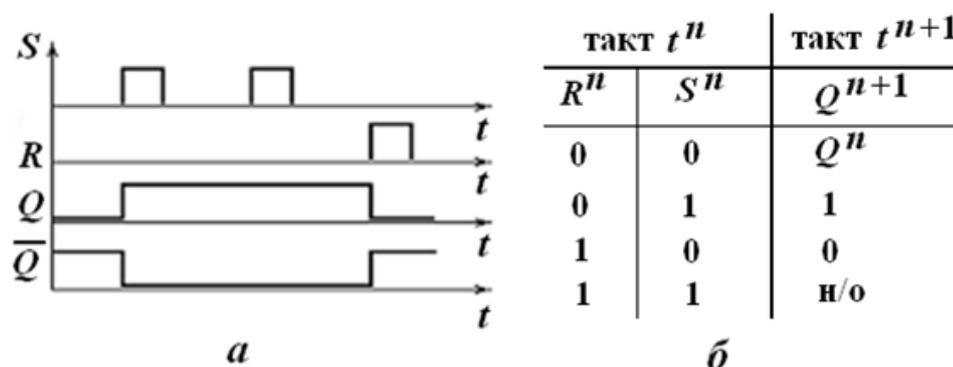


Рис. 7.2. *RS*-триггер: *a* – временные диаграммы работы; *б* – минимизированная таблица состояний

Для правильной работы схемы отрицательные импульсы должны поступать на ее входы не одновременно. Приход импульса на вход  $\overline{R}$

переводит выход  $\bar{Q}$  в состояние единицы, а так как сигнал  $\bar{S}$  при этом единичный, выход  $Q$  становится нулевым. Этот же сигнал  $Q$  поступает по цепи обратной связи на вход нижнего элемента. Поэтому даже после окончания импульса на входе  $\bar{R}$  состояние схемы не изменяется (на  $Q$  остается нуль, на  $\bar{Q}$  остается единица). Точно так же приход импульса на вход  $\bar{S}$  переводит выход  $Q$  в единицу, а выход  $\bar{Q}$  – в нуль. Оба эти устойчивых состояния триггерной ячейки могут сохраняться сколь угодно долго, пока не придет очередной входной импульс, – иными словами, схема обладает памятью.

На рис. 7.2, б приведена минимизированная таблица состояний  $RS$ -триггера (таблица переходов).

**Асинхронный  $RS$ -триггер с инверсными входами.** Схема асинхронного  $RS$ -триггера, выполненная на элементах И-НЕ, таблица переходов, обозначение и временные диаграммы представлены на рис. 7.3. Такой вариант триггера называют  $\bar{R}\bar{S}$ -триггером или  $RS$ -триггером с инверсным управлением. Триггер на элементах И-НЕ нашел наибольшее применение.

Для элемента И-НЕ активным сигналом является логический «0»: наличие его хотя бы на одном входе обуславливает на выходе логическую «1» независимо от сигналов на других входах. Логическая «1» для такого элемента является пассивным сигналом: с ее поступлением на вход состояние выхода элемента не изменяется.

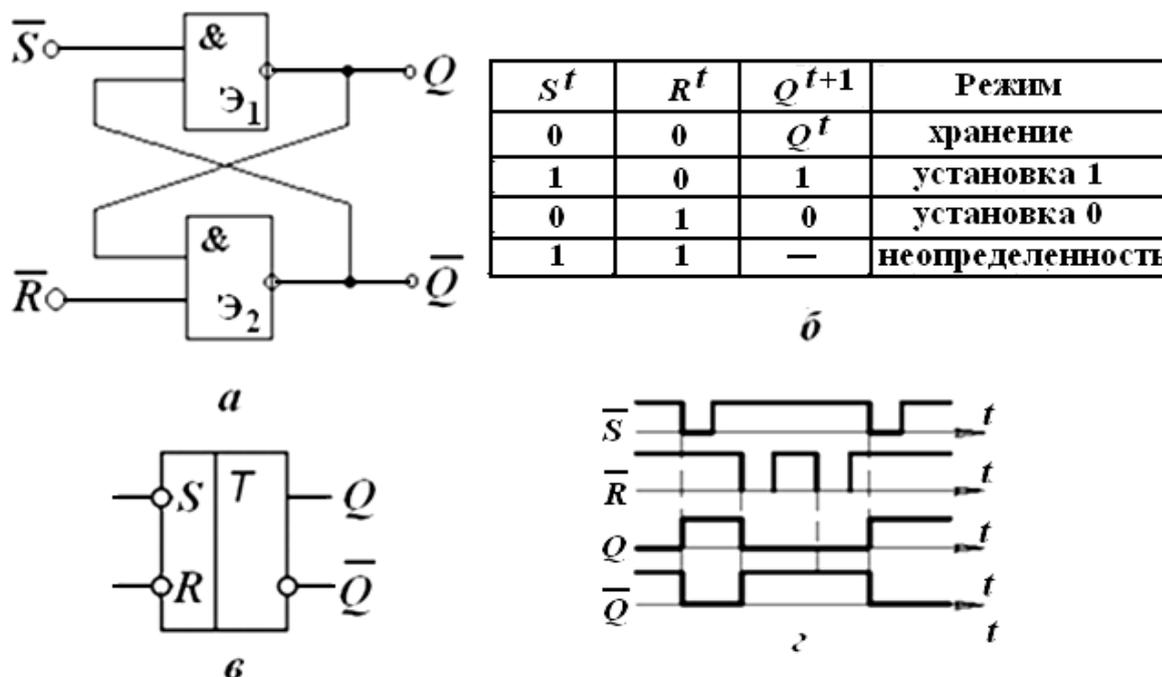


Рис. 7.3. Асинхронный  $RS$ -триггер на элементах И-НЕ: а – структурная схема; б – сокращенная таблица переходов; в – условное графическое обозначение; г – временные диаграммы работы

В силу сказанного триггер на элементах И-НЕ переключается логическим «0». На условном изображении такого триггера (рис. 7.3, в) это отражают инверсными входами. Для данного триггера комбинация входных сигналов  $R = 0, S = 0$  является запрещенной, а комбинация  $S = 1, R = 1$  не меняет его предыдущего состояния. Работа триггера на элементах И-НЕ характеризуется таблицей переходов состояний (рис. 7.3, б). Так как триггеры на элементах ИЛИ-НЕ и И-НЕ переключаются противоположными логическими сигналами, то переключательную таблицу для рассматриваемого триггера можно получить из табл. 7.1, заменяя 1 на 0 и наоборот, в столбцах  $S$  и  $R$ .

**Синхронные  $RS$ -триггер ( $RST$ -,  $RSC$ -триггер).** Состояние  $RST$ -триггера может меняться только при поступлении тактовых импульсов. В промежутках между тактовыми импульсами изменения уровней на входах  $S$  и  $R$  не вызывают изменения состояния триггера, а лишь программируют то состояние, которое он примет при поступлении очередного тактового импульса. Тактовый вход на схемах обозначен  $C$  (рис. 7.4).

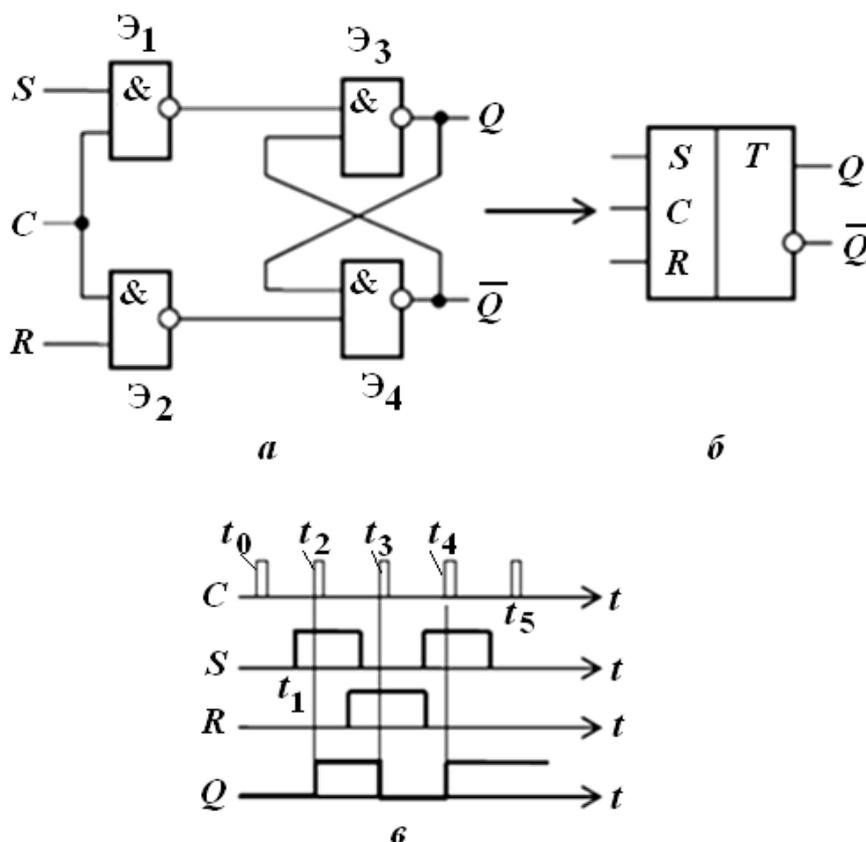


Рис. 7.4. Тактируемый  $RS$ -триггер: а – построение триггера на логических элементах И-НЕ; б – обозначение триггера на функциональных схемах; в – временные диаграммы

В основе структуры лежит  $RS$ -триггер, выполненный на элементах И-НЕ. Входы этого триггера выполнены с помощью еще двух схем И-НЕ, которые инвертируют  $S$  и  $R$  при наличии тактового импульса  $C$ . В отсутствие тактового импульса, при  $C = 0$ , схемы И-НЕ бездействуют и состояние синхронного  $RS$ -триггера не меняется. Влияние тактового импульса можно охарактеризовать логической формулой:

$$\bar{Q}^{n+1} = C \cdot (S + R \cdot Q^n). \quad (7.4)$$

Рассмотрим работу  $RST$ -триггера (синхронного  $RS$ -триггера). При нулевых значениях на всех трех входах  $S = R = C = 0$ , на выходах  $\mathcal{E}_3$  и  $\mathcal{E}_4$  действует логическая «1». Состояние  $RS$ -триггера на элементах  $\mathcal{E}_1$ ,  $\mathcal{E}_2$  остается без изменения.

Состояние триггера сохраняется и при  $S = 1$ ,  $R = C = 0$  ( $t_1 - t_2$ ). В момент  $t_2$  сигналы логической «1» совпадают по входам  $S$  и  $C$  ( $S = C = 1$ ;  $R = 0$ ). На выходе элемента  $\mathcal{E}_3$  действует логический «0», а на выходе  $\mathcal{E}_4$  – логическая «1», что приводит к переключению триггера, на элементах  $\mathcal{E}_1$ ,  $\mathcal{E}_2$  в состояние «1».

Очередное переключение триггера возможно лишь в момент времени  $t_4$ , когда  $R = C = 1$ ,  $S = 0$ , а также в момент  $t_5$ , когда  $S = C = 1$ ,  $R = 0$ .

Состояние  $R = S = C = 1$  запрещено, так как на выходах  $\mathcal{E}_3$ ,  $\mathcal{E}_4$  одновременно присутствует сигнал «0», что запрещено в асинхронном  $RS$ -триггере на логических элементах И-НЕ.

**D-триггеры** (от английского слова *delay* – задержка) имеют единственный входной сигнал  $D$ . Значение сигнала на выходе  $Q$  такого триггера в такте  $(t + 1)$  равно значению сигнала на выходе  $D$  в предыдущем такте  $t$ . Таким образом, входной сигнал передается на выход с задержкой на один такт.

На практике наибольшее применение получили тактируемые (однотактные и двухтактные)  $D$ -триггеры. Их обозначение обусловлено свойством сохранять состояние логической «1» после снятия входного сигнала до прихода очередного тактового импульса.  $D$ -триггеры широко используются при построении регистров.

На рис. 7.5 представлена структурная схема однотактного  $D$ -триггера, выполненная на основе асинхронного  $RS$ -триггера. Предположим, что к моменту прихода входного сигнала  $D$ -триггер находился в состоянии логического «0» ( $Q = 0$ ,  $\bar{Q} = 1$ ). В интервале  $t_1 - t_2$ , когда действует входной

сигнал  $D$ , состояние триггера не изменяется, так как при этом  $C = 0$  и сигналы на входах элементов  $\mathfrak{A}_1, \mathfrak{A}_2$  будут  $S = R = 1$ .

Действие сигнала  $C = 1$  в момент  $t$  обусловлено следующим: на выходе  $\mathfrak{A}_3$   $S = 0$ , а на выходе  $\mathfrak{A}_4$  –  $R = 1$ . Это приводит к переключению триггера в состояние логической «1» ( $Q = 1, \bar{Q} = 0$ ).

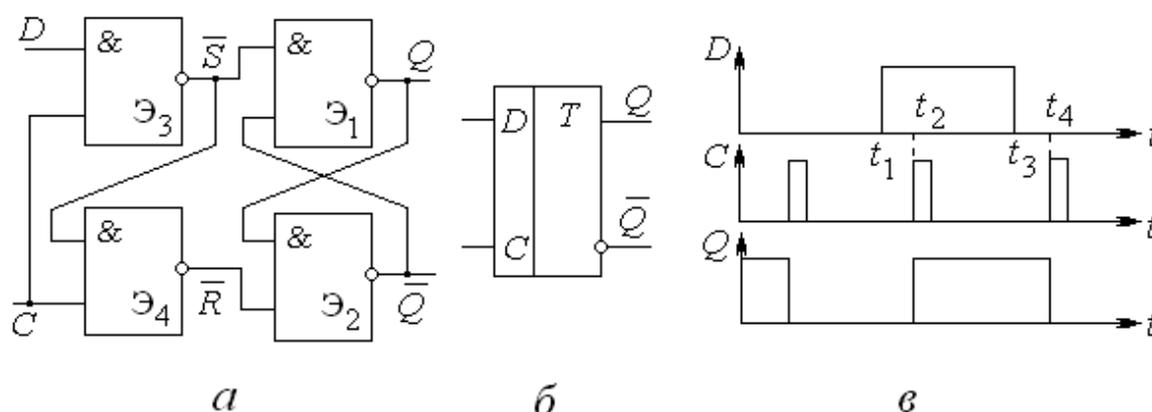


Рис. 7.5. Тактируемый  $D$ -триггер:  $a$  – структурная схема,  $b$  – условное графическое обозначение и  $в$  – временные диаграммы работы

Состояние «1» триггера не изменяется до момента  $t_4$ , так как при  $C = 0$  сигналы на входах асинхронного триггера  $S = R = 1$ . Появление в момент времени  $t_4$  сигнала  $C = 1$  дает  $R = 0, S = 1$  и вызывает переключение триггера в состояние логического «0».

**$T$ -триггер**, или счетный триггер, имеет один информационный вход и переходит в противоположное состояние в результате воздействия на его вход каждого очередного сигнала. Название «счетный» (или со «счетным запуском») связано с широким применением  $T$ -триггеров в счетчиках импульсов. Смена состояний здесь происходит всякий раз, когда входной сигнал меняет своё значение в определенном направлении.

$T$ -триггер – единственный вид триггера, текущее состояние которого определяется не информацией на входах, а состоянием его в предыдущем такте. На рис. 7.6 приведены условное обозначение  $T$ -триггера и схема на элементах И-НЕ.

Принцип построения счетных триггеров состоит во введении обратной связи с выхода на входы так, чтобы обеспечить смену сигналов на информационных входах после каждого переброса.

$T$ -триггер может быть сконструирован из синхронного  $RS$ -триггера посредством введения дополнительной обратной связи между  $R, S$ -входами и  $Q, \bar{Q}$ -выходами.

На рис. 7.7 приведена таблица истинности и временные диаграммы работы динамического (по фронту информационного сигнала)  $T$ -триггера. По способу ввода информации  $T$ -триггеры делятся на синхронные и асинхронные. Логическое уравнение триггера можно записать в виде:

$$Q^{n+1} = C \cdot Q + C \cdot Q^n, \quad (7.5)$$

где  $C \cdot Q$  - значение во время тактового импульса, а  $C \cdot Q^n$  - по его окончании.

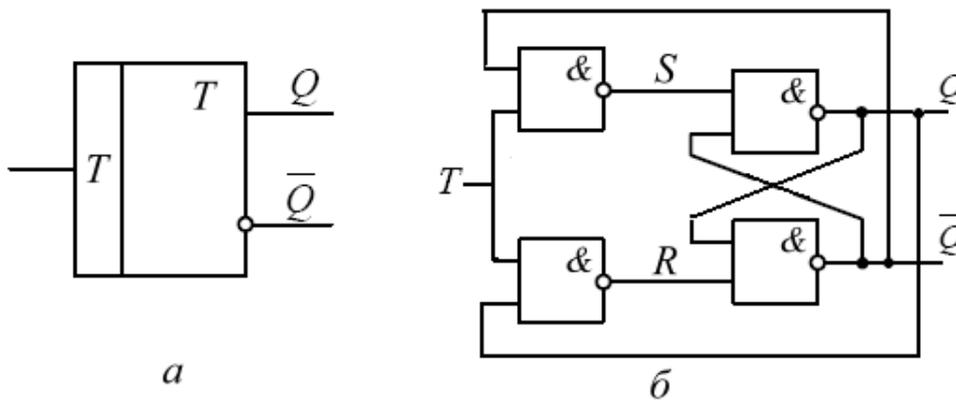


Рис. 7.6.  $T$ -триггер на элементах И-НЕ:  
а – условное обозначение; б – схема

$T$	$Q$	$\bar{Q}$
0	0	1
1	1	0
0	1	0
1	0	1
0	0	1
1	1	0

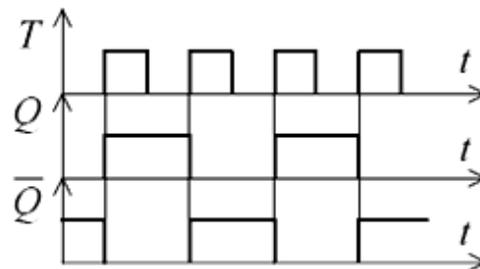


Рис. 7.7. Динамический (по фронту информационного сигнала)  $T$ -триггер:  
а – таблица истинности; б – временные диаграммы

**JK-триггер** является наиболее универсальным. В  $JK$ -триггере входы  $J$  и  $K$  (подобно входам  $R$  и  $S$ ) задают желательное состояние, но в отличие от

$RS$ -триггера допустим набор  $J = 1, K = 1$ . Т.е.  $JK$ -триггер отличается от двухступенчатого  $RS$ -триггера тем, что в нём отсутствует запрещённая комбинация входных сигналов. Когда  $J = K = 1$ , он превращается в  $T$ -триггер, на остальных комбинациях ведёт себя подобно  $RS$ -триггеру.

По принципу действия  $JK$ -триггеры относятся к категории синхронных, т.е. их выходные уровни устанавливаются только при поступлении тактовых импульсов  $C$ . На рис. 7.8 показана схема  $JK$ -триггера и его условное обозначение. При совпадении логических единиц на информационных входах  $J$  и  $K$  он работает как счетный (режим переключения), т.е. меняет свое состояние на противоположное при каждом новом такте. Логическая «1» на входе  $J$  устанавливает триггер в состояние единицы (режим записи «1», установка), логическая «1» на входе  $K$  переводит триггер в состояние логического нуля (режим записи «0», сброс) при наличии тактирования.

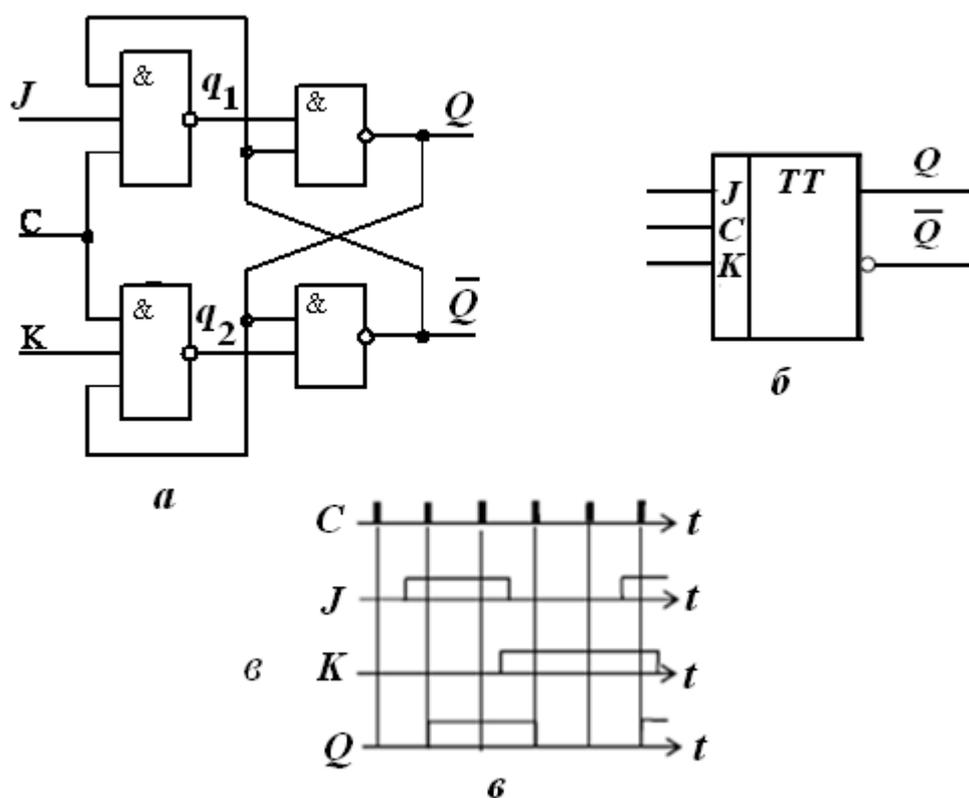


Рис. 7.8.  $JK$ -триггер: *a* – структурная схема, *б* – условное обозначение и *в* – временные диаграммы

При наличии логических нулей на входах  $J$  и  $K$  тактовый импульс не меняет состояния триггера (режим хранения).

Логическое уравнение  $JK$ -триггера имеет вид:

$$Q^{n+1} = J \cdot Q + K \cdot Q^n. \quad (7.6)$$

В частности, при  $J = 1$ ,  $K = 1$  получаем:

$$Q^{n+1} = Q^n.$$

*JK*-триггер, так же как и все типы триггеров, получаемые на его основе, является триггером с внутренней задержкой: в момент действия импульса  $T$  информация записывается в основной триггер, а после его окончания состояние основного триггера передается во вспомогательный. Наличие в работе триггера внутренней временной задержки, определяемой длительностью тактовых импульсов, часто отражается индексом  $t$  в обозначении *JK*-триггера и триггеров, выполненных на его основе:  $JKt$ ,  $RSt$ ,  $Dt$ ,  $Tt$ .

## 7.2. Регистры

**Регистр** – это устройство, предназначенное для записи и хранения одного слова двоичного числа или другой кодовой комбинации. Кроме хранения, регистры могут выполнять функции: инвертирование кода слова, сдвиг слова на один или несколько разрядов, преобразование последовательного кода в параллельный и наоборот.

Операции приема и передачи информации можно реализовать параллельно (все разряды кода принимаются или передаются одновременно) или последовательно (все разряды кода принимаются или передаются последовательно во времени); применяются также регистры, в которых прием и передача кода осуществляется последовательно, а передача/прием – параллельно. Соответственно говорят о параллельных, последовательных, последовательно-параллельных и параллельно-последовательных регистрах.

**Параллельные регистры** применяются для записи и хранения информации в параллельном коде, т.е. дискретное «слово» может быть записано в регистр или считано из него за один такт. Потому параллельные регистры часто называются *регистрами памяти*. Параллельный  $N$ -разрядный регистр состоит из  $N$ -триггеров, каждый из которых имеет число входов, соответствующих количеству источников информации.

На рис. 7.9 показан принцип построения параллельных регистров на триггерах *RS*-типа:  $T_1$  – триггер младшего разряда;  $T_4$  – триггер старшего разряд;  $\mathcal{E}_1$  –  $\mathcal{E}_4$  – элементы, предназначенные для управления записью

информации в регистр;  $\mathcal{E}_5 - \mathcal{E}_8$  – элементы, служащие для управления считыванием информации из регистра. Перед записью двоичного числа все триггеры устанавливаются в состояние «0» подачей импульса по входу «Установка нуля». Для записи числа подают импульс записи во входной информации, открывающий входные элементы И. Тогда сигналы  $n$  входов установят в соответствующие состояния триггеры  $T_1 - T_n$ . Код входного числа записывается в регистр. Если, например, на входе присутствует код 1011, что соответствует числу 11, то это же число будет записано в регистр. По окончании записи информация, записанная в регистр, сохраняется, несмотря на то, что входная информация (число) может изменяться.

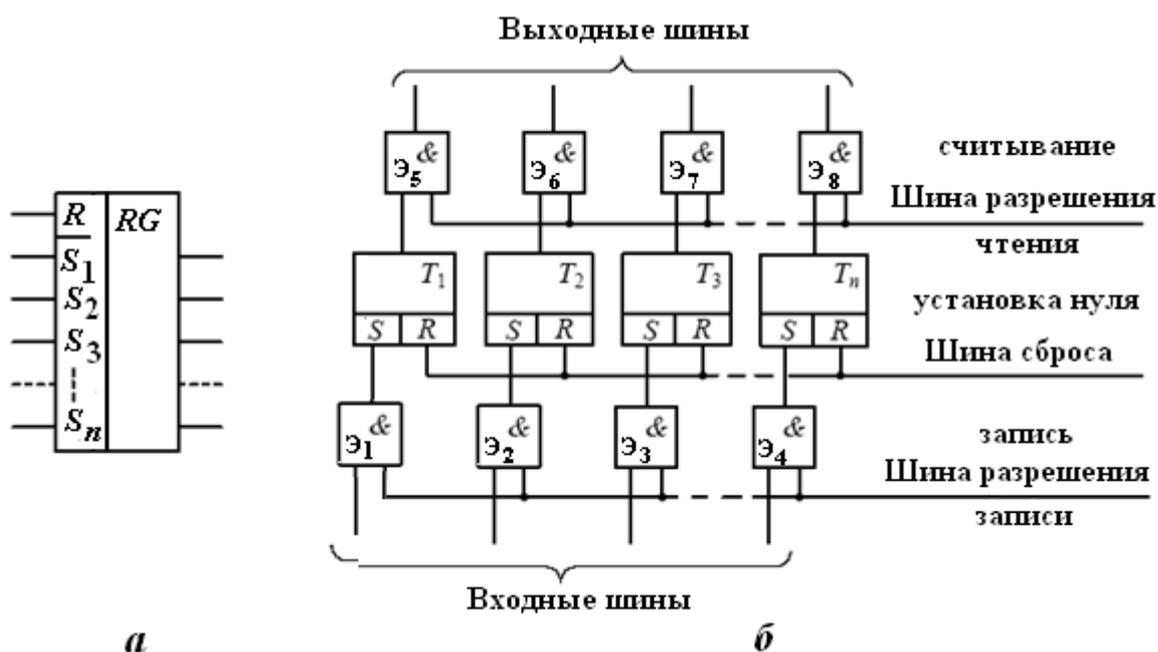


Рис. 7.9. Параллельный регистр: *a* – условное обозначение; *б* – структурная схема

На выходе регистра информация появится по команде с шины разрешения чтения, в ее отсутствие на выходах – нули. При считывании информация, записанная в регистре, сохраняется до момента записи новой информации.

Для построения параллельных регистров наибольшее применение получили  $D$ -триггеры, позволяющие выполнять параллельные регистры на малом количестве элементов.

**Последовательные регистры** (регистры сдвига) характеризуются записью числа последовательным кодом. Последовательный код применяется для более экономичной передачи информации, когда

используется одна линия для последовательной (во времени) передачи комбинации дискретного «слова». По направлению сдвига информации различают регистры прямого сдвига (вправо, т.е. в сторону младшего разряда регистра), обратного сдвига (влево, т.е. в сторону старшего разряда регистра) и реверсивные, допускающие сдвиг в обоих направлениях.

Регистр состоит из последовательно соединенных двоичных ячеек памяти, состояния которых передаются (сдвигаются) на последующие ячейки под действием тактовых импульсов. В этом случае регистры называют одноктактными. При управлении двумя, тремя, четырьмя и т.д. последовательностями тактовых импульсов регистры, соответственно, относятся к двух-, трех- и четырехтактным, а в общем случае - к многотактным.

Считать информацию из последовательного регистра можно либо в последовательном коде, продвигая информацию через все разряды регистра к выводу, либо в параллельном коде одновременно. Таким образом, последовательный регистр может использоваться не только для хранения информации, но и для преобразования параллельного кода в последовательный и наоборот.

Одноктактные регистры сдвига выполняют по структурной схеме ( см. рис. 7.10, *а*), показанной для четырех разрядов. Первая ячейка регистра относится к его младшему разряду, а четвертая – к старшему. При таком расположении разрядов запись числа в регистр производится, начиная с его младшего разряда.

Тактовые импульсы подаются на все триггеры ячеек одновременно. Их воздействие направлено на переключение триггеров из состояния «1» в состояние «0» с записью единицы в триггер следующей ячейки.

На рис. 7.10, *б* приведены временные диаграммы, иллюстрирующие процесс записи информации в регистр. В качестве примера взят код 1011, соответствующий числу 11. Перед записью информации регистр устанавливают в состояние «0». Для этого в отсутствие сигнала на входе подается серия тактовых импульсов с числом импульсов, равным количеству разрядов в регистре. При записи информации одновременно с поступлением кода числа подаются тактовые импульсы.

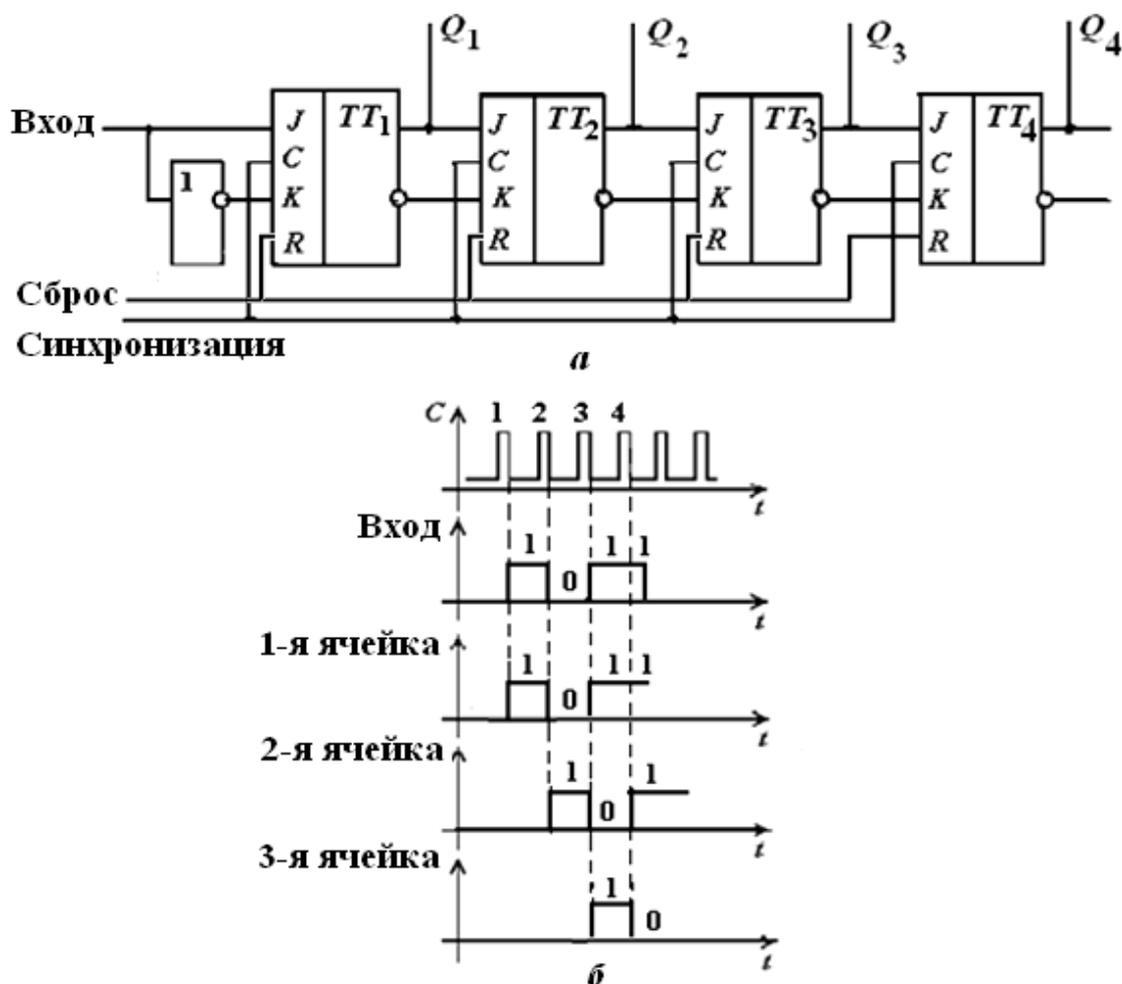


Рис. 7.10. Однотактный регистр сдвига:  
 а – структурная схема; б – временные диаграммы работы

Тактовыми импульсами осуществляется продвижение информации от младшего разряда регистра к старшему. В результате – после четвертого тактового импульса ячейки регистра принимают состояние, соответствующее коду принятого четырехразрядного числа. Например:

1) пусть требуется записать число 1011, т.е.  $D_1 = 1, D_2 = 0, D_3 = 1, D_4 = 1$ , при  $C = 1$  в  $TT_1$  вход  $D_1 = J_1 = 1, K_1 = D_1 = 0$ .  $JK$  триггер с различными входами работает как  $RS$ -триггер, значит  $Q = 1, \bar{Q} = 0$ . Затем на информационный вход поступает второй разряд слова  $D_2 = 0$ . На выходе  $TT_1$  будет  $\bar{Q}_1 = 0$  и  $Q_1 = 1$ , а на выходе  $Q_2 = 1$ , так как было  $Q_1 = J_2 = 1$ , по выходу  $S$  ( $TT_2$ ) установлена 1  $\Rightarrow Q_2 = 1$ , таким образом, происходит сдвиг информации из первого разряда регистра во второй и т.д.;

2) если снимать сигнал с выхода  $Q_4$ , продвигая информацию через все разряды регистра к выходу, то получим последовательный код; если

снимать информацию одновременно с выходов  $Q_1, Q_2, Q_3, Q_4$ , то получим параллельный код.

Таким образом, последовательный регистр позволяет осуществить операцию преобразования последовательного кода в параллельный. Считывание информации в последовательном коде реализуется подачей тактовых импульсов.

### 7.3. Счетчики

**Цифровым счетчиком импульсов** называют устройство, реализующее счет числа входных импульсов и фиксирующее это число в каком-либо коде.

Счетчики подразделяют на суммирующие и вычитающие. Суммирующие счетчики предназначены для выполнения счета в прямом направлении, т.е. для сложения. С приходом очередного счетного импульса на вход счетчика его показания увеличиваются на единицу. Вычитающий счетчик служит для осуществления счета в обратном направлении, т.е. для вычитания. Каждый счетный импульс, поступающий на вход вычитающего счетчика, уменьшает его показания на единицу. Реверсивные счетчики предназначены для выполнения операции счета как в прямом, так и в обратном направлениях, т.е. они могут работать в режиме сложения и вычитания.

Основные параметры счетчиков:

– информационная емкость или коэффициент пересчета  $K_{сч} = 2^n$ . После поступления на счетчик  $2^n$  импульсов он сбрасывается (обнуляется). Следовательно, максимальное число –  $2^n - 1$ . Если  $K_{сч} = 2^n$ , где число разрядов  $n > 0$  – целое число, то счетчик называется двоичным, в общем случае при  $K_{сч} \neq 2^n$  счетчик недвоичный и, в частном случае, при  $K_{сч} = 10^n$  счетчик называется десятичным;

– быстродействие счетчика, определяемое разрешающей способностью  $t_p = 1/f_{сч}$  (где  $f_{сч}$  – частота следования считаемых импульсов) и временем установления выходного кода.

Счетчики импульсов выполняются на основе триггеров.

**Двоичные суммирующие счетчики с  $K_{сч} = 2^n$**  производят счет поступающих импульсов в двоичной системе счисления. Основным узлом двоичного счетчика (служащим также его разрядом) является триггер со счетным запуском, осуществляющий подсчет импульсов «по модулю 2».

Многоразрядные двоичные суммирующие счетчики с непосредственной связью выполняются путем последовательного соединения счетных триггеров. Счетные импульсы подаются на счетный вход первого триггера. Счетные входы последующих триггеров связаны непосредственно с прямыми выходами предыдущих триггеров: вход второго триггера соединен с выходом первого, вход третьего – с выходом второго.

Принцип действия двоичного счетчика с непосредственной связью рассмотрим на примере четырехразрядного счетчика, показанного на рис. 7.11, *а*. Схема выполнена на счетных *T*-триггерах. Работу схемы иллюстрирует табл. 7.2 и временные диаграммы, приведенные на рис. 7.11, *б*.

Перед поступлением счетных импульсов все разряды счетчика устанавливаются в состояние «0» подачей импульса на вход «Установка нуля». При поступлении первого счетного импульса первый разряд подготавливается к переключению в противоположное состояние и после окончания действия входного импульса переходит в состояние  $Q = 1$ . В счетчик записывается число 1. Уровень «1» с входа  $Q_1$  воздействует на счетный вход второго разряда, подготавливая его к переключению. По окончании второго счетного импульса первый разряд счетчика переходит в состояние «0», а второй разряд переключается в состояние «1». В счетчик записывается число 2 с кодом 0010.

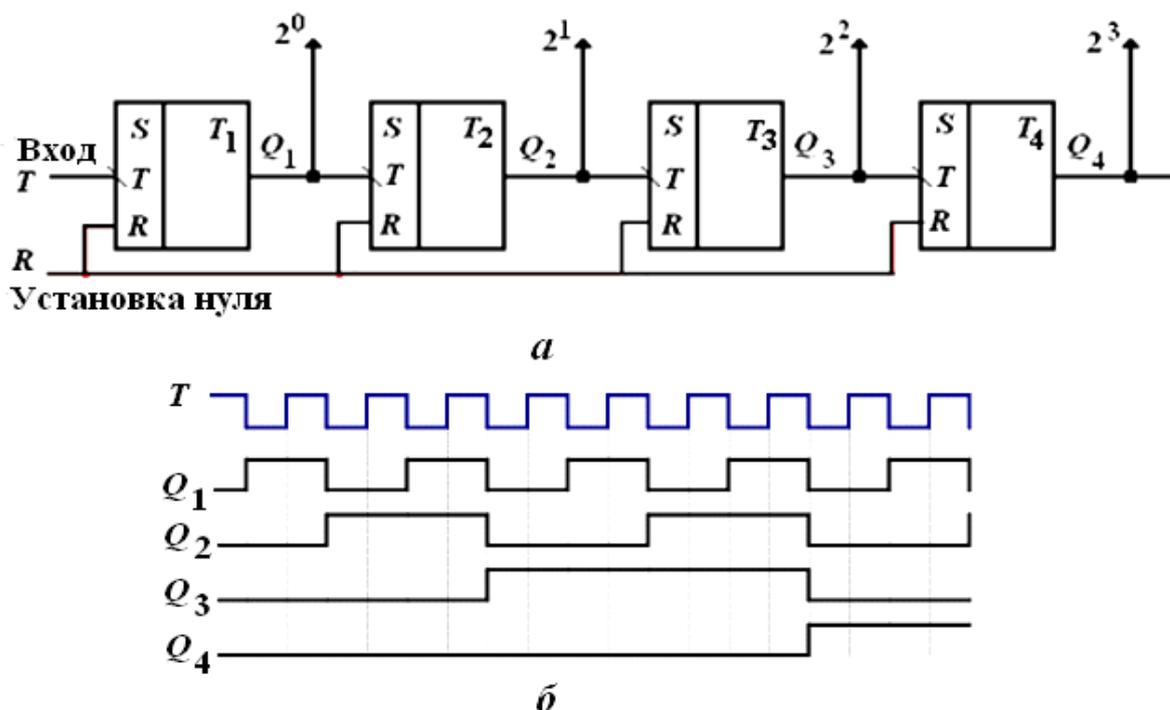


Рис. 7.11. Четырехразрядный счетчик с непосредственной связью:  
*а* – структурная схема; *б* – временные диаграммы

Подобным образом осуществляется работа схемы с приходом последующих импульсов. Первый разряд счетчика, как видно из рис. 7.2, переключается с приходом каждого входного импульса, второй разряд – каждого второго, третий – каждого четвертого, а четвертый срабатывает на каждый восьмой счетный импульс. По окончании пятнадцатого импульса все разряды счетчика устанавливаются в состояние «1» (рис. 7.11, табл. 7.2), а шестнадцатый импульс переключает первый разряд счетчика в состояние «0». Уровень  $Q_1 = 0$  переводит второй разряд счетчика в состояние  $Q_2 = 0$ , что в свою очередь вызывает  $Q_3 = 0$ , а затем и  $Q_4 = 0$ , т.е. счетчик переходит в обычное состояние.

Установка в исходное состояние «0» двух последовательно включенных триггеров ( $T_1$  и  $T_2$ ) осуществляется четвертым счетным импульсом, трех триггеров ( $T_1 - T_3$ ) – восьмым, а четырех триггеров ( $T_1 - T_4$ ) – шестнадцатым счетным импульсом. Из этого следует, что модуль счета двух-, трех- и четырехразрядного двоичных счетчиков равен соответственно 4, 8, 16. В процессе работы двоичного счетчика частота следования импульсов на выходе каждого последующего триггера уменьшается вдвое по сравнению с частотой его входных импульсов.

Таблица 7.2

Таблица переходов двоичного счетчика

Число входных импульсов	Состояния триггеров счетчика			
	$T_4$	$T_3$	$T_2$	$T_1$
0	0	0	0	0
1	0	0	0	1
2	0	0	1	0
3	0	0	1	1
4	0	1	0	0
5	0	1	0	1
6	0	1	1	0
7	0	1	1	1
8	1	0	0	0
9	1	0	0	1
10	1	0	1	0
11	1	0	1	1
12	1	1	0	0
13	1	1	0	1
14	1	1	1	0
15	1	1	1	1
16	0	0	0	0

Это свойство схемы используют для построения делителей частоты. При использовании схемы в качестве делителя частоты входной сигнал подают на счетный вход первого триггера, а выходной снимают с последнего триггера.

Существенное сокращение времени установки двоичных счетчиков, а следовательно, повышение их быстродействия дает использование в счетчиках последовательной или параллельной переносной связи.

### Контрольные вопросы

1. В чем основное отличие последовательностных цифровых схем от комбинационных?

2. Дайте определение триггеру. Как на логических элементах построить *RS*-триггер? Чем отличается синхронный *RS*-триггер от асинхронного?

3. Нарисуйте структурную схему, объясните работу асинхронного *RS*-триггера: а) на логических элементах И-НЕ; б) на логических элементах ИЛИ-НЕ.

4. Нарисуйте структурные схемы и объясните работу тактируемых *RS*-, *D*- и *JK*-триггеров.

5. Нарисуйте структурные схемы и объясните работу *D*-триггеров, *JK*-триггеров.

6. Чем отличается *JK*-триггер от *RS*-триггера?

7. Каково назначение счетчиков? Как подразделяются счетчики? Объясните работу двоичного счетчика.

8. На основе структурных схем объясните работу параллельных и последовательных регистров. Каково назначение регистров?

## 8. ЦИФРО-АНАЛОГОВЫЕ И АНАЛОГО-ЦИФРОВЫЕ ПРЕОБРАЗОВАТЕЛИ

Для преобразования информации из аналоговой формы в цифровую и обратно обеспечивают цифро-аналоговые (ЦАП) и аналого-цифровые преобразователи (АЦП).

**Цифро-аналоговые преобразователи** предназначены для преобразования цифровых сигналов в аналоговые и служат для сопряжения цифровых устройств формирования и обработки сигналов с аналоговыми потребителями информации. Эти устройства вырабатывают напряжение или ток, функционально связанные с управляющим кодом.

Для преобразования двоичного кода в аналоговый сигнал обычно формируют токи, пропорциональные весам разрядов кода, затем суммируют те из токов, которые соответствуют единичным разрядам входного кода. Такой ЦАП относится к схемам с суммированием рядов двоичного кода.

**Параметры ЦАП:** число разрядов  $n$  управляющего кода, номинальный выходной ток  $I_{\text{ВЫХ}}$ , время установления выходного сигнала после изменения управляющего кода  $t_{\text{уст}}$ , погрешность полной шкалы  $\delta_{\text{п ш}}$ , погрешность линейности  $\delta_{\text{л}}$ , дифференциальная нелинейность  $\delta_{\text{л д}}$ .

Теоретически ЦАП, преобразующий  $n$ -разрядные двоичные коды, должен обеспечить  $2^n$  различных значений выходного сигнала с разрешающей способностью  $(2^n - 1)^{-1}$ . Абсолютное значение минимального выходного кванта напряжения определяется как предельным принимаемым числом  $2^n - 1$ , так и максимальным выходным напряжением ЦАП, называемым напряжением шкалы  $U_{\text{шк}}$ . При  $U_{\text{шк}} = 10$  В абсолютная разрешающая способность 12-разрядного ЦАП составит величину  $\delta_{\text{шк}} = U_{\text{шк}} / (2^{12} - 1) = 2,45$  мВ.

На рис. 8.1 приведены кривые, поясняющие характер погрешностей ЦАП. Кривая  $U_{\text{ВЫХ ид}}$  соединяет точки, соответствующие идеальной зависимости выходного напряжения от управляющего кода. Кусочно-линейная кривая  $U_{\text{ВЫХ р}}$  аналогичным образом представляет реальную зависимость  $U_{\text{ВЫХ}}$  от  $N$ .

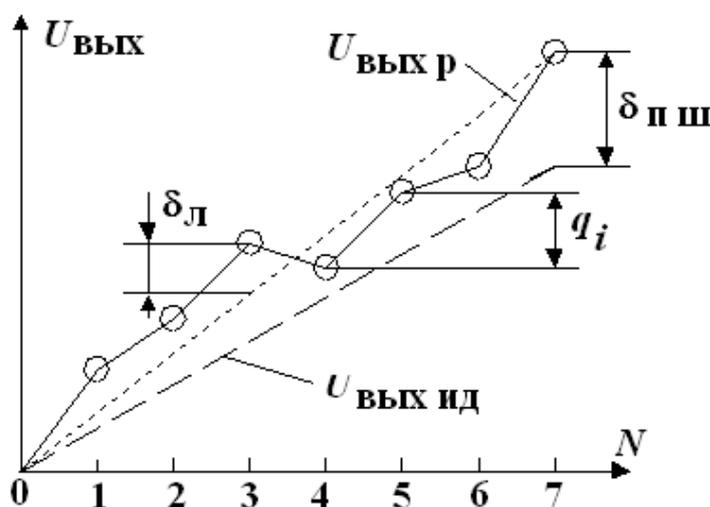


Рис. 8.1. Погрешности ЦАП

Разность  $U_{\text{вых } p} - U_{\text{вых ид}}$  для максимального кода  $N$  – это погрешность полной шкалы  $\delta_{\text{п ш}}$ . Наибольшее отклонение кривой  $U_{\text{вых.р}}$  от прямой, соединяющей крайние точки этой кривой, определяет погрешность линейности  $\delta_{\text{л}}$ .

Дифференциальная нелинейность определяется как наибольшая по модулю разность единичного приращения (кванта) выходного напряжения  $q_i$  и среднего значения этого приращения  $q_{\text{ср}}$ .

Одним из наиболее простых является ЦАП с двоично-взвешенными резисторами. Схема такого ЦАП представлена на рис. 8.2. Она построена на основе суммирующего ОУ.

В качестве ключей в этой схеме могут быть использованы электронные ключи на основе биполярных или МОП-транзисторов. Для повышения быстродействия и точности преобразования ключи выполнены двухтактными. В положении 1 ключа на соответствующий вход сумматора поступает напряжение равное  $U_{\text{оп}}$ , в положении 2 соответствующий вход подключается к общей точке, т.е.  $U_{\text{вх}} = 0$ .

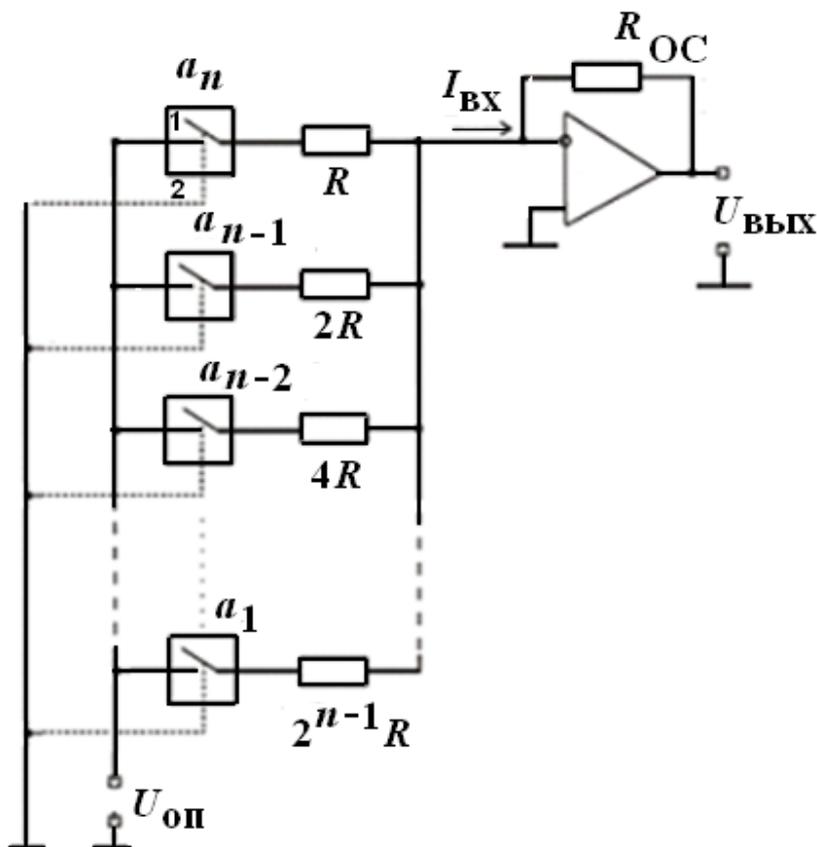


Рис. 8.2. Схема ЦАП с двоично-взвешенными резисторами

Учитывая, что входное сопротивление и коэффициент усиления ОУ очень велики, можно заключить, что ток в его входной цепи практически не протекает. Поэтому выходное напряжение ЦАП равно:

$$U_{\text{ВЫХ}} = -\sum_{i=1}^n \frac{R_{\text{ОС}}}{R_i} U_{\text{ОП}} \cdot a_{n-i+1},$$

где  $R_i = 2^{i-1} \cdot R$ ;  $n$  – число разрядов преобразуемого двоичного числа; коэффициент  $a_{n-i+1}$  принимает значение 0 при положении ключа 2 или значение 1 при положении ключа 1. Выражение для выходного напряжения может быть представлено в виде:

$$U_{\text{ВЫХ}} = -U_{\text{ОП}} \frac{R_{\text{ОС}}}{2^{n-1} \cdot R} \left( a_n 2^{n-1} + a_{n-1} 2^{n-2} + \dots + a_1 2^0 \right),$$

где выражение в скобках представляет собой по сути десятичное представление некоторого двоичного числа  $N$ . Если принять  $R_{\text{ОС}} = R/2$ , то выражение для выходного напряжения запишется в виде:

$$U_{\text{ВЫХ}} = -\frac{U_{\text{ОП}}}{2^n} N.$$

Так как максимальное значение двоичного числа  $N = 2^n - 1$ , то

$$U_{\text{ВЫХ max}} = -U_{\text{ОП}} \frac{2^n - 1}{2^n}.$$

Недостатком рассмотренной схемы является то, что необходим тщательный подбор резисторов (отклонения от номинальных значений приводят к погрешности преобразования).

В ЦАП, выполненных по интегральной технологии, в основном применяются резистивные матрицы  $R - 2R$  (рис. 8.3). Ее также называют матрицей постоянного сопротивления.

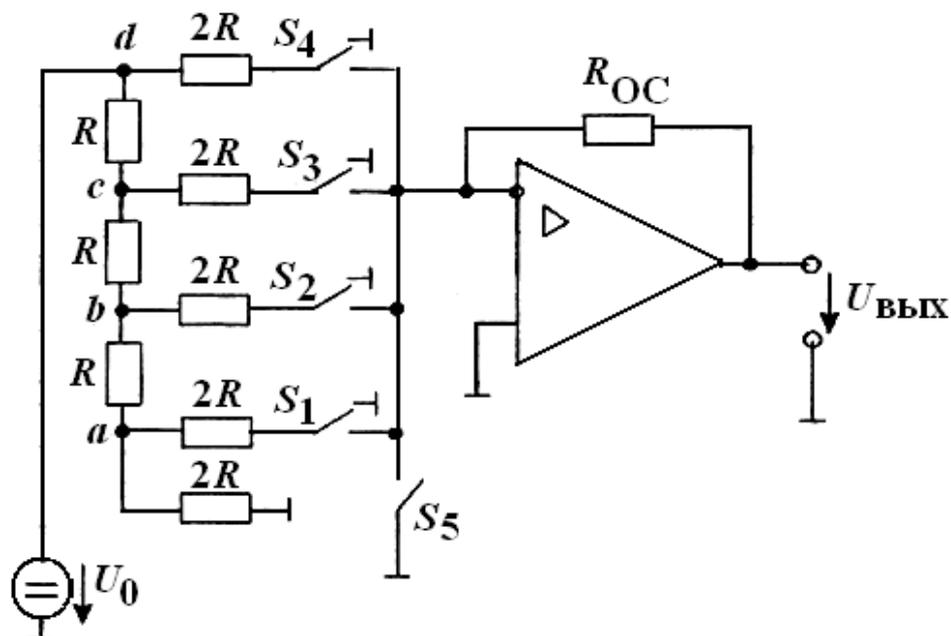


Рис. 8.3. Схемы ЦАП: *a* – схема ЦАП с резисторной матрицей взвешенного типа; *б* – схема ЦАП с резистивной матрицей  $R-2R$

В схеме использованы ключи  $S_1 - S_4$ , каждый из которых в одном из состояний подключен к общей точке, поэтому напряжения на ключах невелики. Ключ  $S_5$  замкнут только тогда, когда все ключи  $S_1 - S_4$  подключены к общей точке. Тогда напряжение относительно общей точки в каждой следующей из точек «*a*» – «*d*» в 2 раза больше, чем в предыдущей. Например, напряжение в точке «*b*» в 2 раза больше, чем в точке «*a*» (напряжения  $U_a$ ,  $U_b$ ,  $U_c$  и  $U_d$  в указанных точках определяются следующим образом:  $U_d = U_0$ ;  $U_c = U_0/2$ ;  $U_d = U_0/4$ ;  $U_a = U_0/8$ ). Допустим, что состояние указанных ключей изменилось. Тогда напряжения в точках «*a*» – «*d*» не изменится, так как напряжение между входами операционного усилителя практически нулевое.

**Аналого-цифровые преобразователи** – это устройства, предназначенные для преобразования аналоговых сигналов в цифровые. Для такого преобразования необходимо осуществить квантование аналогового сигнала, т.е. мгновенные значения аналогового сигнала ограничить определенными уровнями, называемыми уровнями квантования. Характеристика идеального квантования имеет вид, приведенный на рис. 8.4. Квантование представляет собой округление аналоговой величины до ближайшего уровня квантования, т.е. максимальная погрешность квантования равна  $\pm 0,5h$  ( $h$  – шаг квантования).

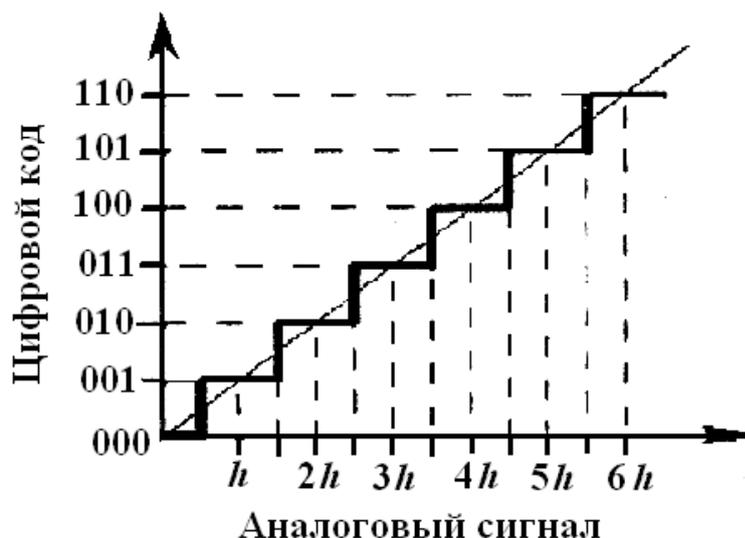


Рис. 8.4. Квантование аналогового сигнала

К основным характеристикам АЦП относят число разрядов, время преобразования, нелинейность и др. Число разрядов – количество разрядов кода, связанного с аналоговой величиной, которое может вырабатывать АЦП. Разрешающая способность – величина, обратная максимальному числу кодовых комбинаций на выходе АЦП. Так, 10-разрядный АЦП имеет разрешающую способность  $(2_{10} = 1024)^{-1}$ , т.е. при шкале АЦП, соответствующей 10 В, абсолютное значение шага квантования не превышает 10 мВ. Время преобразования  $t_{пр}$  – интервал времени от момента заданного изменения сигнала на входе АЦП до появления на его выходе соответствующего устойчивого кода.

По принципу построения АЦП делятся на три большие группы: последовательные; параллельные (рис. 8.5); последовательно-параллельные АЦП.

Рассмотрим АЦП с параллельным преобразованием входного аналогового сигнала. По параллельному методу входное напряжение одновременно сравнивают с  $n$  опорными напряжениями и определяют, между какими двумя опорными напряжениями оно лежит. При этом результат получают быстро, но схема оказывается достаточно сложной.

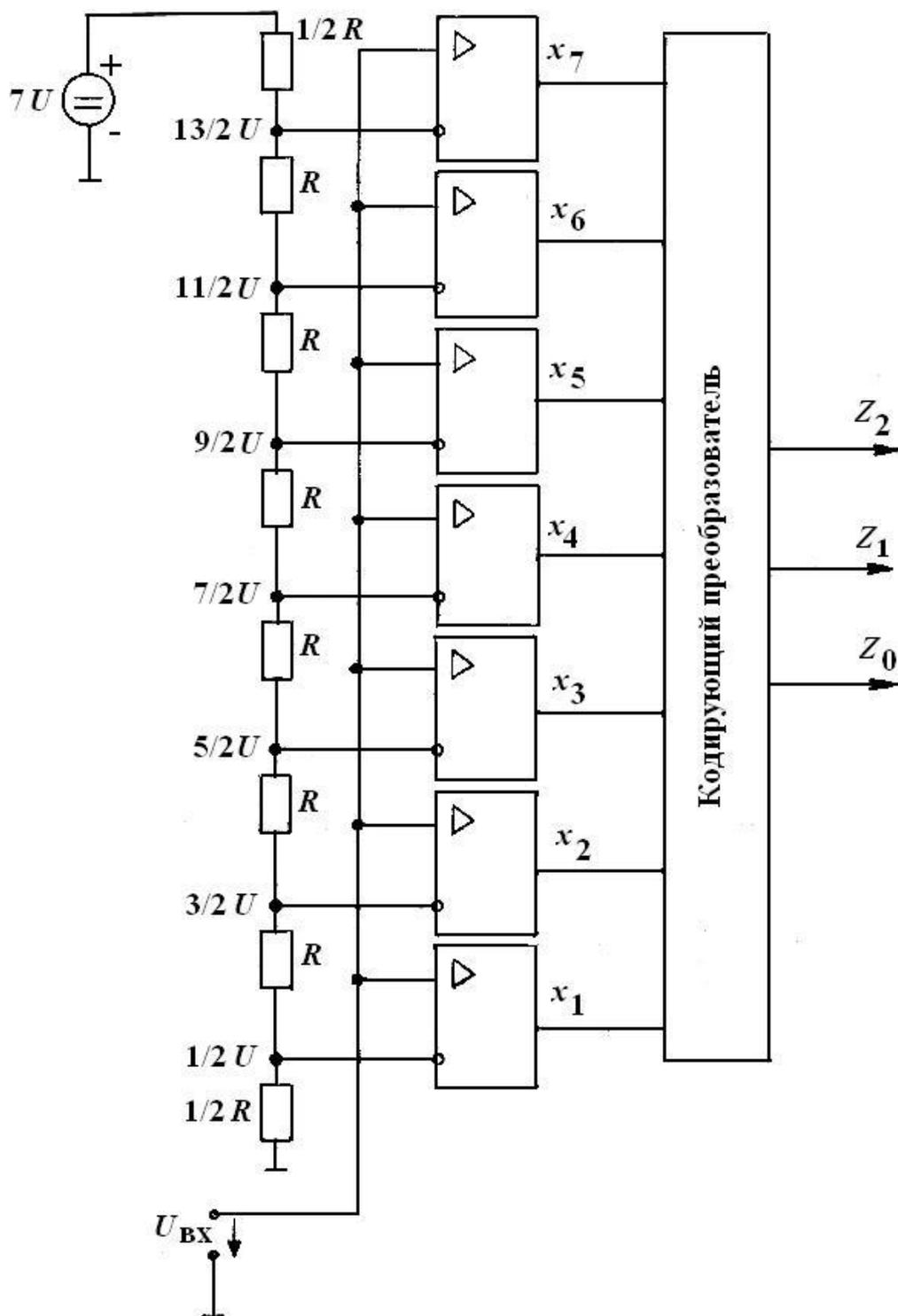


Рис. 8.5. АЦП с параллельным преобразованием

Например, если  $U_{\text{вх}} > 3/2U$ , но меньше  $5/2U$ , то на выходе двух нижних ОУ появляется напряжение  $+E_{\text{пит}}$ , что приводит к появлению на выходах кодирующего преобразователя (КП) кода 010.

Наилучшим быстродействием обладает АЦП параллельного преобразования, а наихудшими – АЦП последовательного преобразования.

## Контрольные вопросы

1. Что означает понятие квантование?
2. Каково назначение цифроаналогового преобразователя?
3. Объясните принцип действия цифроаналогового преобразования с использованием: а) резистивной матрицы с весовыми двоично-взвешенными сопротивлениями; б) матрицы с двумя номиналами сопротивлений ( $R-2R$ ).
4. Что представляет собой процесс аналого-цифрового преобразования?
5. Объясните работу параллельного АЦП.

## СПИСОК УСЛОВНЫХ ОБОЗНАЧЕНИЙ

АЧХ – амплитудно-частотная характеристика  
 АЦП – аналого-цифровой преобразователь  
 Б – база  
 БЛЭ – базовый логический элемент  
 БТ – биполярный транзистор  
 БТИЗ – биполярный транзистор с изолированным затвором  
 ВАХ – вольт-амперная характеристика  
 ВЗ – валентная зона  
 ВФХ – вольт-фарадная характеристика  
 ГЛИН – генератор линейного изменяющегося напряжения  
 ДТЛ – диодно-транзисторная логика  
 ДУ – дифференциальный усилитель  
 З – затвор  
 ЗЗ – запрещенная зона  
 ЗП – зона проводимости  
 И – исток  
 И<sup>2</sup>Л – интегрально-инжекционная логика  
 К – коллектор  
 КМОП – комплементарные полевые транзисторы  
 КП – коллекторный переход  
 КПД – коэффициент полезного действия  
 ЛИН – линейно изменяющееся напряжение  
 ЛЭ – логический элемент  
 МДП – металл – диэлектрик-полупроводник  
 МОП – металл – оксид - полупроводник  
 ОБ – схема с общей базой  
 ОЗ – схема с общим затвором

ОИ – схема с общим истоком  
 ОС – схема с общим стоком; обратная связь  
 ОК – схема с общим коллектором  
 ООС – отрицательная обратная связь  
 ОУ – операционный усилитель  
 ОЭ – схема с общим эмиттером  
 ПОС – положительная обратная связь  
 ПТ – полевой транзистор  
 С – сток  
 ТК – транзисторный ключ  
 ТКН – температурный коэффициент напряжения  
 ТТЛ – транзисторно-транзисторная логика  
 УВЧ – усилитель высокой частоты  
 УПТ – усилитель постоянного тока  
 УНЧ – усилитель низкой частоты  
 УЭ – управляемый элемент; усилительный элемент  
 ФАЛ – функция алгебры логики  
 ФЧХ – фазочастотная характеристика  
 ЦАП – цифро-аналоговый преобразователь  
 Э – эмиттер  
 ЭДС – электродвижущая сила  
 ЭП – эмиттерный переход, эмиттерный повторитель  
 ЭСЛ – эмиттерно-связанная логика

### СПИСОК ЛИТЕРАТУРЫ

1. Гусев В.Г. Электроника и микропроцессорная техника / В.Г. Гусев, Ю.М. Гусев. – 5 изд. – М.: Высш. шк., 2008. – 798 с.
2. Лачин В.И. Электроника / В.И. Лачин, Н.С. Савелов. – 6 изд. Ростов н/Д: Феникс, 2012. – 703 с.
3. Опадчий Ю.Ф. Аналоговая и цифровая электроника (полный курс): Учебник для вузов./ Ю.Ф. Опадчий, О.П. Глудкин, А.И. Гуров. Под ред. О.П. Глудкина. – М.: Горячая линия – Телеком, 2005. – 768 с.
4. Браммер Ю.А. Импульсные и цифровые устройства / Ю.А. Браммер, И.Н. Пащук. – М.: Высш. шк., 2003. – 351 с.
5. Прянишников В.А. Электроника : полный курс лекций / В.А. Прянишников. – 5-е изд. – СПб.: Корона принт; М.: Бином-Пресс, 2006. – 416 с.
6. Миловзоров О.В. Электроника: учебник для вузов / О.В. Миловзоров, И. Г. Панков. – М.: Высш. шк., 2008. – 288 с.
7. Игумнов Д.В.. Основы полупроводниковой электроники: учебное пособие для вузов / Игумнов Д.В., Костюнина Г.П. – М.: Горячая линия – Телеком, 2005. – 391 с.

## ОГЛАВЛЕНИЕ

Введение . . . . .	3
1. ЭЛЕКТРИЧЕСКИЕ СВОЙСТВА ПОЛУПРОВОДНИКОВ. . . . .	4
1.1. Основные положения теории электропроводности. . . . .	4
1.2. Электрическая проводимость полупроводников. . . . .	8
1.3. Образование и свойства электронно-дырочного перехода. . . . .	10
1.4. Вольт-амперная характеристика <i>p-n</i> -перехода. . . . .	13
1.5. Электрическая емкость <i>p-n</i> -перехода . . . . .	15
2. ПОЛУПРОВОДНИКОВЫЕ ПРИБОРЫ. . . . .	16
2.1. Полупроводниковые диоды . . . . .	16
2.2. Биполярные транзисторы . . . . .	21
2.3. Полевые транзисторы . . . . .	30
2.4. Тиристоры. . . . .	37
3. УСИЛИТЕЛИ ЭЛЕКТРИЧЕСКИХ СИГНАЛОВ. . . . .	40
3.1. Основные параметры и характеристики усилителей. . . . .	41
3.2. Принцип построения усилительных каскадов. . . . .	44
3.3. Основные схемы транзисторных усилителей. . . . .	48
3.4. Усилители постоянного тока . . . . .	61
3.5. Операционные усилители. . . . .	65
3.6. Избирательные усилители . . . . .	72
4. ГЕНЕРАТОРЫ ЭЛЕКТРИЧЕСКИХ СИГНАЛОВ . . . . .	74
4.1. Условия самовозбуждения автогенераторов . . . . .	75
4.2. <i>LC</i> -автогенераторы . . . . .	76
4.3. <i>RC</i> -генераторы . . . . .	78
4.4. Импульсные устройства . . . . .	81
4.5. Транзисторный ключ . . . . .	82
4.6. Импульсный режим работы ОУ. Компаратор . . . . .	84
4.7. Генераторы импульсных сигналов . . . . .	86
5. ЭЛЕМЕНТЫ И УСТРОЙСТВА ЦИФРОВОЙ ТЕХНИКИ . . . . .	97
5.1. Логические функции . . . . .	97
5.2. Базовые логические элементы. . . . .	99
6. КОМБИНАЦИОННЫЕ УСТРОЙСТВА. . . . .	106
6.1. Дешифраторы и шифраторы . . . . .	107
6.2. Мультиплексоры и демультимплексоры. . . . .	110
6.3. Сумматоры . . . . .	114
7. ПОСЛЕДОВАТЕЛЬНОСТНЫЕ УСТРОЙСТВА. . . . .	118
7.1. Триггеры . . . . .	119
7.2. Регистры . . . . .	128
7.3. Счетчики . . . . .	132
8. ЦИФРО-АНАЛОГОВЫЕ И АНАЛОГО-ЦИФРОВЫЕ ПРЕОБРАЗОВАТЕЛИ. . . . .	135
Список условных обозначений. . . . .	142
Список литературы . . . . .	143

*Учебное издание*

**Кулагина Людмила Георгиевна,  
Еникеева Гульсум Рауфовна**

**ФИЗИЧЕСКИЕ ОСНОВЫ ЭЛЕКТРОНИКИ**

*Учебное пособие*

Кафедра промышленной электроники КГЭУ

Редактор редакционно-издательского отдела *М.С. Беркутова*  
Компьютерная верстка *Ю.Ф. Мухаметшина*

Подписано в печать 01.02.15.

Формат 60×84/16. Бумага ВХИ. Гарнитура «Times». Вид печати РОМ.  
Усл. печ. л. 8,60. Уч.-изд. л. 9,54. Тираж экз. Заказ № 4883.

Редакционно-издательский отдел КГЭУ,  
420066, Казань, Красносельская, 51